

# Modellering av HEMT Mikrobølge effekttransistor

Espen Sjue

Master i elektronikk

Oppgaven levert: Desember 2006

Hovedveileder: Morten Olavsbråten, IET



## Oppgavetekst

I moderne kommunikasjonssystem blir det stadig strengere krav til ytelsen på de forskjellige byggeblokkene. Spesielt gjelder dette krav til effektforsterkeren i dagens radiosystem. Høyordens modulasjon (QAM, OFDM osv) krever lineære forsterkere, samtidig som kravene øker til forsterkerens effektforbruk. Et av de viktigste midlene for å oppnå dagens krav til kommunikasjonssystemer, er gode modeller for komponentene som brukes. Da spesielt de komponentene som har en ulineær karakteristik. Oppgaven er gitt i samråd med Radionor Communications AS, med tanke på WiMax standarden og Trådløse Trondheim.

Oppgaven vil konkret gå ut på å:

- Velge en egnet mikrobølgetransistor (i samråd med Radionor)
- Sette seg inn i måleutstyr og metoder for måling og karakterisering
- Foreta vurdering av forskjellige kalibreringsmetoder (spesielt SOLT og TRL)
- Utvikle testkort for transistoren og kalibreringskomponenter
- Utføre nødvendige målinger på den valgte transistoren
- Sette seg inn i Agilent ADS for bruk i modellering
- Utvikle en metode for parameterekstraksjon for HEMT transistorer.
- Ekstrahere parametere til en storsignalmodell (TOM – Triquints Own Model)

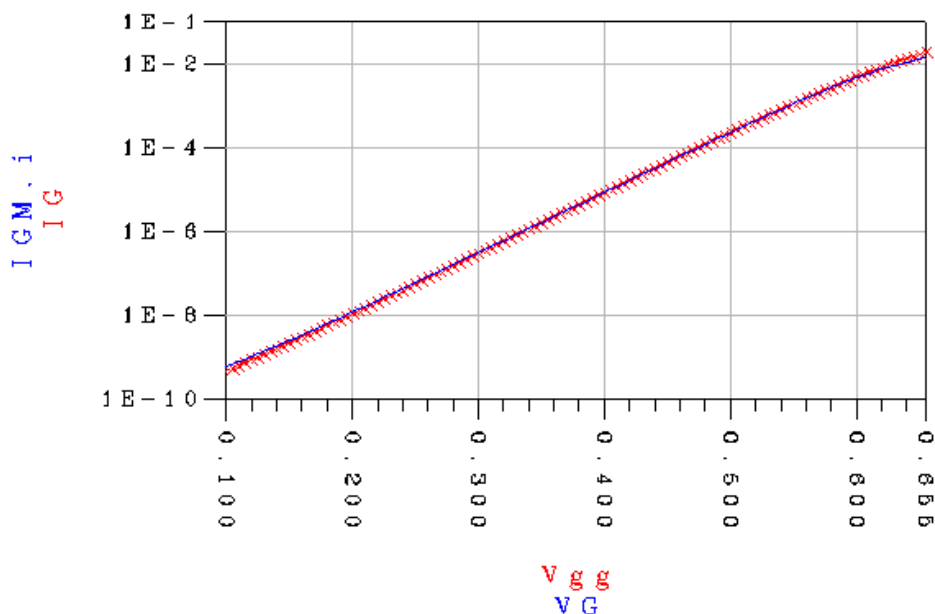
Oppgaven gitt: 24. juli 2006

Hovedveileder: Morten Olavsbråten, IET



# Sammendrag

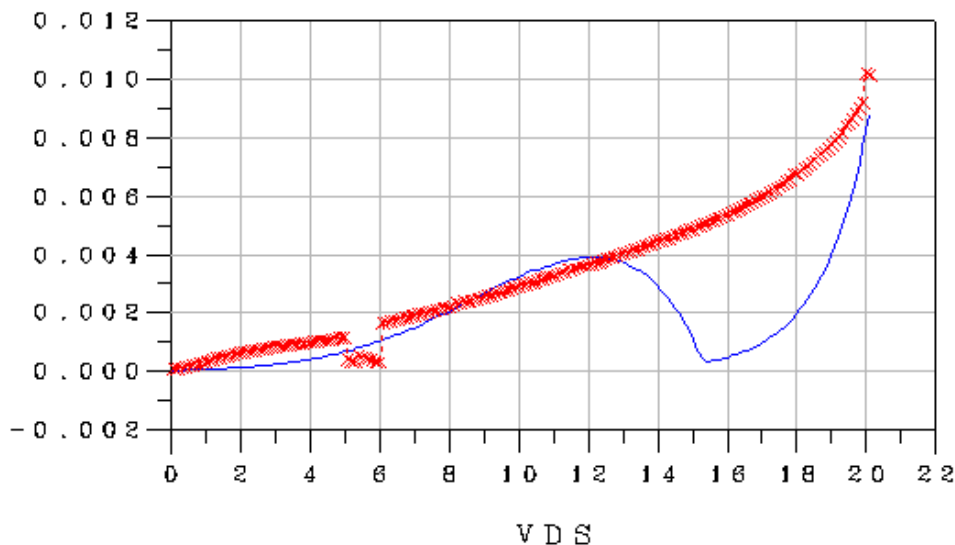
Hensikten med denne oppgaven var å utarbeide en datamodell for en valgt transistor. Det skulle også utarbeides en metode for å lage transistormodeller for andre transistorer. Transistoren som ble valgt for denne oppgaven var FPD1000AS, en 1W pHEMT transistor fra den engelske halvlederprodusenten Filtronic semiconductors. Det ble bestemt å ekstrahere parametrene til TOM-modellen for å lage transistormodellen. Først ble DC-målinger på kretsen gjennomført, disse bestod av en diodemåling, en break-down måling og en måling av IV-kurver. Modellen ble matchet mot diodemålingene ved å optimalisere på parametrene  $\eta$ ,  $I_s$ ,  $I_{lk}$  og  $R_g$ . Da modellen matchet de målte verdiene ble disse parametrene låst. Resultatet av denne optimaliseringen er vist i figur 1. I figuren vises det at verdiene fra modellen stemmer godt overens med de målte verdiene.



**Figur 1:** Sammenlikning av diodeverdier. Den blå kurven er verdiene fra modellen, mens kurven markert med røde kryss er de målte verdiene

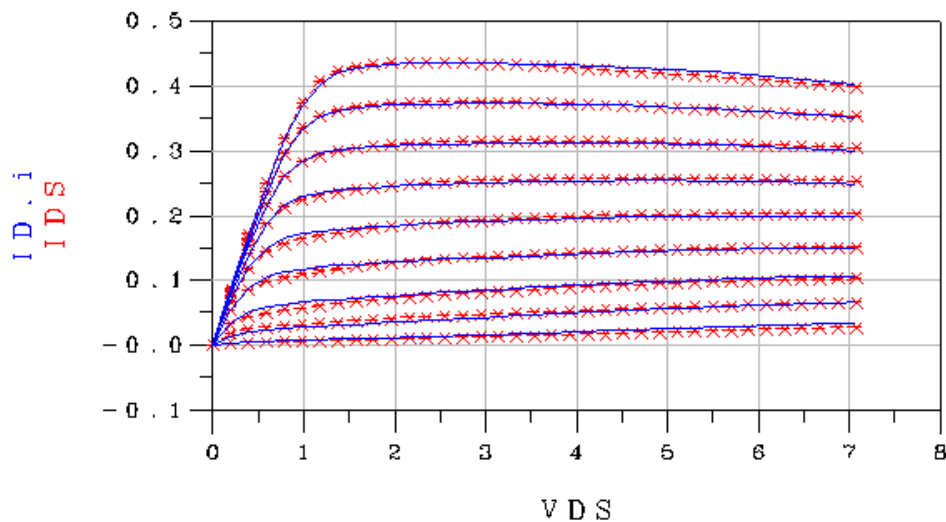
Da verdiene fra TOM-modellen stemte overens med de målte diodekurven ble modellen matchet til break-down målingen. Her ble det ikke tatt hensyn til kurveformen, det viktige var at knekkpunktet i kurvene inntraff for samme verdi av  $V_d$ . For å få modellen til å matche de målte verdiene ble parameteren  $P_{lk}$  justert manuelt ved hjelp av tune-funksjonen i ADS. Når knekkpunktene inntraff for samme verdi av  $V_d$  ble  $P_{lk}$  låst.

Resultatet av denne matchingen er vist i figur 2. Figuren viser at break-down for de to kurvene skjer for omtrent samme verdi av  $V_d$ .



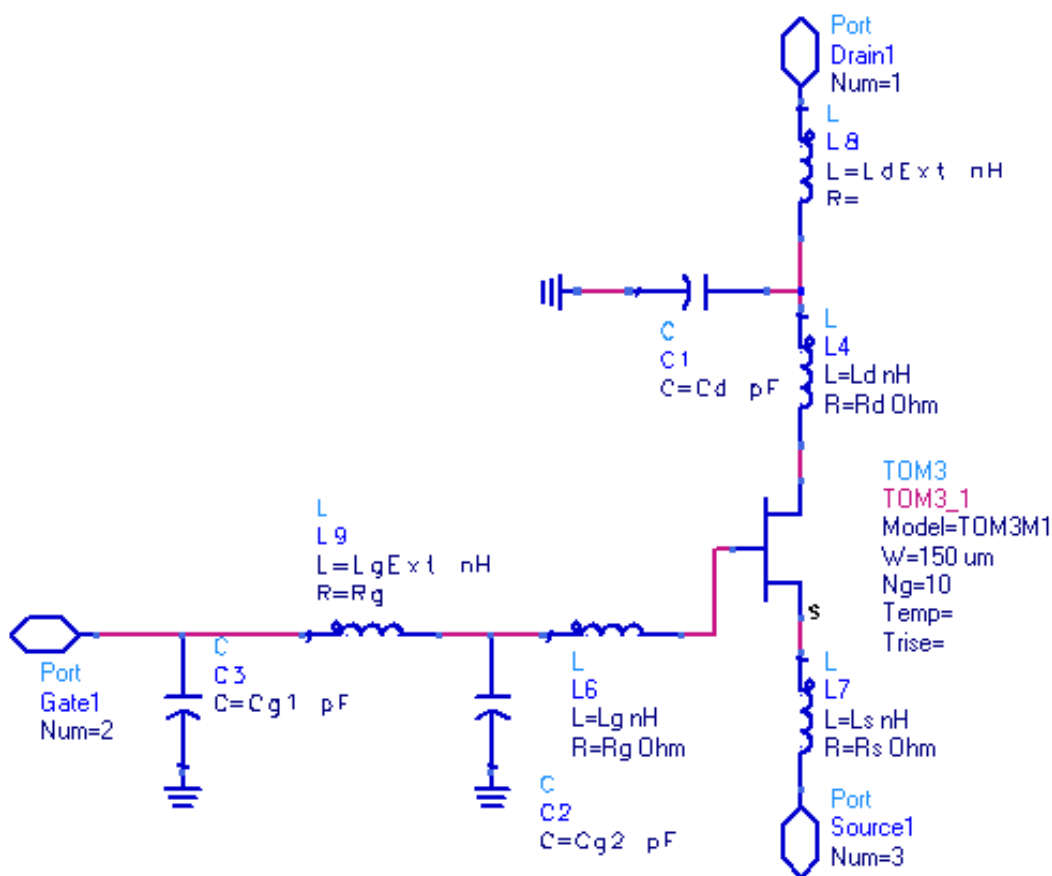
**Figur 2:** Sammenlikning av break-down verdier. Kurven markert med røde kryss er de målte verdiene, mens den blå er den optimaliserte modellen

Transistormodellen ble så matchet for IV-kurvene. Dette ble gjort ved å optimalisere på parametrene  $\alpha$ ,  $\beta$ ,  $\lambda$ ,  $\gamma$ ,  $Q$ ,  $K$ ,  $V_{to}$ ,  $V_{st}$ ,  $M_{st}$ ,  $K_\gamma$ ,  $R_d$  og  $R_s$ . Resultatet av denne matchingen er vist i figur 3. Figuren viser at verdiene fra modellen er rimelig like de målte verdiene, noe som tyder på at modellen stemmer godt for IV-kurvene.



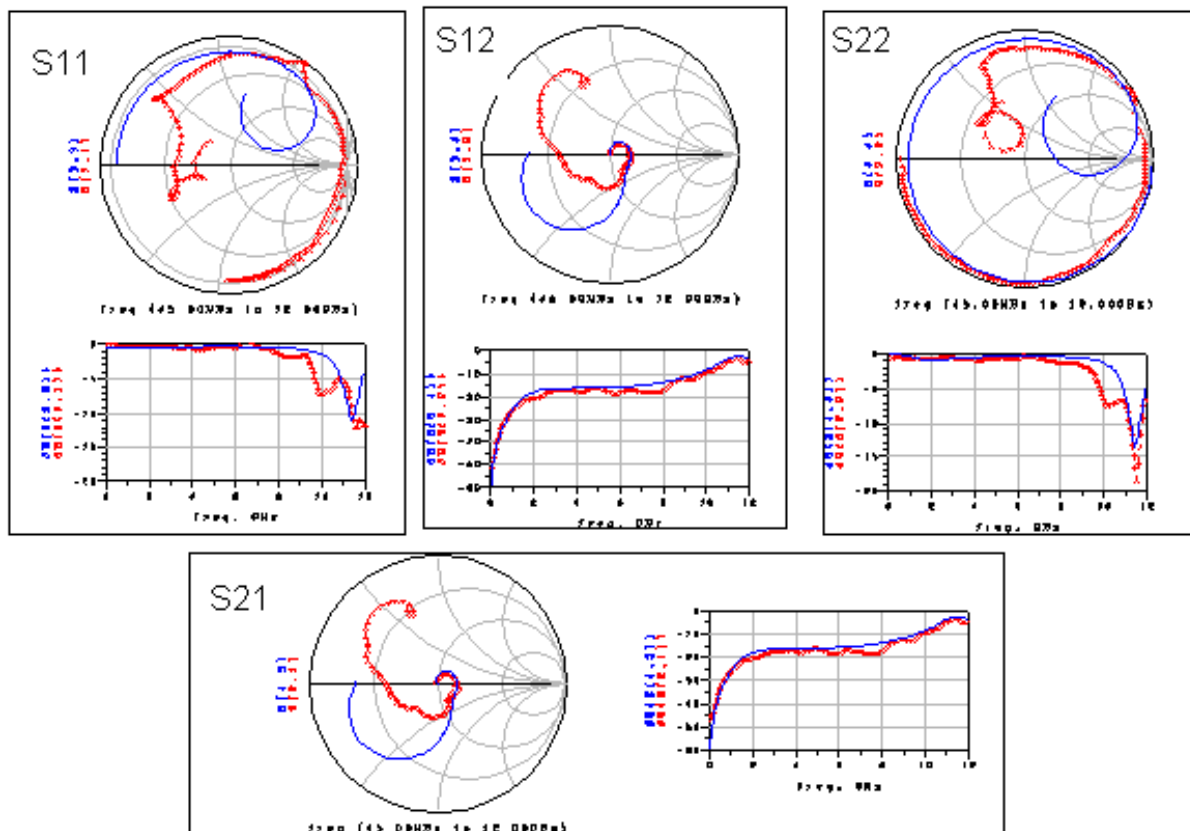
**Figur 3:** Sammenlikning av IV-kurver. Kurvene markert med røde kryss er de målte verdiene, mens de blå kurvene er verdiene fra den optimaliserte modellen

Før S-parameter målingene av transistoren kunne gjennomføres måtte nettverksanalytoren kalibreres. Dette ble gjort på to forskjellige måter: En metode var vanlig SOLT-kalibrering (Short, Open, Load, Thru) med et standardisert kalibreringssett, den andre var TRL-kalibrering (Thru, Reflect Load) med et sett av egenproduserte microstripliner. Analysen av kalibreringene viste at de to var omtrent like for de lave frekvensene, mens for høye frekvenser var TRL-kalibreringen bedre. Det ble derfor bestemt å benytte TRL-kalibrering over hele frekvensbåndet. Da kalibreringen var ferdig ble det gjort kalde S-parameter målinger (uten biasering). Disse målingene ble brukt til å ekstrahere verdiene til de passive komponentene  $L_g$ ,  $L_g Ext$ ,  $L_s$ ,  $L_d$ ,  $L_d Ext$ ,  $C_d$ ,  $C_{g1}$ ,  $C_{g2}$ ,  $C_{ed}$  og  $C_{sd}$  i figur 4 samt parametrene  $Q_{gag}$  og  $Q_{gql}$  i TOM-modellen.



**Figur 4:** Testoppsett for transistor, med passive komponenter for å simulere effekter i kapsling og ledningsføring

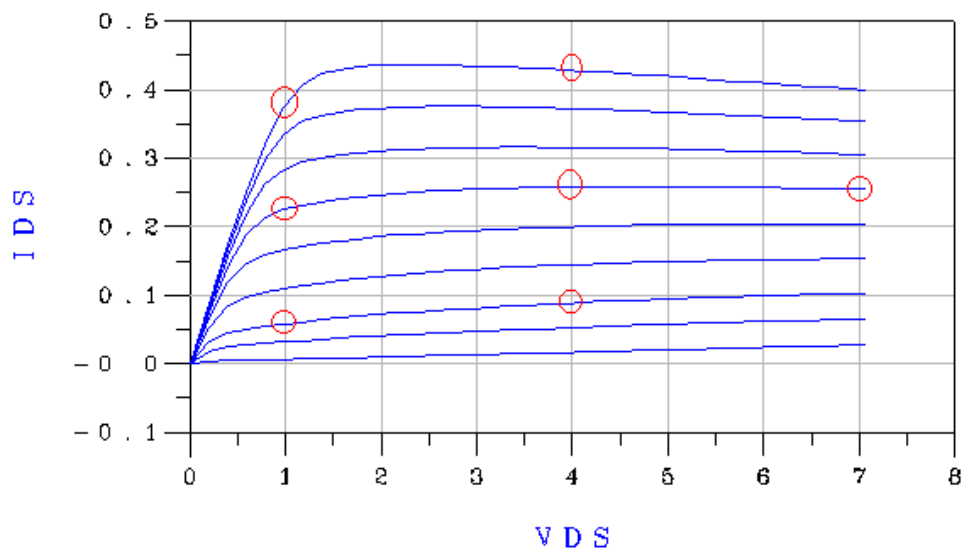
Resultatet av optimaliseringen på de passive komponentene er vist i figur 5, hvor det fremgår at verdiene fra modellen følger de målte verdiene nokså godt amplitudemessig. Fase-matchingen av de kalde målingene er noe dårligere enn den amplitudemessige matchingen som fører til at kurvene i Smith-diagrammene ikke følger hverandre så godt.



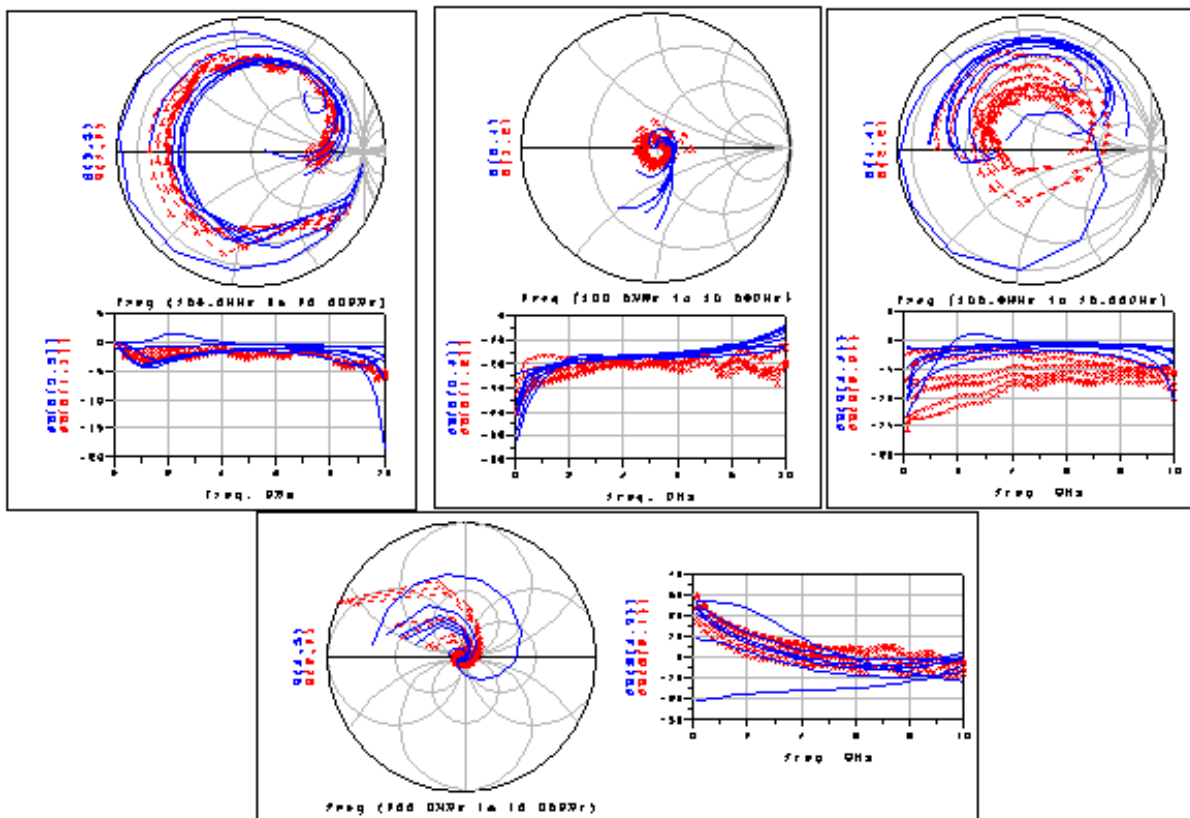
**Figur 5:** Sammenlikning av S-parametre for de kalde målingene. De blå kurvene er verdiene fra modellen, mens kurvene markert med røde kryss er de målte verdiene

Sju biaspunkt til de biaserte målingene ble valgt ut, disse er vist i figur 6. Det ble så benyttet en testbenk som gikk gjennom målingene for disse biaspunktene etter tur, for så å optimalisere på hele utvalget. Matchingen av modellen til de målte verdiene ble utført ved å optimalisere på parametrene  $Q_{ggh}$ ,  $Q_{gi0}$ ,  $Q_{gad}$ ,  $Q_{ggb}$ ,  $Q_{gcl}$ ,  $Q_{gsh}$ ,  $Q_{gdh}$ ,  $Q_{gg}$ ,  $C_{tau}$ ,  $Tau_{gd}$ ,  $Tau$  og  $C_{ds}$ . Resultatet av denne optimaliseringen er vist i figur 7. Figuren viser at verdiene fra modellen følger konturene av de målte verdiene for de fleste av biaseringene. For å få en bedre modell for de viktigste biaseringene ble det valgt å fjerne tre av de mindre viktige bias-punktene under optimaliseringen av modellen. Dette er grunnen til at noen av kurvene matcher bedre enn de andre.





Figur 6: De sju biaspunktene brukt i målingene.



Figur 7: Sammenlikning av S-parametrene for de biaserte målingene. De blå kurvene er de optimaliserte verdiene fra modellen, mens kurvene markert med røde kryss er de målte verdiene

Metode for utarbeidelse av transistormodell:

1. Diodemålinger.  
Gjør en diodemåling på transistoren. Optimaliser modellen på verdiene  $\eta$ ,  $I_s$ ,  $I_{lk}$  og  $R_g$ . Sett først på en lang random optimalisering (ca 10000 iterasjoner) for deretter å kjøre en gradient-optimalisering på ca 25 iterasjoner. Dette burde være tilstrekkelig for å få gode dioderesultater.
2. Break-down måling.  
Gjør en måling av transistoren der break-down fenomenet blir med. Optimaliser ved å bruke tune-funksjonen på parameteren  $P_{lk}$ . Juster til kurven i modellen begynner å stige bratt på samme sted som den målte kurven. Kurveformen justeres ikke her.
3. IV-kurver.  
Gjør en måling av IV-kurvene til transistoren. Optimaliser så på parametrene  $\alpha$ ,  $\beta$ ,  $\lambda$ ,  $\gamma$ ,  $V_{to}$ ,  $Q$ ,  $K$ ,  $V_{st}$ ,  $M_{st}$ ,  $K_\gamma$ ,  $R_d$  og  $R_s$ . Også her gjelder det å kjøre en lang random optimalisering først. Deretter kjøres gradient optimalisering inntil denne ikke gir mer forbedring.
4. Kalde målinger.  
Kalibrer nettversanalysatoren, med bias-Ter og DC-mating tilkople. Mål S-parametrene for transistoren uten biasering. Optimaliser på verdiene til spolene og kondensatorene i figur 4, samt parametrene  $Q_{gag}$  og  $Q_{gql}$ . Del optimaliseringsmålene i to deler, en for fase og en for amplitude. Vekt amplituden mye høyere enn fasen. Kjør en lang random-optimalisering etterfulgt av gradient-optimaliseringer til modellen følger de målte verdiene.
5. Biaserte målinger.  
Velg deg ut 5-8 biaspunkter. Gjør S-parameter-målinger for alle disse bias-punktene. Optimaliser så på dette kurvesettet for verdiene  $Q_{gql}$ ,  $Q_{ggh}$ ,  $Q_{gi0}$ ,  $Q_{gag}$ ,  $Q_{gad}$ ,  $Q_{ggb}$ ,  $Q_{gcl}$ ,  $Q_{gsh}$ ,  $Q_{gdh}$ ,  $Q_{gg}$ ,  $C_{tau}$ ,  $Tau_{gd}$ ,  $Tau$  og  $C_{ds}$ . Som ved de kalde målingene er det også her en fordel å dele opp optimaliseringsmålene i fase og amplitude, for så å vekte amplituden mye høyere enn fasen. Kjør så en meget lang random optimalisering, for så å kjøre gradient optimalisering så langt det er mulig.

Sammenlikningene av de målte verdiene og verdiene fra modellen antyder at denne transistormodellen er god for frekvenser fra 45MHz til 20GHz. Denne modellen vil derfor trolig kunne brukes til å lage bedre datamodeller av forsterkere og andre kretser som benytter seg av FPD1000AS. Dette vil lette arbeidet for designere som benytter seg av denne transistoren. Metoden for utarbeidelse av transistormodell vil også kunne lette arbeidet med å utarbeide modeller for andre transistorer.

# Forord

Intensjonen med denne oppgaven var å utarbeide en datamodell for transistoren FPD1000AS fra Filtronic semiconductors, samt å lage en metode som kan brukes til å utarbeide transistormodeller. Det skulle også studeres forskjellige kalibreringsteknikker for nettverksanalyser og utarbeides et testkort med kalibreringskomponenter for transistoren. Oppgaven er foreslått av Radionor communications ved Technical director Atle Sægrov. Veiledere for oppgaven har vært 1. Amanuensis Morten Olavsbråten og stipendiat Marius Ubostad ved radiogruppa på NTNU. Arbeidet med oppgaven gikk ut på å studere ulike kalibreringsmetoder for nettverksanalyser, utarbeidelse av testkort med kalibreringskomponenter. Målinger av DC- og AC-oppførselen til transistoren, for så å benytte programmet Agilent ADS og TOM-modellen til å lage en datamodell for denne transistoren. Det ble også utarbeidet en metode for hvordan man kan gå frem for å utarbeide en datamodell for en transistor.

Jeg vil i forbindelse med denne hovedoppgaven rette en stor takk til 1. Amanuensis Morten Olavsbråten ved radiogruppa på institutt for elektronikk og telekommunikasjon for meget god veiledning, særlig for hans store kunnskaper om transistormodellering, den teoretiske innsikten og innspillene når arbeidet kjørte seg fast. Jeg vil også takke stipendiat Marius Ubostad for hans store tålmodighet og gode kunnskaper, både med tanke på veiledning og hjelp på laben. Takker også Avdelingsingeniør Terje Mathiesen for hjelp både på laben og med fresing av testkort.

Espen Sjue, Trondheim 18.12.2006



# Innhold

<b>Forord</b>	<b>G</b>
<b>Innhold</b>	<b>I</b>
<b>Figurer</b>	<b>K</b>
<b>1 Introduksjon</b>	<b>1</b>
1.1 Fremgangsmåte . . . . .	1
1.2 Rapportens disposisjon . . . . .	1
<b>2 Teori</b>	<b>3</b>
2.1 Transistoren . . . . .	3
2.2 pHemt . . . . .	3
2.3 TOM-modellen . . . . .	4
2.4 Schottky diode . . . . .	4
2.5 IV-kurver . . . . .	5
2.6 S-parametre . . . . .	5
2.7 Kalibrering . . . . .	6
2.8 Bias-T . . . . .	6
<b>3 Målinger og ekstrahering av parametrene til TOM-modellen</b>	<b>7</b>
3.1 Målinger . . . . .	7
3.2 DC-matching av modellen . . . . .	8
3.2.1 Diodemålinger . . . . .	9
3.2.2 Break-down målinger . . . . .	10
3.2.3 IV-målinger . . . . .	11
3.3 S-parameter matching av modellen . . . . .	13
3.3.1 Metode for justering av electrical delay . . . . .	14
3.3.2 Kalde målinger . . . . .	15
3.3.3 Målinger med biasering . . . . .	18
<b>4 Forslag til metode for å utvikle en transistor-modell ved hjelp av TOM-modellen</b>	<b>21</b>
<b>5 Diskusjon</b>	<b>23</b>
5.1 Forenklinger . . . . .	23
5.2 Måleteknikk . . . . .	23

<b>6</b>	<b>Konklusjon</b>	<b>25</b>
6.1	Forslag til videre arbeid . . . . .	25
	<b>Referanser</b>	<b>27</b>
<b>A</b>	<b>Datablad for transistoren</b>	<b>29</b>
<b>B</b>	<b>Testbenk for diodeoptimaliseringene av TOM-modellen</b>	<b>39</b>
<b>C</b>	<b>Testbenk for break-downoptimaliseringene av TOM-modellen</b>	<b>41</b>
<b>D</b>	<b>Testbenk for IV optimaliseringen av TOM-modellen</b>	<b>43</b>
<b>E</b>	<b>Testbenk for optimalisering av TOM-modellen for den kalde målingen</b>	<b>45</b>
<b>F</b>	<b>Testbenk for optimaliseringen av TOM-modellen for de biaserte målingene</b>	<b>47</b>

# Figurer

1	Sammenlikning av diodeverdier. Den blå kurven er verdiene fra modellen, mens kurven markert med røde kryss er de målte verdiene . . . . .	A
2	Sammenlikning av break-down verdier. Kurven markert med røde kryss er de målte verdiene, mens den blå er den optimaliserte modellen . . . . .	B
3	Sammenlikning av IV-kurver. Kurvene markert med røde kryss er de målte verdiene, mens de blå kurvene er verdiene fra den optimaliserte modellen . . . . .	B
4	Testoppsett for transistor, med passive komponenter for å simulere effekter i kapsling og ledningsføring . . . . .	C
5	Sammenlikning av S-parametre for de kalde målingene. De blå kurvene er verdiene fra modellen, mens kurvene markert med røde kryss er de målte verdiene . . . . .	D
6	De sju biaspunktene brukt i målingene. . . . .	E
7	Sammenlikning av S-parametrene for de biaserte målingene. De blå kurvene er de optimaliserte verdiene fra modellen, mens kurvene markert med røde kryss er de målte verdiene . . . . .	E
2.1	Energibrønn for en pHemt transistor.[1] . . . . .	4
2.2	TRL-komponenter. Fra venstre: Lang line, kort line, reflect, tre monteringslinjer for transistorer og thru . . . . .	6
3.1	Måleoppsett for DC-målingene . . . . .	7
3.2	Måleoppsett for S-parameter-målingene . . . . .	8
3.3	Sammenlikning av målte og simulerte verdier for diodemålingene. Kurven markert med røde kryss er de målte verdiene, mens den blå kurven viser den optimaliserte modellen . . . . .	9
3.4	Sammenlikning mellom målte verdier og verdier fra modellen for Break-down- målingen. Kurven markert med røde kryss er de målte verdiene, mens den blå er verdiene fra den optimaliserte modellen . . . . .	10
3.5	Sammenlikning mellom de målte verdiene og verdiene fra modellen for IV-kurvene. Kurvene markert med røde kryss er de målte verdiene, mens de blå kurvene er verdiene fra den optimaliserte modellen . . . . .	12
3.6	Sammenlikning mellom de forskjellige kalibreringsteknikkene. Den blå kurven viser TRL-kalibrering med Bias-Ter produsert ved NTNU, rosa kurve viser SOLT-kalibrering, mens den røde kurven viser TRL-kalibrering med fabrikkproduserte bias-Ter. . . . .	13
3.7	Måling av den korte line-komponenten fra 45MHz til 20GHz . . . . .	14

3.8	Venstre: Den røde kurven er fasen til S21 for SOLT-kalibrering, mens blå kurve er TRL-kalibrering. I figuren til venstre er electrical delay justert så godt som mulig ved hjelp av nettverksanalysator. I figuren til høyre er electrical delay økt med ytterligere 18ns for SOLT-kalibreringen. . . . .	15
3.9	Testoppsett for transistor med passive komponenter for å simulere effekter i kapsling og ledningsføring . . . . .	16
3.10	Sammenlikning av S-parametrene fra modellen og de målte S-parametrene for de kalde målingene. De blå kurvene er verdiene fra modellen, mens kurvene markert med røde kryss er de målte verdiene . . . . .	17
3.11	De sju biaspunktene brukt i målingene. . . . .	18
3.12	Sammenlikning av S-parametrene fra modellen og de målte S-parametrene for de biaserte målingene. De blå kurvene er verdiene fra modellen, mens kurvene markert med røde kryss er de målte verdiene . . . . .	19
B.1	Testbenken for diodeoptimaliseringene av TOM-modellen . . . . .	39
C.1	Testbenken for break-down optimaliseringene av TOM-modellen . . . . .	41
D.1	Testbenken for IV optimaliseringen av TOM-modellen . . . . .	43
E.1	Testbenken for optimaliseringen av TOM-modellen for den kalde målingen	45
F.1	Testbenken for optimaliseringen av TOM modellen for de biaserte målingene	47



# Kapittel 1

## Introduksjon

Det blir stadig stillt høyere krav til mer avanserte kommunikasjonssystem med høyere ordens modulasjonsteknikker. Dette stiller igjen større krav til lineæriteten i effektforsterkere og det medfører at gode transistormodeller blir viktige. Det vil i denne oppgaven bli utarbeidet en storsignalmodell for en bestemt transistor. Det vil med utgangspunkt i arbeidet med denne modellen utarbeides en metode for lettere å kunne lage transistormodeller, noe som kan spare designere av kommunikasjonssystem for mye tid.

### 1.1 Fremgangsmåte

Under arbeidet med denne oppgaven ble det først sett på teori rundt pHEMT transistorer og kalibreringsteknikker for nettverksanalysator. Det ble så utarbeidet et testkort med TRL-kalibreringskomponenter for transistoren. Deretter ble det foretatt DC-målinger av transistoren, og de aktuelle parametrene i TOM-modellen ble ekstrahert for DC-verdiene. Så ble det foretatt S-parameter-målinger, både kalde og biaserte, og resten av de nødvendige parametrene i TOM-modellen ble ekstrahert med utgangspunkt i disse målingene. Til slutt ble det utformet en metode for utarbeidelse av transistormodeller basert på arbeidet med modellen i denne oppgaven.

### 1.2 Rapportens disposisjon

I denne rapporten vil den nødvendige teorien bli gjennomgått i kapittel 2. I kapittel 3 vil målingene og optimaliseringsteknikkene bli beskrevet, samt at diagram som sammenlikner verdiene målt på transistoren med verdiene fra datamodellen vil bli presentert. I kapittel 4 vil det bli presentert en metode som kan brukes for å utarbeide en transistormodell. I kapittel 5 blir resultatene diskutert, mens kapittel 6 er konklusjonen.



# Kapittel 2

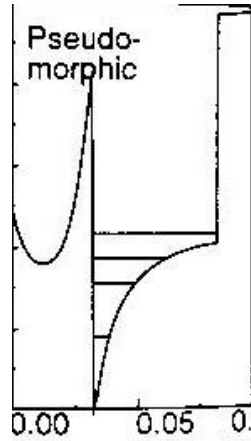
## Teori

### 2.1 Transistoren

Transistoren som ble valgt for denne oppgaven var FPD1000AS fra den engelske halvlederprodusenten Filtronic semiconductors. FPD-1000AS er en 1 watts pHEMT transistor. Grunnen til at denne transistoren ble valgt var først og fremst anbefaling fra oppgavegiver (Radionor), samt at transistoren både er billig og robust. Transistoren tåler effekt opptil 6W som gjør at den er robust mot feilaktige påtrykk som lett kan forekomme i en testsituasjon. Databladet for denne transistoren ligger i vedlegg A.

### 2.2 pHEMT

pHEMT står for "pseudomorphic high electron mobility transistor". Dette er en type transistor som egner seg i lavstøysystemer ved høy frekvens. Teorien bak en pHEMT-transistor baserer seg på å ha en kanal med høy konsentrasjon av elektroner, noe som fører til at elektronene i kanalen har høy mobilitet. Den høye elektronmobiliteten gjør at signaler vil forplante seg raskt gjennom transistoren, en nødvendighet når det skal påtrykkes signaler med høy frekvens der signalenes verdi endrer seg raskt. I en pHEMT transistor benyttes de to stoffene InGaAs og AlGaAs. InGaAs er et stoff med et lite båndgap, mens AlGaAs har et mye større båndgap. I overgangen mellom disse stoffene vil det dannes en energibrønn, vist i figur 2.1. Figuren viser overgangen mellom InGaAs og AlGaAs. Elektronene vil falle ned i det skraverte området uten å komme seg opp igjen. Dersom denne transistoren kjøres på tvers av denne energibrønnen (inn i arket på figuren) vil det bli høy konsentrasjon av elektroner i kanalen, dette gir transistoren den høye signalhastigheten. [1]



Figur 2.1: Energibrønn for en pHEMT transistor.[1]

## 2.3 TOM-modellen

TOM står for Triquints Own Model. Triquint er en amerikansk produsent av halvledere, som også har utviklet denne modellen for utarbeidelse av transistormodeller. TOM-modellen ble valgt grunnet at den tidligere har vist gode egenskaper med modellering av FET-transistorer. TOM velges ofte til slike oppgaver fordi den kan matche DC-oppførselen til en transistor meget nøyaktig [2]. I TOM-modellen er det en rekke parametre som påvirker de forskjellige målingene, hvor noen påvirker diodemålingene, mens andre påvirker IV-kurvene eller S-parameter målingene. Det er også mulighet for å sette verdier på de passive komponentene i modellen, slik som gate-, source- og drainresistans, disse verdiene bør likevel settes utenfor modellen. Det ble oppdaget under arbeidet med oppgaven at motstandsverdiene satt i TOM-modellen omtrent ikke hadde noen innvirkning på hvordan modellen oppførte seg. Ble derimot de samme motstandsverdiene satt eksternt fikk de stor innvirkning på modellens oppførsel. Dette skyldes mest sannsynlig en feil i TOM-modellen.

## 2.4 Schottky diode

Dersom det påtrykkes en positiv spenning på gate mens source og drain er jordet, vil transistoren oppføre seg som to dioder, en mellom gate og drain, og en mellom gate og source. En diode som dannes i overgangen mellom et metall og en halvleder, som i en pHEMT transistor, kalles en Schottky diode. I TOM-modellen er disse diodevirkningene beskrevet av likning 2.1. Diodekurvene plottes ofte i logaritmisk skala for at det da blir en lineær funksjon. Studeres likning 2.2 kommer det frem at  $\eta$  vil bestemme stigningstallet til kurven, mens  $I_s$  forskyver kurven langs y-aksen. I tillegg vil  $R_g$  (gateresistans) bestemme krumningen mot toppen av kurven, mens  $I_{lk}$  (lekkasjestrøm) bestemmer krumningen i kurvens nedre del.

$$I_{gse} = I_s \times \left( \exp\left(\frac{V_{gse}}{\eta V_T}\right) - 1 \right) \quad (2.1)$$

$$\log(I_{gse}) = \log(I_s) + \left(\frac{V_{gse}}{\eta V_T}\right) \quad (2.2)$$

## 2.5 IV-kurver

IV-kurver er et kurvesett som viser Drainstrøm plottet mot Drainspenning for en transistor. Et sett av IV-kurver har en kurve for hver verdi av Gatespenningen. Når en transistor påtrykkes en økende drainspenning vil drainstrømmen øke tilnærmet lineært med spenningen inntil transistoren går i metning. Når transistoren har gått i metning vil drainstrømmen være konstant uavhengig av hvor høy drainstrøm det påtrykkes. Økes drainstrømmen ytterligere vil det til slutt nå et punkt der transistoren går i break-down, og her vil drainstrømmen øke svært bratt i det drainspenningen krysser en viss verdi. I TOM-modellen brukes likningssettet 2.3 - 2.8 til å beregne IV-kurvene.

$$I_{ds} = I_0 \times (1 + \lambda V_{ds}) \quad (2.3)$$

der

$$I_0 = \beta \times (V_g)^Q \times f_k \quad (2.4)$$

$$f_k = \frac{\alpha V_{ds}}{(1 + (\alpha V_{ds})^k)^{1/k}} \quad (2.5)$$

$$V_G = Q \times V_{st} \times \ln(1 + \exp(u)) \quad (2.6)$$

$$u = \frac{V_{gsi} - V_{to} + \gamma V_{ds}}{Q \times V_{ST}} \quad (2.7)$$

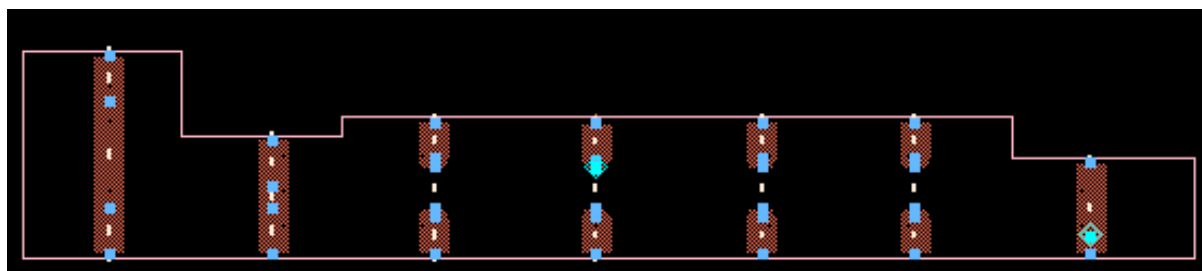
$$V_{ST} = V_{STO} \times (1 + M_{STO} \times V_{ds}) \quad (2.8)$$

## 2.6 S-parametre

Det er fire forskjellige S-parametre for en toport. S11 er refleksjonskoeffisienten for inngangen, S22 er refleksjonskoeffisienten for utgangen. S21 er spenningsforsterkningen, mens S12 er revers spenningsforsterkning. S11 og S22 kan aldri komme over 0dB. En refleksjonskoeffisient på over 0dB vil bety at det kommer mer ladning ut av kretsen enn det tilføres, noe som er fysikalsk umulig. S21 kan for de biaserte målingene ha en verdi på mer enn 0dB, og da vil S21 beskrive transistorens forsterkning. [3]

## 2.7 Kalibrering

For kalibrering av nettverksanalysatoren ble det benyttet to metoder: Vanlig SOLT-kalibrering, der det brukes standardiserte Short, Open, Load og Thru komponenter, og TRL-kalibrering, der det ble laget et sett av microstriplinjer, se figur 2.2. For å få minst mulig refleksjoner i overgangen mellom nettverksanalysatoren og kalibreringslinjen ble TRL-komponentene valgt å være  $50\Omega$  linjer. Ved bruk av linjer på en annen verdi enn  $50\Omega$  vil kalibreringen fortsatt klare å justere for de innførte refleksjonene, men signalstyrken vil bli lavere slik at målingene blir mer sårbare for støy. Thru er en linje som er like lang som summen av begge forsyningslinjene til transistoren, det vil si 10mm. Reflect ble laget på samme måte som selve monteringslinjen til transistoren, men med et gap der transistoren skulle vært. Dette tilsvarer to linjer på 5mm med et gap på 4.5mm mellom dem. Line-komponentene er laget ved å plassere linjebiter av ulik lengde mellom de to forsyningslinjene. Lengden på linjebiten avhenger av frekvensbåndet den skal brukes for, og den må ligge mellom  $20^\circ$  og  $160^\circ$  for den enkelte frekvens. For denne oppgaven ble det valgt å benytte to line-komponenter, en på 2.53mm som er gyldig fra 4GHz til 20GHz, og en på 11.38mm som er gyldig fra 800MHz til 6GHz. Det er viktig at disse to linjenes gyldighetsområde er overlappende slik at det ikke oppstår diskontinuiteter i kalibreringen. Fordelen med en TRL-kalibreringer at denne gir et referanseplan som ligger midt på Thru komponenten (tilsvarer helt inntil transistoren) mens en SOLT-kalibrering krever en justering av electrical delay, noe som gir mer usikkerhet. [4]



**Figur 2.2:** TRL-komponenter. Fra venstre: Lang line, kort line, reflect, tre monteringslinjer for transistorer og thru

## 2.8 Bias-T

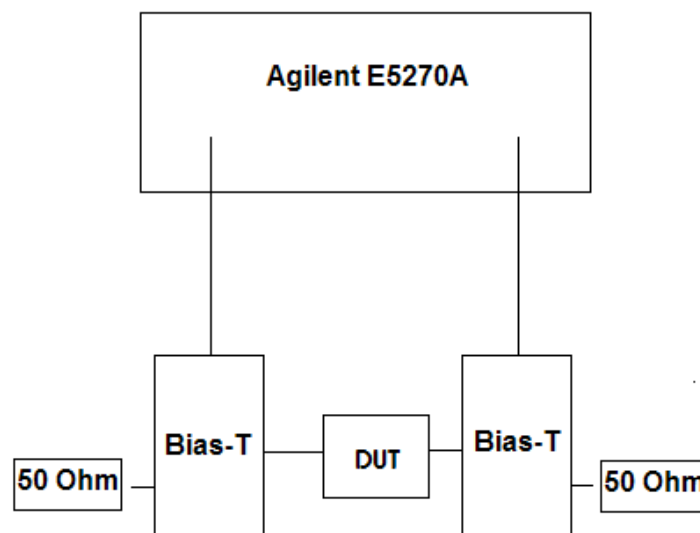
Under målingene av IV-kurver og S-parameter-målingene måtte det benyttes Bias-Ter. En bias-T består av en DC-sti og en AC-sti. DC-stien er ideelt sett et lavpassfilter med knekkfrekvens nær 0Hz, AC stien er et høypassfilter, også dette med knekkfrekvens nær 0Hz. Dette er for å hindre at AC-spenning fra nettverksanalysatoren lekker over i DC-matingen til transistoren, samt å hindre DC-spenningen å lekke ut til nettverksanalysatoren.

# Kapittel 3

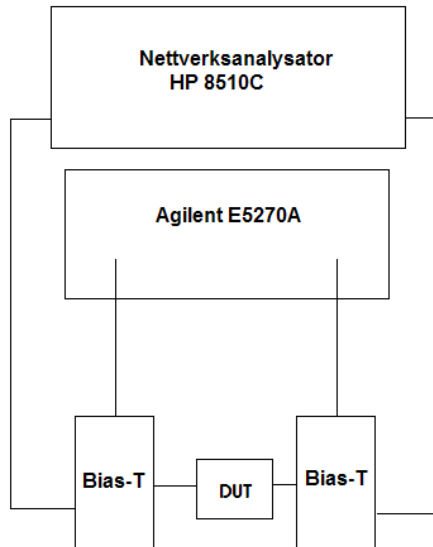
## Målinger og ekstrahering av parametrene til TOM-modellen

### 3.1 Målinger

Målingene som ble gjort av transistoren bestod av diodemålinger, målinger av IV-kurver, samt målinger av de fire S-parametrene både med og uten biasering. For DC-målingene ble programmet AGE 5270 brukt sammen med en Agilent E5270A speningsforsyning for å gi påtrykkene. Måleoppsettet for DC-målingene er vist i figur 3.1. For S-parameter-målingene ble det benyttet en nettverksanalysator av type HP 8510C, sammen med spenningsforsyningen Agilent E5270A, samt programmet Static DC-Measurement. Måleoppsettet for S-parameter-målingene er vist i figur 3.2.



**Figur 3.1:** Måleoppsett for DC-målingene



**Figur 3.2:** Måleoppsett for S-parameter-målingene

## 3.2 DC-matching av modellen

For å ekstrahere parametrene som hadde innvirkning på DC-oppførselen til modellen ble det tatt utgangspunkt i diodemålingen, break-down-målingen og IV-kurvene. Det ble først optimalisert på diodemålingene da dette er en mer grunnleggende måling som bør gjøres før optimaliseringen av IV-kurvene. Når diodemålingene ga akseptable resultater ble parametrene som påvirket disse låst, for så å optimalisere modellen med hensyn til break-down-målingen og IV-kurvene. Optimaliseringsmålene i ADS ble laget ved å opprette en parameter som var verdiene fra modellen minus de målte verdiene. Disse verdiene ble så optimalisert til å være så nær 0 som mulig. Dette tilsvarer at verdiene fra modellen er lik de målte verdiene.

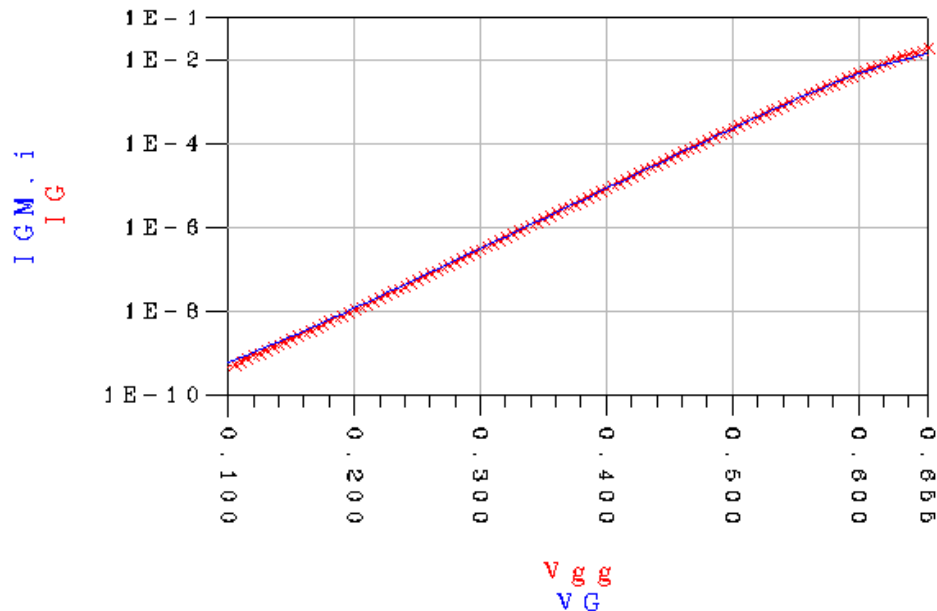


Parameter	Funksjon
$\eta$	Endrer stigningstallet til kurven
$I_s$	Forskyver kurven i y-retningen
$I_{lk}$	Endrer avrundingen i nedre del av kurven
$R_g$	Endrer avrundningen øverst på kurven

**Tabell 3.1:** Tabell over parametre som påvirker diodeovergangen

### 3.2.1 Diodemålinger

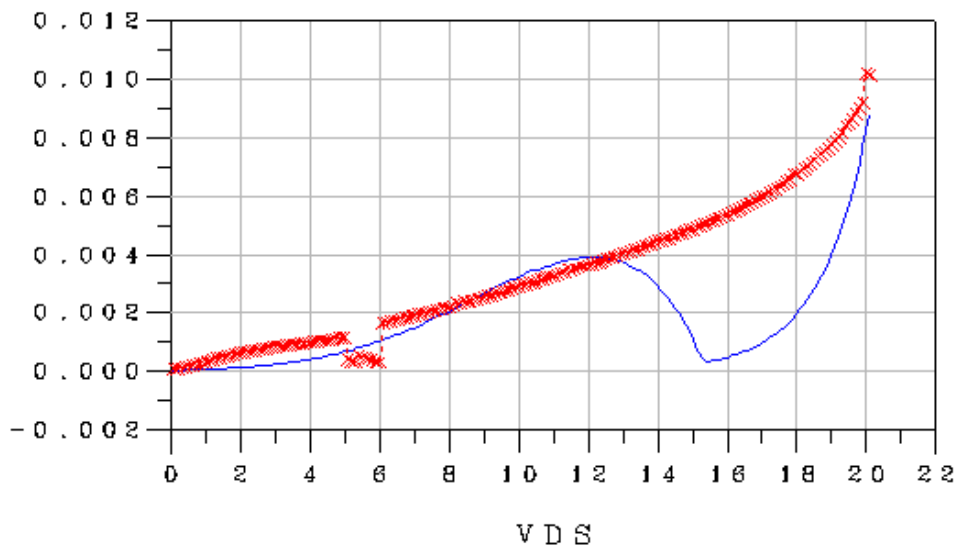
Under diodemålingene ble source- og drainspenningen satt til 0V. Gatespenningen ble så variert mellom 0.1V, som var den laveste verdien som kunne brukes uten å få for mye støy, og 0.655V, som var den høyeste verdien før kurven flatet ut. Det ble valgt å gjøre diodemålingene uten bias-Ter, da dette ga mindre støy i målingene. Fjerningen av bias-Ter ble justert for i testbenken for diodemålingene (vedlegg B) der bias-Tenes resistans ble fjernet. Resultatet av denne målingen ble så lest inn i ADS ved hjelp av en DAC-blokk. Det ble så undersøkt hvilke av parametrene i TOM-modellen som påvirket diodemålingene, disse er beskrevet i tabell 3.1. TOM-modellen ble så matchet med de målte verdiene ved å optimalisere på disse parametrene. Resultatet av matchingen er vist i figur 3.3. Av figuren fremgår det at diodematchingen av transistoren er god.



**Figur 3.3:** Sammenlikning av målte og simulerte verdier for diodemålingene. Kurven markert med røde kryss er de målte verdiene, mens den blå kurven viser den optimaliserte modellen

### 3.2.2 Break-down målinger

Break-down målingen ble gjort ved å påtrykke transistoren en gatespenning som gjør at transistoren leverer tilnærmet null drainstrøm, deretter økes drainspenningen så mye at transistoren begynner lede. Her er det viktig å gjøre både effekt- og spennings-begrensning på målingen, slik at når break-down først inntreffer stiger kurven meget bratt. Er ikke spennings- og effekts-begrensningen satt lav nok vil transistoren brennes. Under justeringen av break-down ble det kun fokusert på å få knekkpunktet i kurven på riktig plass. Kurveformen ble ikke tatt hensyn til. Break-down styres av parameteren  $P_{lk}$  og ble justert manuelt ved hjelp av tune funksjonen i ADS. Resultatet av break-down optimaliseringen av modellen er vist i figur 3.4. Ser av figuren at break-down kommer omtrent ved  $V_d=20V$ . Som det også kommer frem av figuren stemmer ikke kurveformen, men knekkpunktet i kurven skjer omtrent for riktig verdi av  $V_d$ . Figuren viser at kurven for de målte verdiene har en dip i verdiene ved ca 5V. Det ble gjort mange målinger med forskjellige transistorer som alle hadde dette fenomenet. Det ble ikke funnet noen god forklaring på fenomenet, men siden det ikke ble fokusert på kurveform under denne optimaliseringen vil ikke dette fenomenet få noen innvirkning på modellen.



**Figur 3.4:** Sammenlikning mellom målte verdier og verdier fra modellen for Break-down-målingen. Kurven markert med røde kryss er de målte verdiene, mens den blå er verdiene fra den optimaliserte modellen

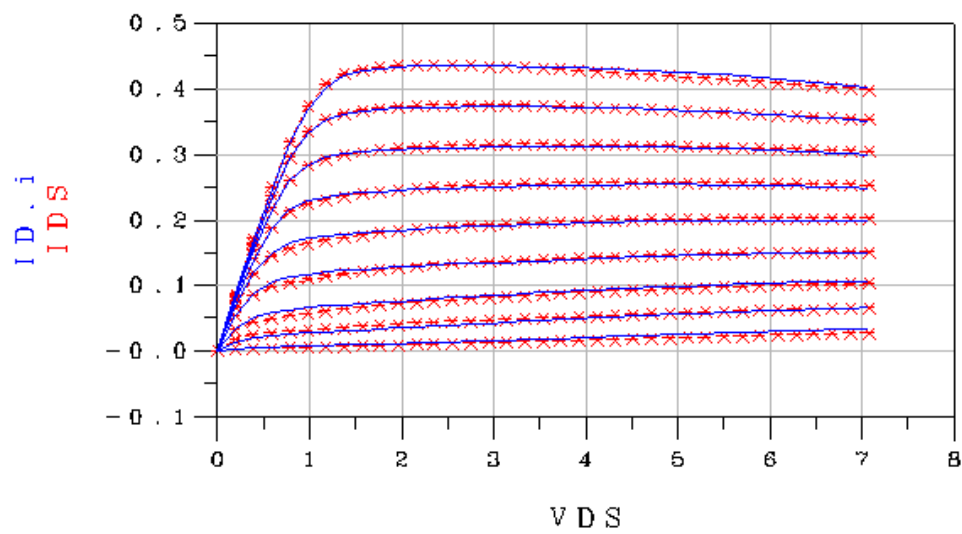
Parameter	Funksjon
$V_{to}$	Bestemmer når drainstrømmen skal begynne å gå, samt styrer høyden på kurvene
$\alpha$	Endrer helningen i det Ohmske området
$\beta$	Endrer høyden og avstanden mellom kurvene og helningen i det Ohmske området
$\lambda$	Angir et punkt langt unna der alle kurvene er null, viktig for det flate området
$\gamma$	Angir høyden på buen på kurvene mellom 0 og $\lambda$ -punktet
$Q$	Endrer avstanden mellom kurvene
$K$	Endrer avtundingen i overgangen mellom det ohmske og det flate området
$V_{st}$	Angir når en kurve nær terskel skal begynne å stige
$M_{st}$	Angir helningen på kurvene nær terskel
$K_\gamma$	Endrer helningen i det flate området
$R_s$	Endrer høyden på kurvene
$R_d$	Endrer helningen i det Ohmske området

**Tabell 3.2:** Tabell over parametre som påvirker IV-kurvene

### 3.2.3 IV-målinger

Under målingen av IV-kurvene ble det gjort målinger for høy, middels og lav gatespenning. Effekten ble under målingene begrenset til 3W for å forhindre overoppheting av transistoren og det førte til at målingene for høy gatespenning -1V til 0V ble begrenset til 2.34V drainspenning. De mellomste kurvene for gatespenning mellom -0.9V og -0.4V endte på en drainspenning på 7.07V. Målingene for lav gatespenning (-1.4V til -0.8V) gikk helt til  $V_d = 14.1V$ . Forsøkene på å matche alle disse tre kurvesettene viste imidlertid at det ikke var mulig å matche både de høye, de lave og de midtre verdiene samtidig. Problemet bestod i å få modellen til å ta høyde for de termiske effektene som gjorde at de midterste kurvene sank litt for høye drainspenninger, samtidig som både de høye og de lave kurvene skulle matche godt. Løsningen på dette problemet var å legge til to av kurvene fra de lave målingene til den midtre målingen, for så å matche kun dette ene kurvesettet. Alle kurvene i det nye kurvesettet gikk til  $V_d = 7.07V$

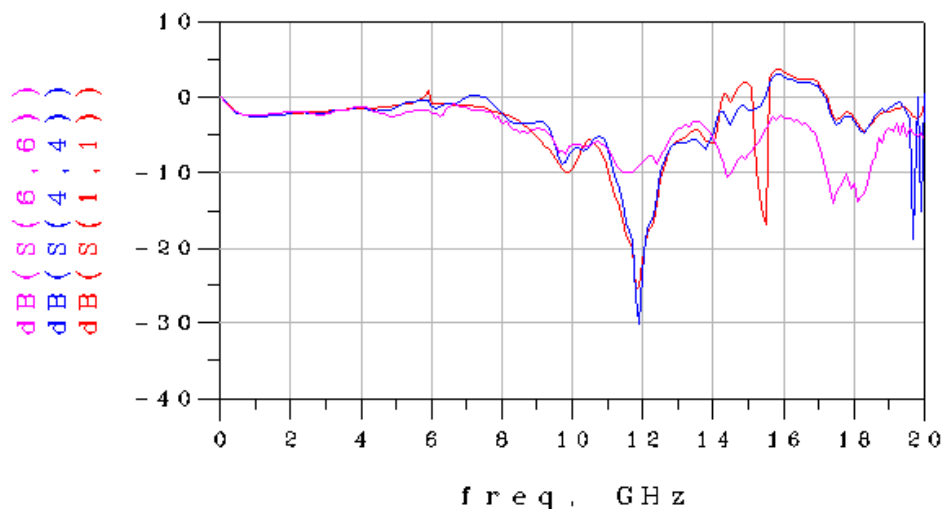
For å matche modellen ble parametrene vist i tabell 3.2 ekstrahert ved hjelp av IV-målingene. Under optimaliseringen av IV-kurven ble det brukt to optimaliseringsmål, et som tok seg av hele området, og en spot som fokuserte kun på overgangen fra Ohmsk til flatt område for den øvre kurven, dette for å få med de viktigste arbeidsområdene for en klasse A/ klasse AB transistor. Det ble så foretatt en random simulering på 250000 iterasjoner. Deretter ble det gjort gradient simuleringer til simuleringen ikke ga mer forbedring. Så ble vektingen på hele området og på spoten variert slik at de vekselvis hadde høy vekting, og ved hjelp av denne metoden ble modellen ytterligere forbedret. Resultatet av IV-matchingen av transistoren er vist i figur 3.5. Av figuren fremgår det at matchingen av IV-kurvene ble god.



**Figur 3.5:** Sammenlikning mellom de målte verdiene og verdiene fra modellen for IV-kurvene. Kurvene markert med røde kryss er de målte verdiene, mens de blå kurvene er verdiene fra den optimaliserte modellen

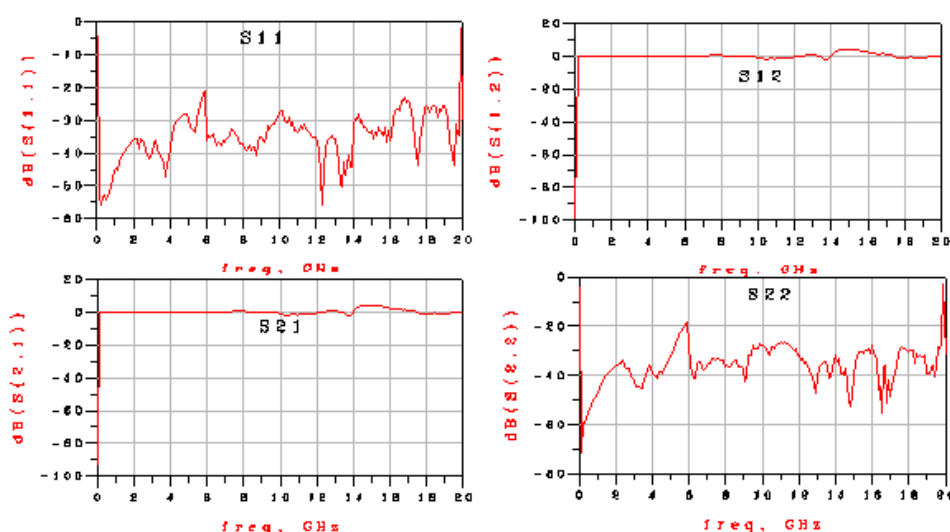
### 3.3 S-parameter matching av modellen

Målingene av S-parametrene til transistoren ble gjort for sju forskjellige biaspunkt, samt en måling uten DC-påtrykk (kald måling). Alle disse målingene ble utført både for SOLT- og TRL-kalibrering. Det ble også forsøkt med to forskjellige typer bias-T, et sett som er produsert ved NTNU og et fabrikkprodusert sett. En sammenlikning av kalibreringsteknikkene er vist i figur 3.6, der det vises at det var små forskjeller mellom de to typene bias-T, men at de fabrikkproduserte ga en dip i signalverdien rundt 15.5GHz, det ble derfor i det videre arbeidet benyttet bias-Ter produsert ved NTNU. I utgangspunktet var det tenkt å bruke SOLT-kalibrering for de lave frekvensene, og gå over til TRL-kalibrering når frekvensen ble så høy at SOLT-kalibreringen ikke lenger var god. Figur 3.6 viser imidlertid at TRL- og SOLT-kalibreringene følger hverandre nesten perfekt også for de lave verdiene, og derfor ble det valgt å benytte TRL-kalibrering over hele frekvensbåndet.



**Figur 3.6:** Sammenlikning mellom de forskjellige kalibreringsteknikkene. Den blå kurven viser TRL-kalibrering med Bias-Ter produsert ved NTNU, rosa kurve viser SOLT-kalibrering, mens den røde kurven viser TRL-kalibrering med fabrikkproduserte bias-Ter.

Etter TRL-kalibreringen ble alle kalibreringskomponentene målt for å sjekke om kalibreringen var god. Målingen av line-komponentene er vist i figur 3.7. Ved måling på en line-komponent for en ideell kalibrering er S11 og S22 svært lave ( $-20\text{dB}$  -  $-30\text{dB}$ ), noe som tilsvarer lave refleksjoner. S12 og S21 bør være helt flate på  $0\text{dB}$ , altså ingen demping, men heller ingen forsterkning. Figuren viser at dette er oppfylt opp til ca  $12\text{GHz}$ . For høyere frekvenser begynner S12 og S21 å variere, og er ved ca  $15\text{GHz}$  over  $0\text{dB}$ , noe som er fysikalsk umulig (se avsnitt 2.6). Denne effekten skyldes antakelig 2. ordens refleksjoner fra Bias-Tene og koblingspunktene som kalibreringen ikke klarer å fjerne. Det ble bestemt å optimalisere modellen kun opp til  $12\text{GHz}$ . Når en transistor skal karakteriseres er det viktig å få med de 3. harmoniske variasjonene. Denne transistoren er tenkt brukt i et system på  $3.5\text{GHz}$  som gir en 3. harmoniske frekvens på  $10.5\text{GHz}$ , og den dekkes av det valgte området.

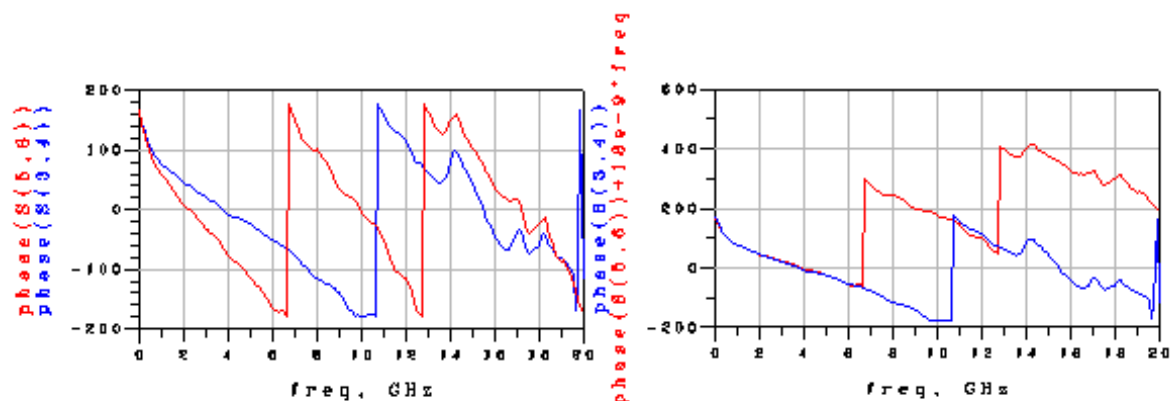


**Figur 3.7:** Måling av den korte line-komponenten fra  $45\text{MHz}$  til  $20\text{GHz}$

### 3.3.1 Metode for justering av electrical delay

Justeringen av electrical delay for SOLT-kalibreringen ble gjort ved å måle på reflect komponenten fra TRL-settet for så å se på S11 og S22 og justere electrical delay på henholdsvis port 1 og 2. Her skulle ideelt sett hele kurven for S11 og S22 ligge i det høyohmige området i Smith diagrammet (åpen krets). Dette er vanskelig å justere fordi kalibreringen er så unøyaktig for de høye frekvensene at det vil være umulig å få hele kurven til å ligge i det høyohmige området. En alternativ metode for å justere electrical delay er å sammenlikne fasen for SOLT-kalibrering og TRL-kalibrering. I figur 3.8 vises til høyre SOLT-kalibrering sammenliknet med TRL-kalibrering, til venstre i figuren har SOLT-kalibreringen fått justert electrical delay med  $18\text{ns}$ . Her kunne man gått tilbake til nettverksanalysatoren og justert med disse  $18\text{ns}$  og fått en bedre SOLT-kalibrering, som muligens kunne blitt brukt for høyere frekvenser. Ulempen med denne metoden er at den krever en TRL-kalibrering å sammenlikne med, men som ikke brukes. Grunnen til

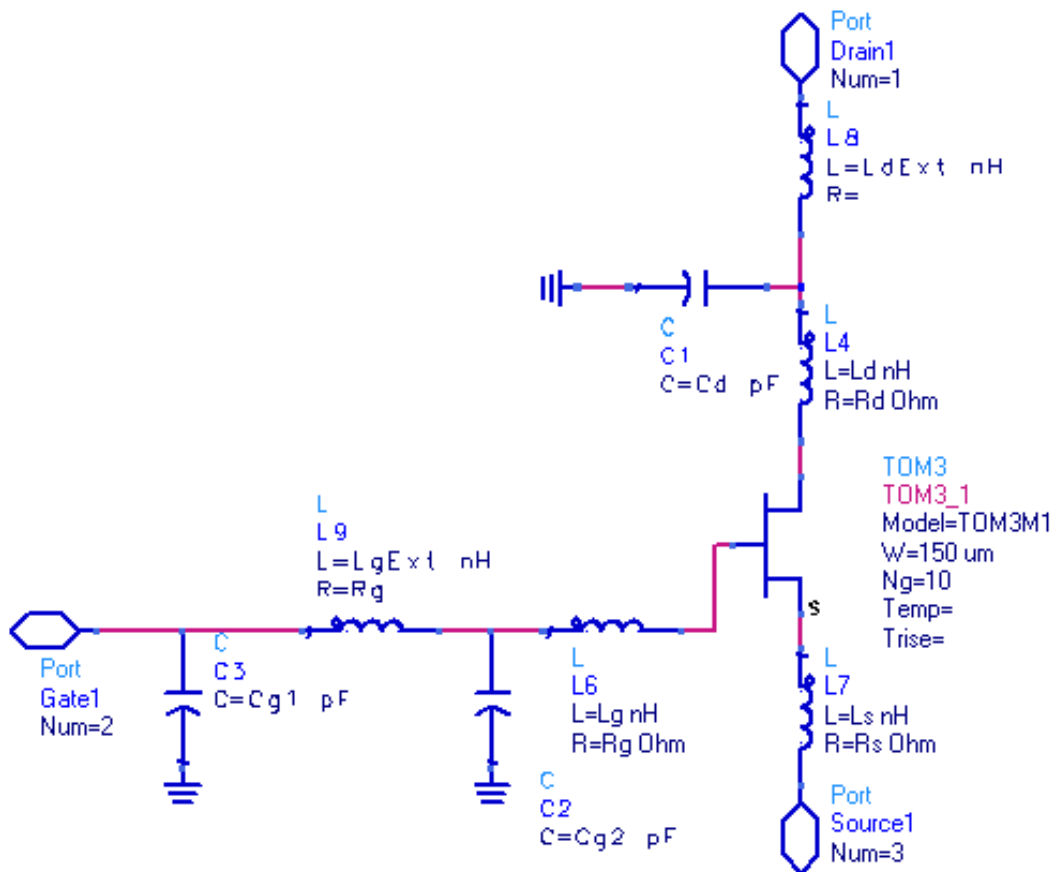
at kurven (figur 3.8) kun stemmer for de lave verdiene er at faseskiftet mellom  $-180^\circ$  og  $+180^\circ$  ikke tar med de 18ns som blir addert.



**Figur 3.8:** Venstre: Den røde kurven er fassen til S21 for SOLT-kalibrering, mens blå kurve er TRL-kalibrering. I figuren til venstre er electrical delay justert så godt som mulig ved hjelp av nettverksanalysator. I figuren til høyre er electrical delay økt med ytterligere 18ns for SOLT-kalibreringen.

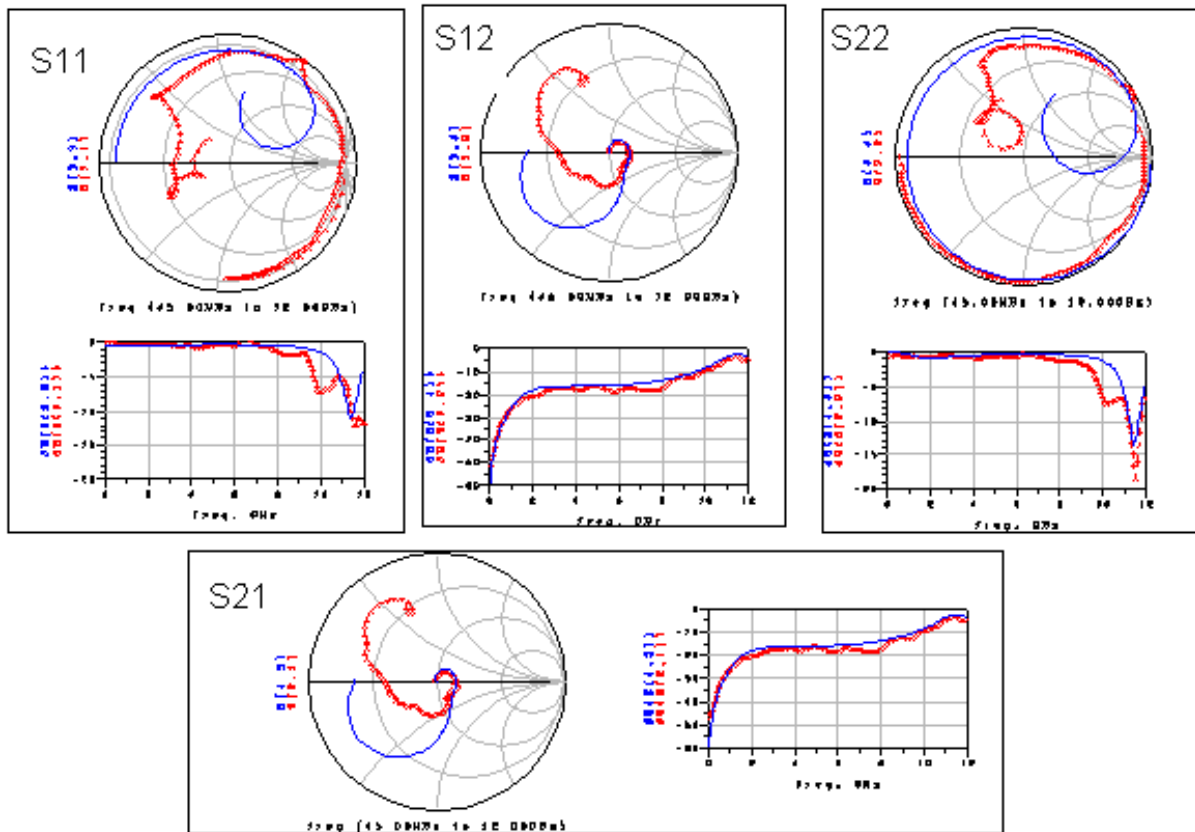
### 3.3.2 Kalde målinger

Da modellen ble optimalisert for de kalde målingene ble verdiene  $L_g$ ,  $L_gExt$ ,  $L_s$ ,  $L_d$ ,  $L_dExt$ ,  $C_d$ ,  $C_{g1}$ ,  $C_{g2}$ ,  $C_{ed}$  og  $C_{sd}$  i modellen av transistorens kapsling og ledningsføring (se figur 3.9), samt parametrene  $Q_{gag}$  og  $Q_{gql}$  fra TOM-modellen justert for å få verdiene fra modellen til å passe best mulig overens med de målte verdiene. Dette oppsettet ble laget med utgangspunkt i modellen til Filtronic [5]. Filtronics modell ble noe modifisert ved at svært lave kondensatorverdier ble fjernet, og at spoler og motstander ble slått sammen ved å sette en verdi for resistans i spolen. Resultatet av dette er vist i figur 3.10. Studeres figuren kommer det frem at amplituden følger konturene i de målte verdiene. Ser vi på Smith-diagrammene kommer det frem at kurvene her avviker endel, særlig for de høye frekvensene. Grunnen til dette er at modellen ikke stemmer like bra for fassen som for amplituden. Dette kommer av at det er lagt langt mindre vekt på fassen under optimaliseringene, et valg som ble tatt fordi de gode resultatene for amplituden var umulige å oppnå dersom fassen også skulle være bra.



**Figur 3.9:** Testoppsett for transistor med passive komponenter for å simulere effekter i kapsling og ledningsføring

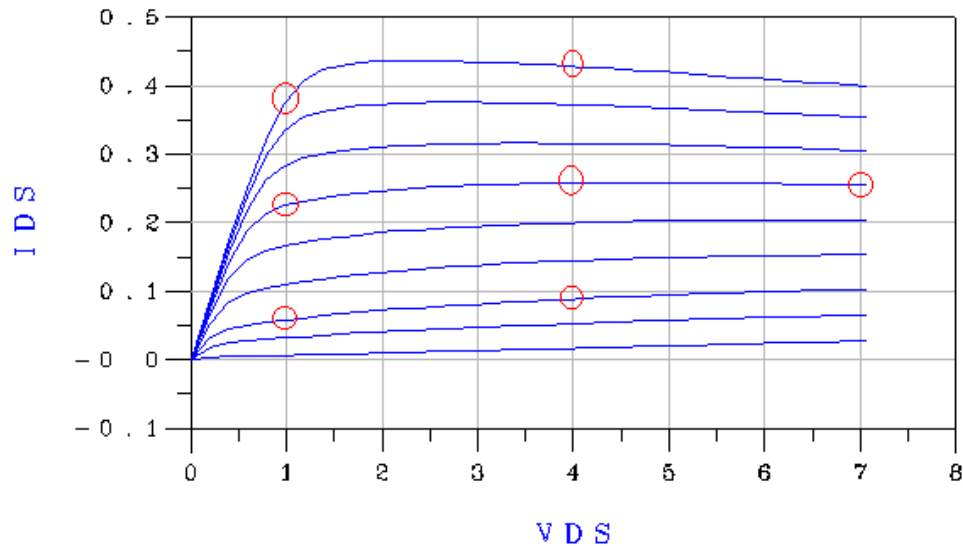




**Figur 3.10:** Sammenlikning av S-parametrene fra modellen og de målte S-parametrene for de kalde målingene. De blå kurvene er verdiene fra modellen, mens kurvene markert med røde kryss er de målte verdiene

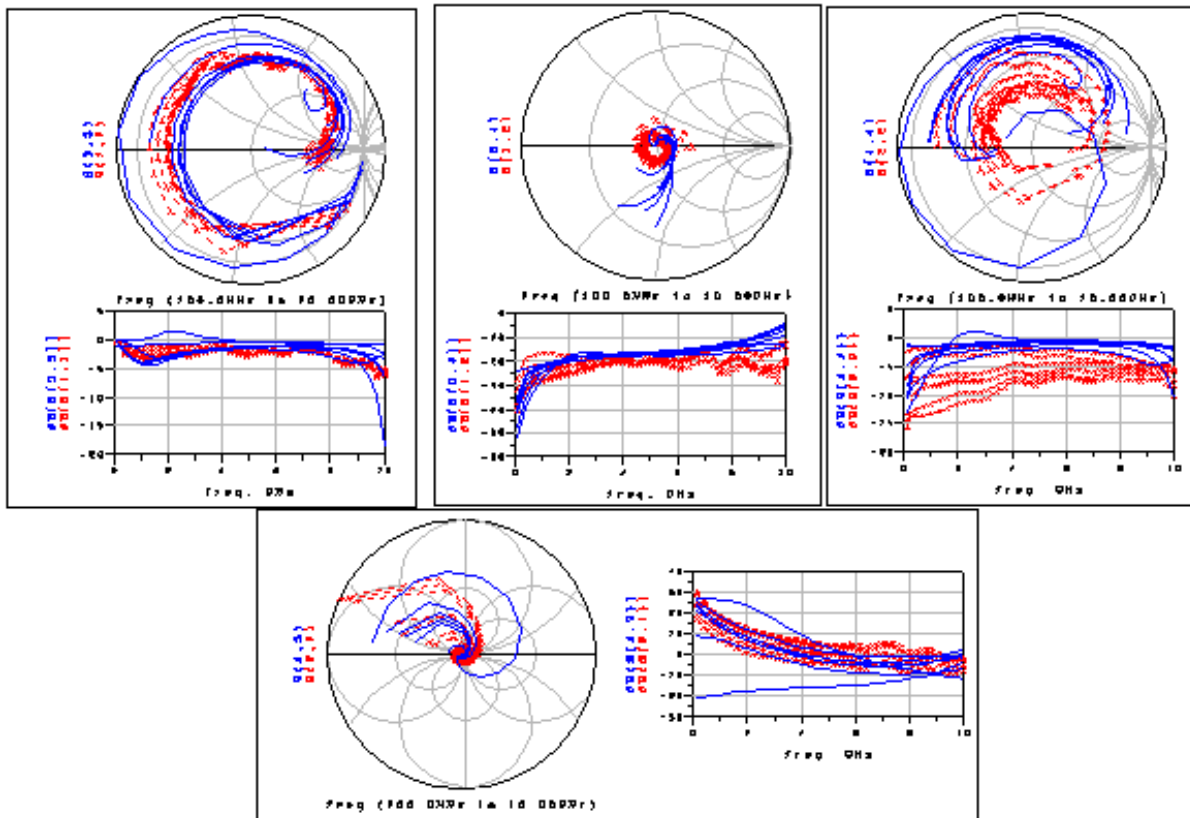
### 3.3.3 Målinger med biasering

For målingene med biasering ble det valgt sju ulike biaspunkt, disse er vist i figur 3.11. For å gjøre optimaliseringen av modellen enklere ble det brukt en testbenk som gjennomgår de sju bias-punktene etter tur for så å optimalisere på hele samlingen av målinger (se vedlegg F).



**Figur 3.11:** De sju biaspunktene brukt i målingene.

Resultatet av optimaliseringen med denne testbenken er vist i figur 3.12. Av figuren vises det at optimaliseringen følger de målte verdiene for de fleste kurvene. Det ble under optimaliseringen valgt å ikke ta med de kurvene som blir regnet som minst viktige, dette gjelder kurvene for  $\langle V_d, V_g \rangle = \langle 1, -1 \rangle$ ,  $\langle 7, -0.7 \rangle$ ,  $\langle 4, -0.4 \rangle$ . Dette er grunnen til at noen av kurvene avviker noe fra de målte verdiene. Et problem under optimaliseringen av disse kurvene var at enkelte av kurvene endte opp med verdier for  $S_{11}$  og  $S_{22}$  som lå høyere enn 0dB (se kapittel 2.6). Det ble derfor valgt å sette et optimaliseringsmål med høy vekt som sikret at disse kurvene aldri oversteg 0dB.



**Figur 3.12:** Sammenlikning av S-parametrene fra modellen og de målte S-parametrene for de biaserte målingene. De blå kurvene er verdiene fra modellen, mens kurvene markert med røde kryss er de målte verdiene



# Kapittel 4

## Forslag til metode for å utvikle en transistor-modell ved hjelp av TOM-modellen

### 1. Diode målinger.

Sett på positiv spenning på gate, og påtrykk 0V på source og drain. Gjør målingen til så høy spenning at kurven begynner å krumme av mot toppen, og så lavt det lar seg gjøre uten at det blir for mye støy. Sammenlikn de målte verdiene med verdiene i modellen ved hjelp av testbenken for ekstrahering av diodeparametrene (se vedlegg B). Optimaliser på verdiene  $\eta$ ,  $I_s$ ,  $I_{lk}$  og  $R_g$ . Sett først på en lang random-optimalisering (ca 10000 iterasjoner) for deretter å kjøre en gradient-optimalisering på ca 25-30 iterasjoner. Dette burde være tilstrekkelig for å få gode dioderesultater.

### 2. Break-down måling.

Gjør en måling der drainstrømmen ligger nær 0A. Øk så drainspenningen inntil drainstrømmen stiger bratt. Sett begrensningene på spenning og effekt for målingene godt under det som er spesifisert som maks i databladet. Grunnen til at dette er viktig er at når break-down inntreffer stiger drainstrømmen svært raskt, og ettersom målingene stoppes ett punkt etter at man har oversteget maks-verdiene kan man risikere å ødelegge transistoren uten de nødvendige begrensningene. Optimaliser ved å bruke tune-funksjonen på parameteren  $P_{lk}$ . Juster til kurven i modellen begynner å stige bratt på samme sted som den målte kurven. Kurveformen justeres ikke her.

### 3. IV-kurver.

Gjør målingen ved å sveipe drainspenningen, mens gatespenningen justeres stegvis etter hvert drainspenningssveip. Gjør målingene slik at du får med en kurve nær 0A drainstrøm. La så gatespenningen øke i jevne step slik at du får 6-10 kurver. Bruk så testbenken for IV-kurvene (vedlegg D). Det kan være lurt å bruke to optimaliseringsmål, en spot som sørger for at optimaliseringen er god der den øverste kurven går over fra det lineære området til det flate området, samt et hovedmål som overvåker hele området. Optimaliser så modellen ved å justere parametrene  $\alpha$ ,  $\beta$ ,  $\lambda$ ,  $\gamma$ ,  $V_{to}$ ,  $Q$ ,  $K$ ,  $V_{st}$ ,  $M_{st}$ ,  $K_\gamma$ ,  $R_d$  og  $R_s$ . Også her gjelder det å kjøre en lang random-optimalisering først. Deretter kjøres gradient-optimalisering inntil denne ikke gir

mer forbedring. For å få ytterligere forbedring kan det hjelpe å vekte spoten og hovedmålet vekselvis høyt.

#### 4. Kalde målinger.

Selv om DC-matingen ikke er nødvendig under de kalde målingene bør denne likevel være tilkople, slik at den ikke påvirker impedansforholdene i kretsen. Gjør så en kalibrering av nettversanalysatoren med bias-Ter og DC-mating tilkople etter en av metodene i kapittel 2.7. Sett så nettverksanalysatoren til å sveipe frekvensen. I denne oppgaven ble det valgt å sveipe fra 45MHz (laveste mulige frekvens for HP 8510C) til 20GHz. Bruk så testbenken for kalde S-parameter målinger (se vedlegg E) til å justere verdiene  $L_g$ ,  $L_gExt$ ,  $L_s$ ,  $L_d$ ,  $L_dExt$ ,  $C_d$ ,  $C_{g1}$ ,  $C_{g2}$ ,  $C_{ed}$  og  $C_{sd}$  i figur 3.9, samt parametrene  $Q_{gag}$  og  $Q_{gql}$  i TOM-modellen. Del optimaliseringsmålene i to deler, en del for fase og en del for amplitude. Vekt amplituden mye høyere enn fasen (5000ganger høyere i denne oppgaven). Kjør en lang random simulering etterfulgt av gradientsimuleringer til modellen følger konturene av de målte verdiene.

#### 5. Biaserte målinger.

Det første som må gjøres i forbindelse med de biaserte målingene er å velge ut biaspunktene. Dette kan gjøres ved å ta utgangspunkt ca midt i IV-diagrammet. Velg så ett punkt rett over, ett rett under, samt ett på hver side av midtpunktet. Velg til slutt to punkter for samme gatespenning som punktene henholdsvis rett over og under midtpunktet der begge punktene har samme drainspenning som punktet rett til venstre for midtpunktet. Gjør så en måling, der frekvensen sveipes på samme måte som for de kalde målingene, for hvert av biaspunktene. Sett de verdiene du får fra hver måling sammen til en fil. Bruk så testbenken i vedlegg F til å optimalisere på verdiene  $Q_{gql}$ ,  $Q_{ggh}$ ,  $Q_{gi0}$ ,  $Q_{gag}$ ,  $Q_{gad}$ ,  $Q_{ggb}$ ,  $Q_{gcl}$ ,  $Q_{gsh}$ ,  $Q_{gdh}$ ,  $Q_{gg}$ ,  $C_{tau}$ ,  $Tau_{gd}$ ,  $Tau$  og  $C_{ds}$ . Som ved de kalde målingene er det også her en fordel å dele opp optimaliseringsmålene i fase og amplitude, for så å vekte amplituden mye høyere enn fasen. Kjør en meget lang random optimalisering (ca 500000 iterasjoner), deretter kjøres gradientoptimalisering så langt det er mulig. Dersom dette ikke gir gode nok resultater kan det lønne seg å fjerne noen av biaseringene, for så å optimalisere på færre kurver. Når denne optimaliseringen gir akseptable resultater bør det gi en god modell for transistoren.

# Kapittel 5

## Diskusjon

Modellen som ble utarbeidet i denne oppgaven synes å være en god modell for transistoren, særlig med hensyn på DC-matchingen og amplituden for den kalde S-parameter-målingen. Derimot er det mer usikkerhet knyttet til fasen for den kalde målingen og resultatene av matchingen for de biaserte målingene. Ingen av verdiene fra modellen avviker imidlertid mye fra målingene. Metoden for utarbeiding av transistormodell ga gode resultater under modelleringen av akkurat denne transistoren. Det er derimot mer usikkert hvorvidt denne metoden vil gi like gode resultater for modellering av andre typer transistorer.

### 5.1 Forenklinger

Det ble under arbeidet med denne oppgaven gjort målinger på tre transistorer. Tanken var å optimalisere modellen ved hjelp av data basert på målingene av alle de tre transistorene, men problemer under optimaliseringen gjorde at antallet ble begrenset til én transistor. For å kunne lage en modell med større mulighet for å passe til alle transistorer av denne typen burde optimaliseringene tatt utgangspunkt i data hentet fra flere transistorer. IV-kurve-målingene bestod opprinnelig av tre kurvesett. Det var i utgangspunktet tenkt å matche alle disse tre kurvesettene, men da dette viste seg å bli vanskelig ble data fra disse satt sammen til ett sett med IV-kurver som ble brukt i det videre arbeidet. Øvre frekvensgrense for optimaliseringen av modellen med hensyn på S-parametrene ble senket fra 20GHz til 12GHz grunnet at kalibreringen av nettverksanalysatoren ikke ble god nok for de høyere frekvensene. Det ble under S-parameter-matchingen lagt liten vekt på fase-matchingen for å få en bedre match for amplituden. Under de biaserte målingene ble noen av de mindre viktige målingene fjernet fra utvalget av bias-punkter for å gi en bedre matching på de viktigere bias-punktene.

### 5.2 Måleteknikk

Under TRL-kalibreringen vil de frekvensområdene som ligger nærmest  $90^\circ$  for line-komponentene ha den beste kalibreringen, det kunne derfor vært forsøkt å bruke flere line-komponenter

enn de to som ble benyttet i denne oppgaven. Dette kunne muligens gitt bedre målinger for frekvenser opp mot 20GHz. Det ble også valgt å ikke benytte Bias-Ter under diodemålingene av transistoren, et valg som ble gjort for å fjerne mye støy fra målingene. Disse var høyst nødvendige under målingene av IV-kurver og S-parametre, men det må antas at disse tilfører like mye støy til disse målingene. Bias-Tene er derfor en kilde til usikkerhet i målingene.



# Kapittel 6

## Konklusjon

Sammenlikningene mellom de målte verdiene og verdiene fra TOM-modellen tyder på at transistormodellen utarbeidet i denne oppgaven er god for frekvenser fra 45MHz til 12GHz. For DC-målingene stemmer verdiene fra modellen godt overens med de målte verdiene. Sammenlikningene mellom verdiene fra transistormodellen og de målte verdiene for S-parameter-målingene viser også at modellen er rimelig lik de målte verdiene, selv om fase matchingen for disse verdiene er noe mer unøyaktig. Det kan med utgangspunkt i de nevnte sammenlikningene antas at modellen utarbeidet i denne oppgaven vil kunne brukes til datasimuleringer i arbeidet med å lage datamodeller av for eksempel forsterkere som bruker FPD1000AS. Dette vil lette arbeidet for designere som bruker denne transistoren, da de vil få et mer nøyaktig bilde av transistorens oppførsel uten å gjøre fysiske målinger på den. Metoden for å utarbeide transistormodeller (kapittel 4) vil kunne gjøre at den vanskelige og tidkrevende jobben med å lage transistormodeller gjøres raskere og dermed spare designere for mye tid.

### 6.1 Forslag til videre arbeid

Et naturlig forslag til videre arbeid vil være å lage en forsterker der transistormodellen benyttes i data-analysen av forsterkeren, for så å studere oppførselen til den fysiske forsterkeren i forhold til oppførselen til datamodellen. Dersom disse har noenlunde den samme oppførselen vil dette være en sterk indikasjon på at modellen er god. Et annet forslag til videre arbeid er å se på metoden for utarbeidelse av en transistormodell, for så å følge denne for en annen type transistor. Dersom denne metoden gir god matching mellom oppførselen til transistoren og modellen vil dette være et tydelig tegn på at metoden er god.



# Referanser

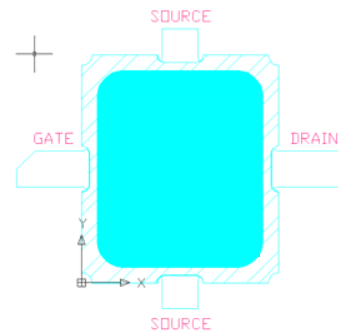
- [1] Robert Anholt. *Electrical and Thermal Characterization of MESFETs, HEMTs and HBTs*. Artech House, Inc, 1 edition, 1995.
- [2] Yevgeni A. Tkachenko Ce-Jun Wei and Dylan Bartle. An accurate large-signal model of gaas mesfet which accounts for charge conservation, dispersion, and self-heating. 1998.
- [3] David M. Pozar. *Microwave engineering*. John Wiley and sons, inc., 2 edition, 1998.
- [4] Scott A. Wartenberg. *RF Measurements of Die and Packages*. Artech House, Inc, 1 edition, 2002.
- [5] Device Design and Modelling Group Filtronic Compound Semiconductor Ltd. Implementing the tom models in ads. 2005.



**Tillegg A**

**Datablad for transistoren**

- **PERFORMANCE (1.8 GHz)**
  - ◆ 31 dBm Output Power ( $P_{1dB}$ )
  - ◆ 15 dB Power Gain ( $G_{1dB}$ )
  - ◆ 43 dBm Output IP3
  - ◆ -42 dBc WCDMA ACPR at 21 dBm  $P_{CH}$
  - ◆ 10V Operation
  - ◆ 50% Power-Added Efficiency
  - ◆ Evaluation Boards Available
  - ◆ Design Data Available on Website
  - ◆ Suitable for applications to 5 GHz



SEE PACKAGE OUTLINE FOR MARKING CODE

- **DESCRIPTION AND APPLICATIONS**

The FPD1000AS is a packaged depletion mode AlGaAs/InGaAs pseudomorphic High Electron Mobility Transistor (pHEMT), optimized for power applications in L-Band. The surface-mount package has been optimized for low parasitics.

Typical applications include drivers or output stages in PCS/Cellular base station transmitter amplifiers, as well as other power applications in WLL/WLAN amplifiers.

- **ELECTRICAL SPECIFICATIONS AT 22°C**

Parameter	Symbol	Test Conditions	Min	Typ	Max	Units
<b>RF SPECIFICATIONS MEASURED AT <math>f = 1.8</math> GHz USING CW SIGNAL</b>						
Power at 1dB Gain Compression	$P_{1dB}$	$V_{DS} = 10V; I_{DS} = 200$ mA $\Gamma_S$ and $\Gamma_L$ tuned for Optimum IP3	30	31		dBm
Power Gain at dB Gain Compression	$G_{1dB}$	$V_{DS} = 10V; I_{DS} = 200$ mA $\Gamma_S$ and $\Gamma_L$ tuned for Optimum IP3	13.5	15.0		
Maximum Stable Gain $S_{21}/S_{12}$	MSG	$V_{DS} = 10$ V; $I_{DS} = 200$ mA $P_{IN} = 0$ dBm, 50 $\Omega$ system		20		dB
Power-Added Efficiency at 1dB Gain Compression	PAE	$V_{DS} = 10V; I_{DS} = 200$ mA $\Gamma_S$ and $\Gamma_L$ tuned for Optimum IP3		50		%
3 <sup>rd</sup> -Order Intermodulation Distortion $\Gamma_S$ and $\Gamma_L$ tuned for Optimum IP3	IM3	$V_{DS} = 10V; I_{DS} = 200$ mA $P_{OUT} = 19$ dBm (single-tone level)		-46	-44	dBc
Saturated Drain-Source Current	$I_{DSS}$	$V_{DS} = 1.3$ V; $V_{GS} = 0$ V	480	650	800	mA
Maximum Drain-Source Current	$I_{MAX}$	$V_{DS} = 1.3$ V; $V_{GS} \cong +1$ V		1100		mA
Transconductance	$G_M$	$V_{DS} = 1.3$ V; $V_{GS} = 0$ V		720		mS
Gate-Source Leakage Current	$I_{GSO}$	$V_{GS} = -3$ V		20	50	$\mu$ A
Pinch-Off Voltage	$ V_P $	$V_{DS} = 1.3$ V; $I_{DS} = 2.4$ mA	0.7	0.9	1.4	V
Gate-Source Breakdown Voltage	$ V_{BDGS} $	$I_{GS} = 2.4$ mA	6	8		V
Gate-Drain Breakdown Voltage	$ V_{BDGD} $	$I_{GD} = 2.4$ mA	20	22		V
Thermal Resistivity (channel-to-case)	$\Theta_{CC}$	See Note on following page		25		$^{\circ}$ C/W

- RECOMMENDED OPERATING BIAS CONDITIONS

Drain-Source Voltage: From 5V to 10V  
 Quiescent Current: From 25%  $I_{DSS}$  to 55%  $I_{DSS}$

- ABSOLUTE MAXIMUM RATINGS<sup>1</sup>

Parameter	Symbol	Test Conditions	Min	Max	Units
Drain-Source Voltage	$V_{DS}$	$-3V < V_{GS} < +0V$		12	V
Gate-Source Voltage	$V_{GS}$	$0V < V_{DS} < +8V$		-3	V
Drain-Source Current	$I_{DS}$	For $V_{DS} > 2V$		$I_{DSS}$	mA
Gate Current	$I_G$	Forward / Reverse current		+20/-20	mA
RF Input Power <sup>2</sup>	$P_{IN}$	Under any acceptable bias state		575	mW
Channel Operating Temperature	$T_{CH}$	Under any acceptable bias state		175	°C
Storage Temperature	$T_{STG}$	Non-Operating Storage	-40	150	°C
Total Power Dissipation	$P_{TOT}$	See De-Rating Note below		6.0	W
Gain Compression	Comp.	Under any bias conditions		5	dB
Simultaneous Combination of Limits <sup>3</sup>		2 or more Max. Limits		80	%

<sup>1</sup> $T_{Ambient} = 22^{\circ}C$  unless otherwise noted      <sup>2</sup>Max. RF Input Limit must be further limited if input VSWR > 2.5:1

<sup>3</sup>Users should avoid exceeding 80% of 2 or more Limits simultaneously

**Notes:**

- Operating conditions that exceed the Absolute Maximum Ratings will result in permanent damage to the device.
- Total Power Dissipation defined as:  $P_{TOT} \equiv (P_{DC} + P_{IN}) - P_{OUT}$ , where:  
 $P_{DC}$ : DC Bias Power  
 $P_{IN}$ : RF Input Power  
 $P_{OUT}$ : RF Output Power

- Total Power Dissipation to be de-rated as follows above 22°C:  
 $P_{TOT} = 3.5 - (0.04W/^{\circ}C) \times T_{PACK}$   
 where  $T_{PACK} = \text{source tab lead temperature above } 22^{\circ}C$   
 (coefficient of de-rating formula is the Thermal Conductivity)

Example: For a 55°C source lead temperature:  $P_{TOT} = 6.0 - (0.04 \times (55 - 22)) = 4.68W$

- For optimum heatsinking, metal-filled through (Source) via holes should be used directly below the central metallized ground pad on the bottom of the package.**
- Note on Thermal Resistivity:* The nominal value of 25°C/W is measured with the package mounted on a large heatsink with thermal compound to ensure adequate (unsoldered) contact. The package temperature is referred to the Source leads.

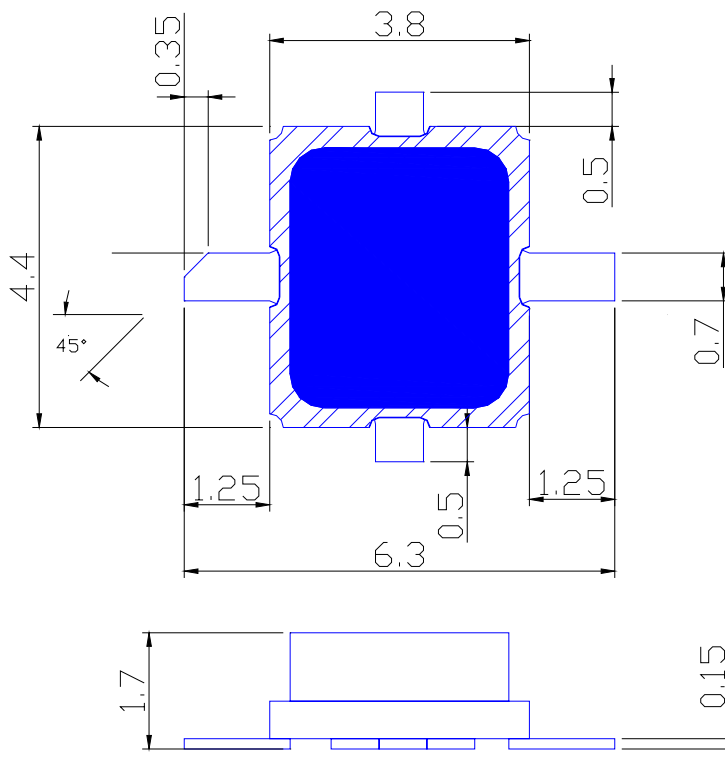
- HANDLING PRECAUTIONS

To avoid damage to the devices care should be exercised during handling. Proper Electrostatic Discharge (ESD) precautions should be observed at all stages of storage, handling, assembly, and testing. These devices should be treated as Class 1A per ESD-STM5.1-1998, Human Body Model. Further information on ESD control measures can be found in MIL-STD-1686 and MIL-HDBK-263.

- **BIASING GUIDELINES**

- Active bias circuits provide good performance stabilization over variations of operating temperature, but require a larger number of components compared to self-bias or dual-biased. Such circuits should include provisions to ensure that Gate bias is applied before Drain bias, otherwise the pHEMT may be induced to self-oscillate. Contact your Sales Representative for additional information.
- Dual-bias circuits are relatively simple to implement, but will require a regulated negative voltage supply for depletion-mode devices such as the FPD1000AS.
- Self-biased circuits employ an RF-bypassed Source resistor to provide the negative Gate-Source bias voltage, and such circuits provide some temperature stabilization for the device. A nominal value for circuit development is  $3.25 \Omega$  for the recommended 200mA operating point.
- The recommended 200mA bias point is nominally a Class AB mode. A small amount of RF gain expansion prior to the onset of compression is normal for this operating point.

- **PACKAGE OUTLINE**  
(dimensions in millimeters – mm)

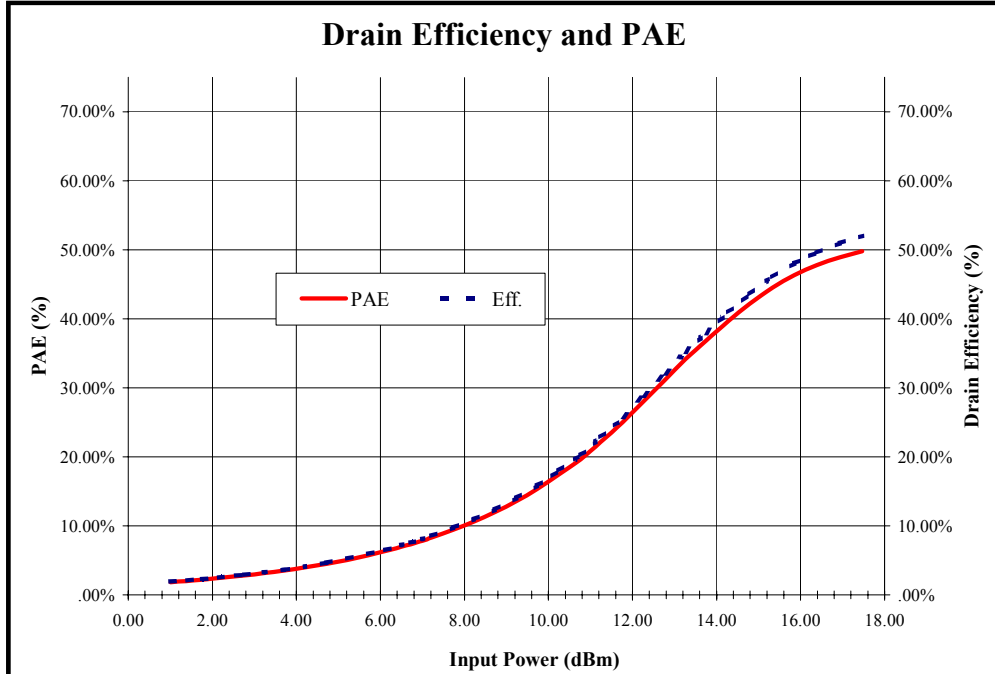
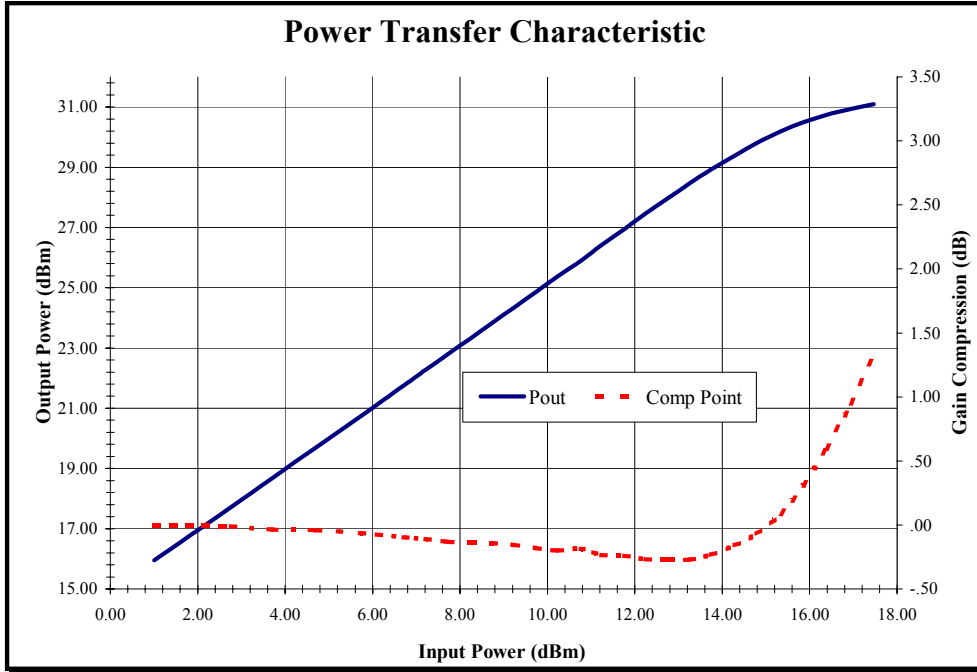


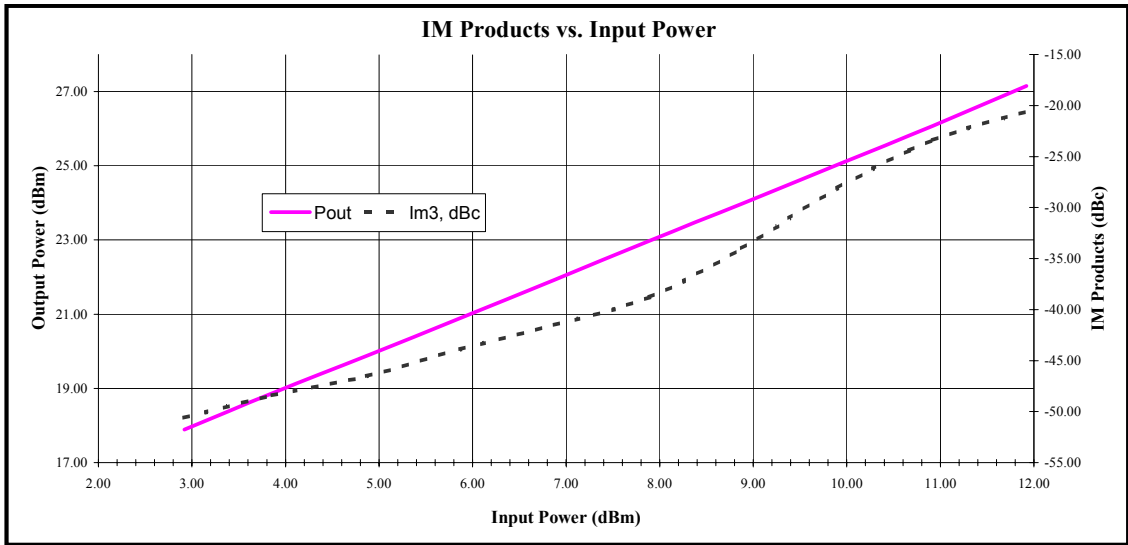
PACKAGE MARKING CODE
Example: <b>f1ZD P1F</b>
<b>f = Filtronic</b>
<b>1ZD = Lot and Date Code</b>
<b>P1F = Status, Part Code, Part Type</b>

All information and specifications subject to change without notice.

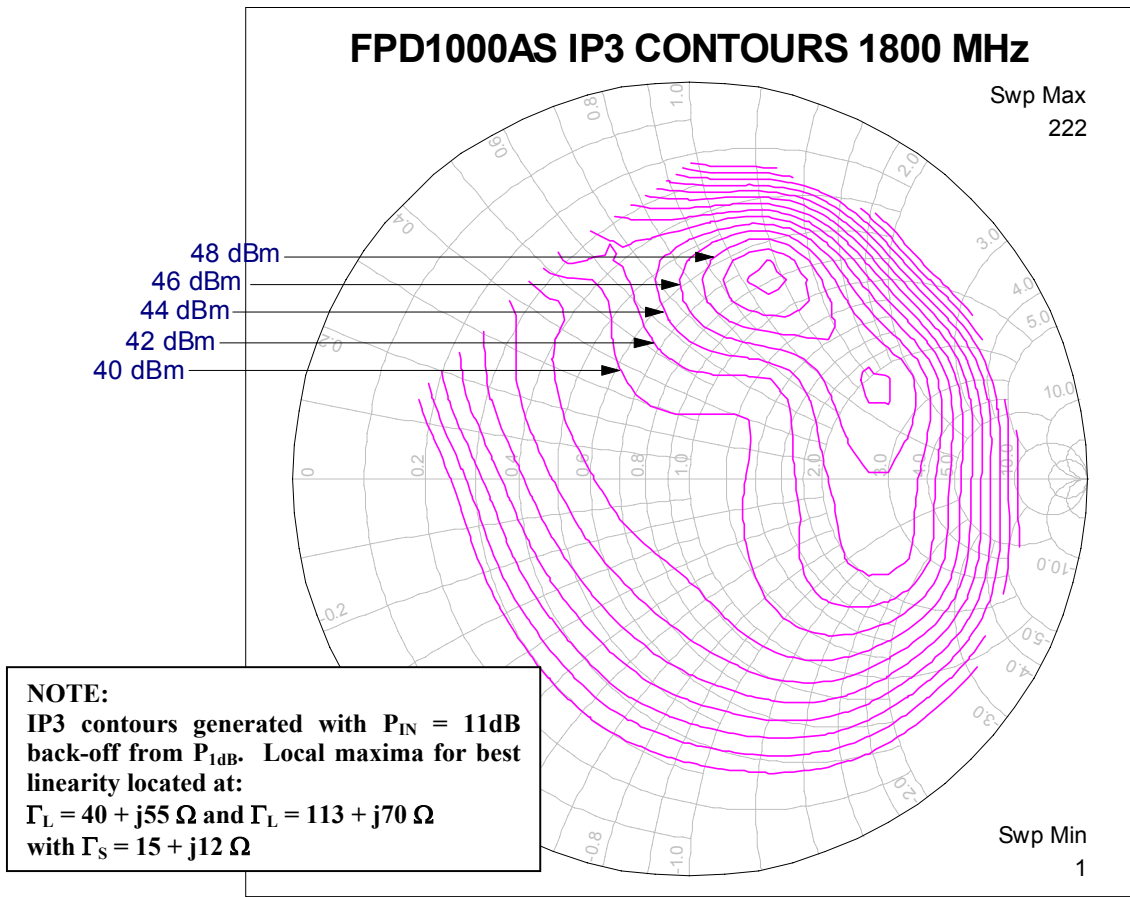


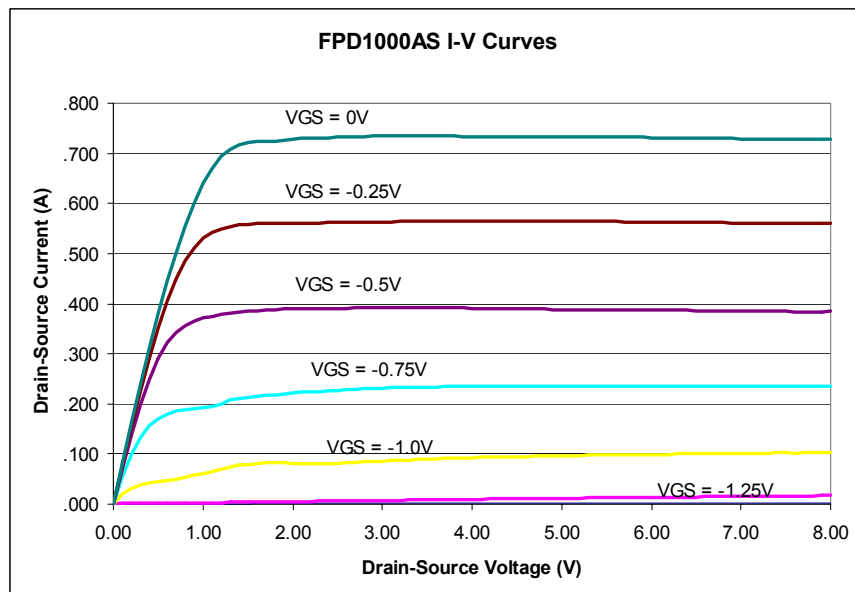
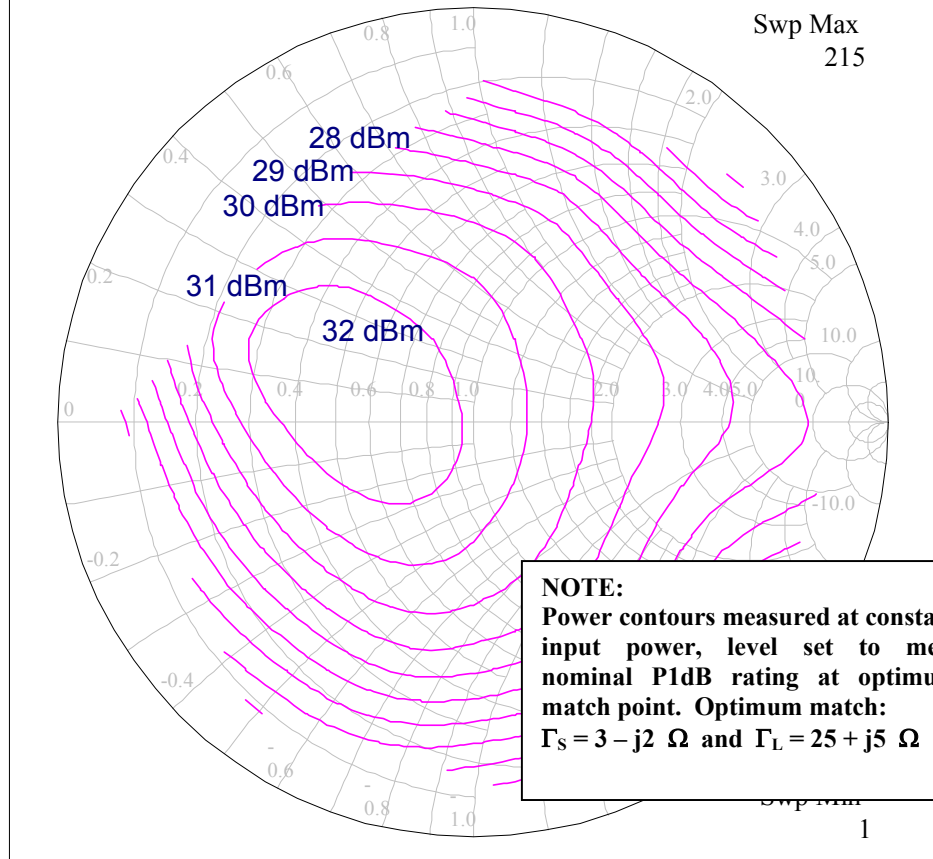
- TYPICAL RF PERFORMANCE ( $V_{DS} = 10V$   $I_{DS} = 200mA$   $f = 1800$  MHz):





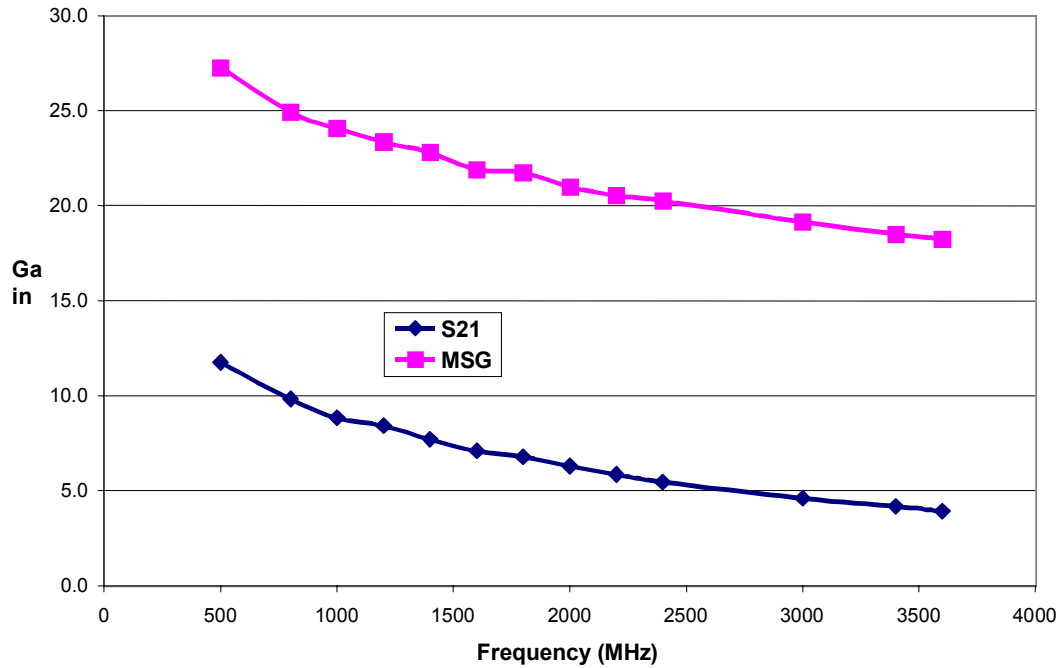
Note: Graph above shows Input and Output power as single carrier or single-tone levels.



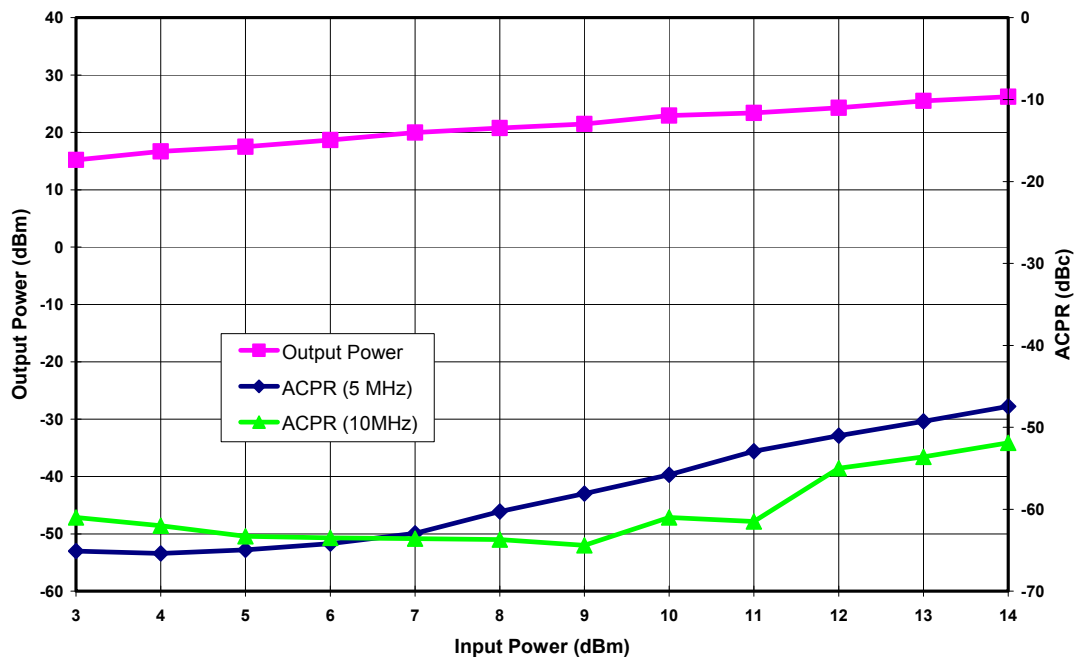
**FPD1000AS POWER CONTOURS 1800 MHz**


• RF PERFORMANCE OVER FREQUENCY:

**FPD1000AS at VDS = 10V and IDS = 200mA**

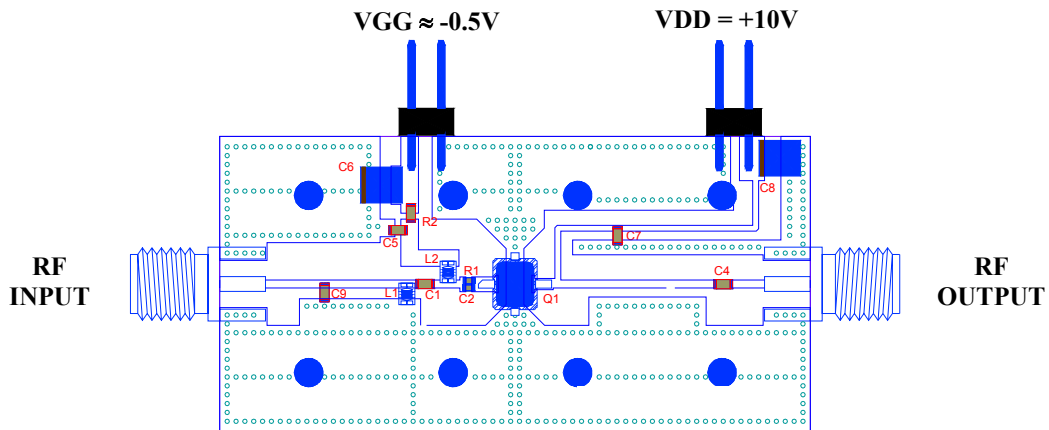


**FPD1000AS WCDMA ACPR 1900 MHz  
DOWNLINK Pk/Avg = 9dB 0.01%**



• **STANDARD EVALUATION BOARD (1.70–1.85 GHz):**

See Website for complete list of Evaluation Boards



**NOTE:** AutoCAD™ drawing available on Website. (Model EL-BD-000011-006-A)

**BILL OF MATERIALS**

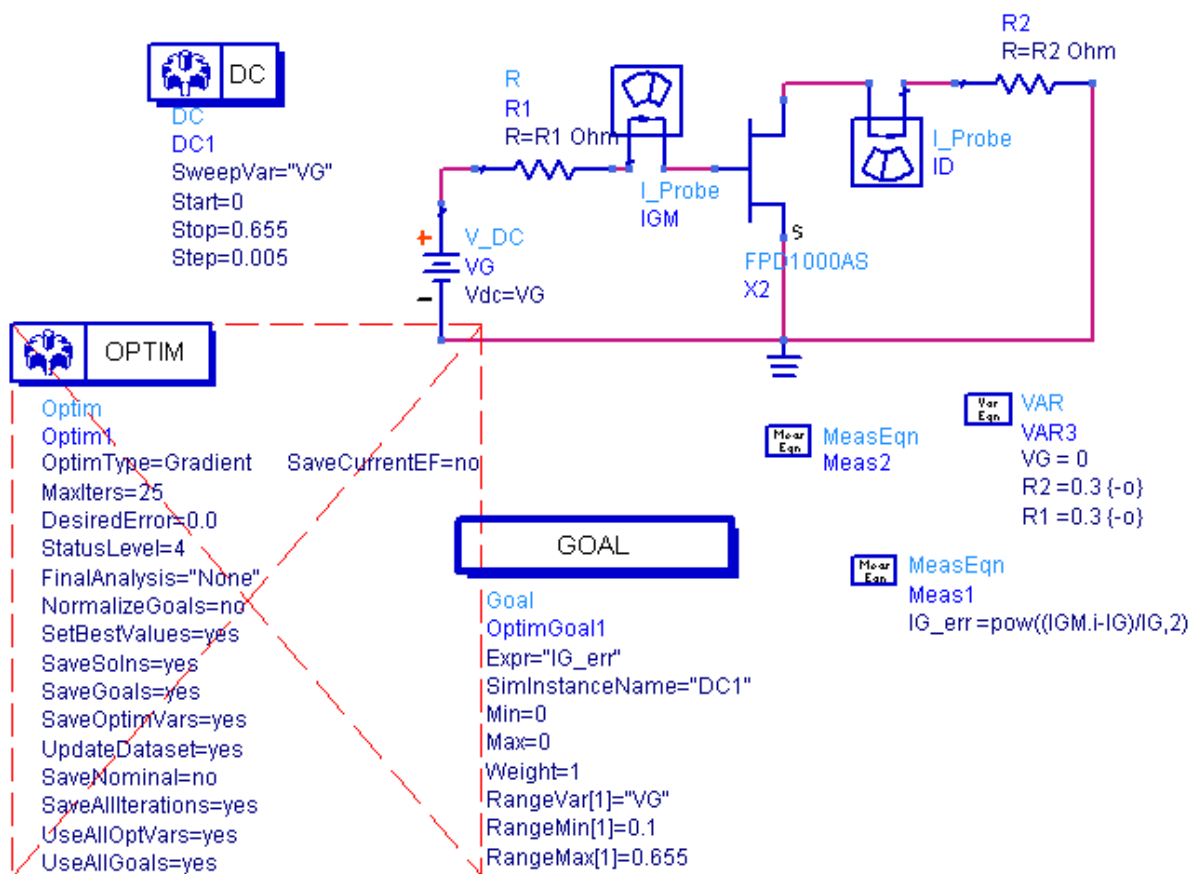
Designator	Manufacturer's Part Number	Description	Quantity
C1	ATC600S3R9CW250	Capacitor, 3.9 pF, 0603, ATC 600, tol. $\pm 0.25$ pF	1
C2	ATC600S5R6CW250	Capacitor, 5.6 pF, 0603, ATC 600, tol. $\pm 0.25$ pF	1
C3		Deleted	
C4	ATC600S330JW250	Capacitor, 33 pF, 0603, ATC 600, tol. $\pm 5\%$	1
C5	ATC600S330JW250	Capacitor, 33 pF, 0603, ATC 600, tol. $\pm 5\%$	1
C6	T491B105M035AS7015	Capacitor, 1 mF, SMD-B, Kemet, tol. $\pm 20\%$	1
C7	ATC600S680JW250	Capacitor, 68 pF, 0603, ATC 600	1
C8	T491B105M035AS7015	Capacitor, 1 mF, SMD-B, Kemet, tol. $\pm 20\%$	1
C9	ATC600S2R0BW250	Capacitor, 2 pF, 0603, ATC 600, tol. $\pm 0.1$ pF	1
L1	0604HQ-1N1	Inductor, 1.1 nH, Coilcraft High Q Surface	1
L2	0604HQ-1N1	Inductor, 1.1 nH, Coilcraft High Q Surface	1
R1	RCI-0402-27R0J	Resistor, 27 W, 0402, IMS, tol. $\pm 5\%$	1
R2	RCI-0603-12R0J	Resistor, 12 W, 0603, IMS, tol. $\pm 5\%$	1
<b>Q1</b>	<b>FPD1000AS</b>	<b>1w Packaged Power pHEMT, Filtronic</b>	<b>1</b>
	PC-SP-000010-006	PCB, Rogers R04003, 0.012"(0.3mm), 0.5oz. Cu	1
	TF-SP-000012	Carrier	1
	142-0711-841	Connector, RF, SMA End Launch, Jack Assy,	2
	AMP-103185-2	Connector, DC, 0.100 on center, 0.025 sq. posts,	2
	TF-SP-000003	Center Block for P100 Package	1
		Screw, #0-80	8

NOTE: 10-12 mil (0.3mm) plated thru vias used; vias under Q1 should be filled with Dupont CB100 conductive via plugging material in order to achieve optimal heatsinking.



# Tillegg B

## Testbenk for diodeoptimaliseringene av TOM-modellen



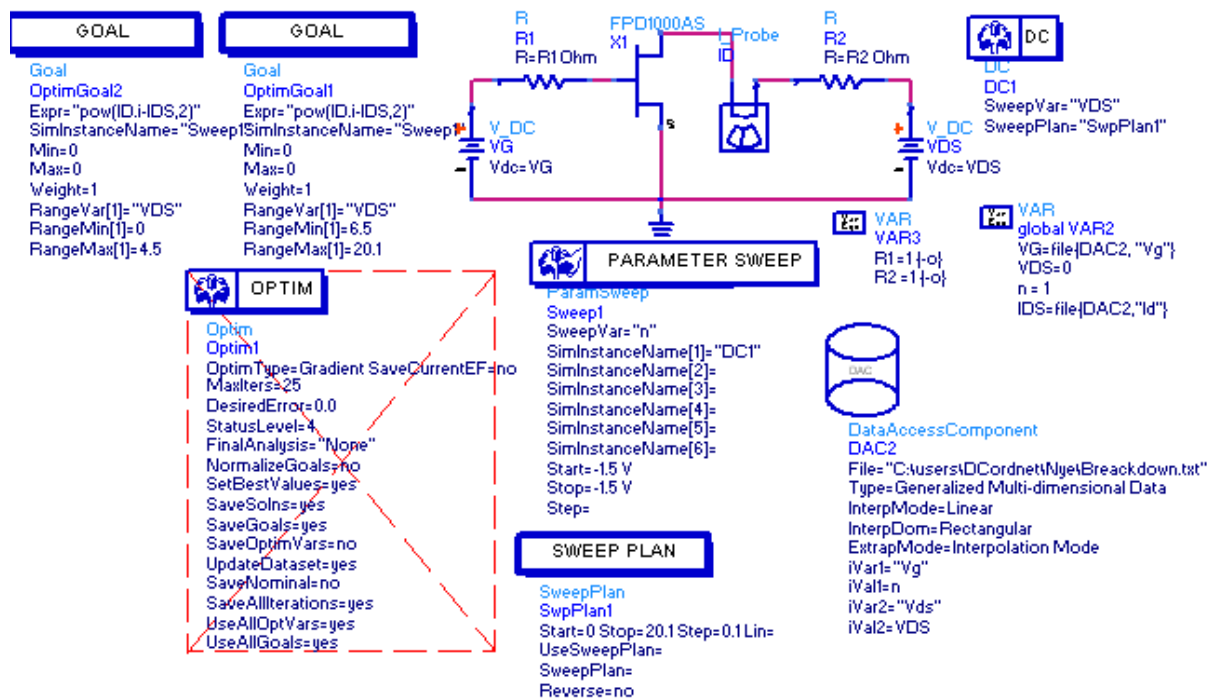
Figur B.1: Testbenken for diodeoptimaliseringene av TOM-modellen





# Tillegg C

## Testbenk for break-down optimaliseringene av TOM-modellen

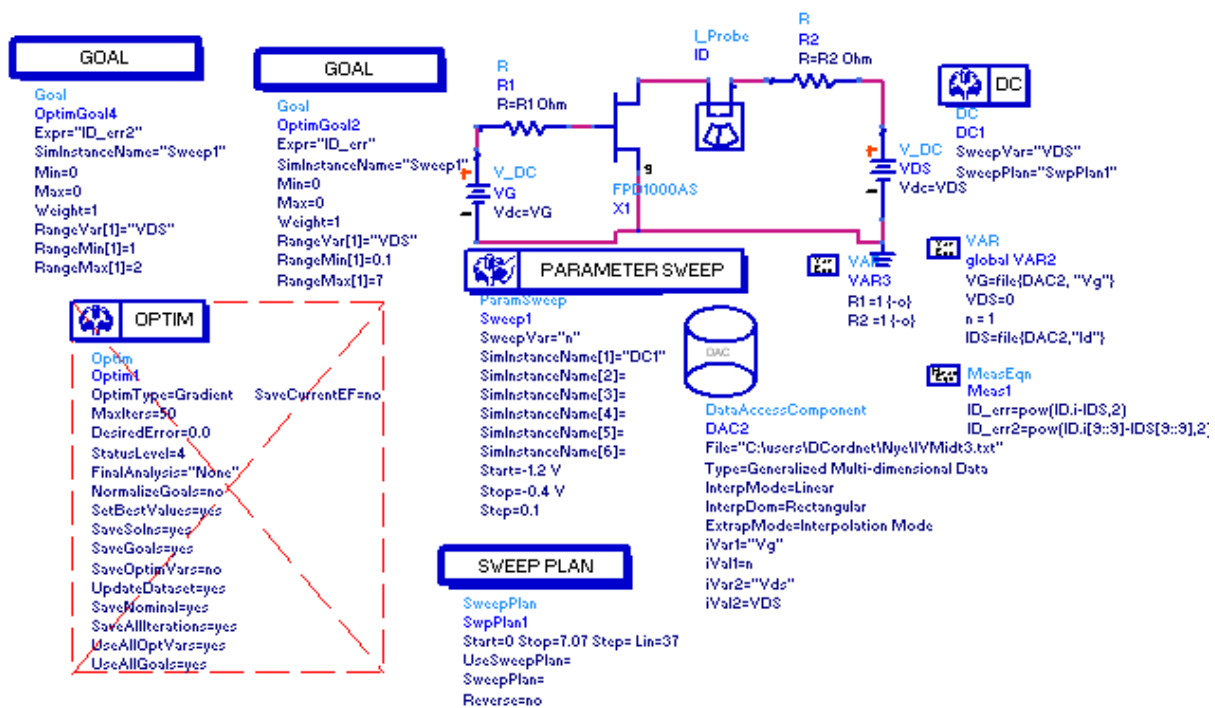


Figur C.1: Testbenken for break-down optimaliseringene av TOM-modellen



# Tillegg D

## Testbenk for IV optimaliseringen av TOM-modellen

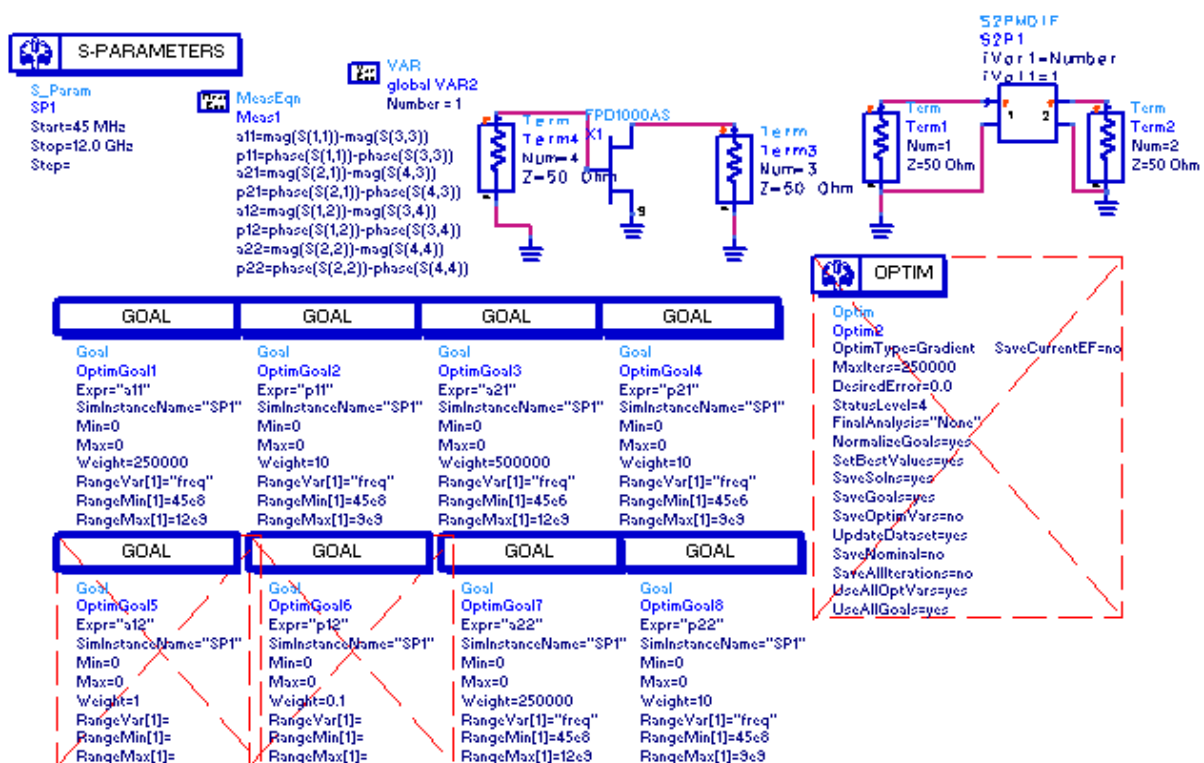


Figur D.1: Testbenken for IV optimaliseringen av TOM-modellen



# Tillegg E

## Testbenk for optimalisering av TOM-modellen for den kalde målingen



Figur E.1: Testbenken for optimaliseringen av TOM-modellen for den kalde målingen





