

Konstruksjon av effektforsterkere med høy virkningsgrad

Per-Anders Krogstad

Master i elektronikk
Oppgaven levert: Juni 2006
Hovedveileder: Morten Olavsbråten, IET

Oppgavetekst

I mange radiosystem er virkningsgraden til effektforsterkeren ekstremt viktig. En måte å øke virkningsgraden i forsterkeren på, er å benytte transistoren som en bryter. Ved å benytte riktig nettverk på utgangen er det i teorien mulig å oppnå 100% effektivitet.

Oppgaven vil derfor gå ut på å:

- Studere prinsippene for klasse E effektforsterkere.
- Sette seg inn i bruk av mikrobølgesimulatorprogram (ADS).
- Simulere og konstruere en diskret klasse E effektforsterker på lav frekvens (10MHz) for å se på forsterkerens egenskaper (effektivitet, linearitet osv.) uten alle ikke ideelle effekter.
- Simulere og konstruere en diskret klasse E effektforsterker på 1,6Ghz.
- Måle og sammenligne resultatene fra de to forsterkerne med tilsvarende klasse AB og klasse F forsterkere

Oppgaven gitt: 16. januar 2006

Hovedveileder: Morten Olavsbråten, IET

Forord

Opgaven er gitt av førsteamanuensis Morten Olavsbråten ved gruppe for radioteknikk, NTNU, som også har vært veileder. Formålet med oppgaven er å designe, konstruere og måle på en klasse E forsterker med hensyn til effektivitet. Resultatene skal sammenlignes med en tilsvarende klasse AB og klasse F forsterker konstruert og målt av Øystein Jensen [1].

Det er designet en forsterker for 10MHz og en for 1.6GHz. Forsterkeren ved 10MHz inngår som en del av oppgaven for at man ikke skal være nødt til å ta hensyn til linjelengder og ikke-ideelle effekter. Det åpner også for mulighet til å studere spenningsformer på et oscilloskop. Designet ved 1.6GHz skal gi et mål for hvor god forsterkeren er ved høye frekvenser.

Jeg vil takke alle som har hjulpet meg, særlig Morten Olavsbråten for god veiledning. Takk også til Terje Mathisen for fresing av kretskort og Øystein Jensen for tips til simulering og måling.

Trondheim, 19.06.2006

Per-Anders Krogstad

Sammendrag

En klasse E forsterker er en høyeffektiv svitsjeforsterker. Teoretisk effektivitet for en klasse E forsterker er 100%, men dette er ikke mulig å oppnå i praksis siden alle fysiske elementer inneholder tap. Ved å kontrollere svitsjingen riktig, reduseres overlappet mellom strøm og spenning over svitsjeelementet og effektiviteten øker.

Forsterkeren er designet rundt en Gallium Arsenid (GaAs) MESFET fra Eudyna som også er brukt i klasse AB og klasse F sammenligningskretser konstruert ved NTNU. Transistoren er designet for L bånd og det er designet to forsterkere, en ved 10MHz og en ved 1.6GHz. Som vi skal se, stemmer transistormodellen bra ved 1.6GHz, men dårlig ved 10MHz. På grunn av dette var det ikke mulig å finne noe brukbart tilpasningsnettverk ved 10MHz.

Ved å designe, simulere og måle er det i denne oppgaven oppnådd 67% effektivitet ved 1.6GHz, som er bedre enn tilsvarende klasse AB sammenligningskrets og også bedre enn typiske gjennomsnittsverdier for klasse E forsterkere [12].

I tillegg til måling av effektivitet og båndbredde er inngangseffekt variert for å se på inngang/utgangskaraktistikk, selv om dette i utgangspunktet er mer interessant for en lineær forsterker. På bakgrunn av disse målingene er det mulig å se at forsterkeren oppfører seg som en tradisjonell klasse E forsterker ved 10MHz, mens ved 1.6GHz oppfører den seg som en lineær forsterker før den begynner å svitsje. Båndbredden ved 10MHz ble målt til cirka 2.25MHz, mens det var stor båndbredde rundt 1.6GHz. Båndbredden ble målt opp til 1.9GHz og under 800MHz som var laveste målte verdi.

Innholdsfortegnelse

1	Innledning.....	1
2	Teori	2
2.1	Klasse E forsterker	2
2.1.2	Virkemåte	4
2.1.3	Komponenter	4
2.2	Impedanstilpasning.....	6
2.3	Viktige parametere	6
2.3.1	Bølgelengder	6
2.3.2	Vinkelfrekvens	7
2.3.3	Draineffektivitet	7
2.3.4	Power added efficiency (PAE).....	7
2.3.5	Forsterkning	8
2.4	Fouriertransformasjon	8
2.5	Advanced Design System.....	8
2.5.1	Harmonisk balanse	9
2.5.2	Stabilitet	9
3	Design og konstruksjon.....	11
3.1	Generelt om designet.....	11
3.2	Design av forsterkeren	11
3.2.1	Forsterker ved 10MHz	11
3.2.2	Forsterker ved 1.6GHz	11
3.3	Kretskortutlegg og realisering.....	12
3.3.1	Forsterker ved 10MHz	12
3.3.2	Forsterker ved 1.6GHz	13
4	Simulering	14
4.1	Forsterker ved 10MHz	15
4.1.1	Kretskortutlegg.....	17
4.1.2	Modifisering.....	18
4.2	Forsterker ved 1.6GHz	19
4.2.1	Konvergensproblemer	20
4.2.2	Kretskortutlegg.....	21
5	Målinger	23
5.1	Forsterker ved 10MHz	23
5.1.1	Mating og måling	23
5.1.2	Tilpasning.....	24
5.1.3	Optimalisering.....	25
5.1.4	Resultater.....	26
5.2	Forsterker ved 1.6GHz	30
5.2.1	Mating og måling	30
5.2.2	Tilpasning.....	31
5.2.3	Optimalisering.....	32
5.2.4	Resultater.....	32
5.3	Instrumentering	37
6	Diskusjon og konklusjon.....	38
7	Referanseliste	40
8	Vedlegg	41
	Vedlegg 1 – Datablad, Eudyna FLL357ME.....	41

Vedlegg 2 – Datablad, Fujitsu FLL351ME.....	45
Vedlegg 3 - Komponentverdier.....	49
8.3.1 Komponentverdier 10MHz	49
8.3.2 Komponentverdier 1,6GHz	49
Vedlegg 4 - Skjemategning.....	50
Vedlegg 5 – Linjelengder 1.6GHz	51
8.5.1 Beregninger	51
8.5.2 Avlesning	54
Vedlegg 6 - Spoler.....	55
8.6.1 Spoler 10MHz	55
Vedlegg 7 – Impedanstilpasning 10MHz.....	55
Vedlegg 8 – Tabeller.....	58
Vedlegg 9 – Figurer.....	60

Figurliste

Figur 2.1 Klasse E forsterker.....	2
Figur 2.2 Ekvivalent skjema.....	3
Figur 2.3 Ideell strøm/spenningskarakteristikk.....	3
Figur 3.1 Konstruert krets for 10MHz.....	12
Figur 3.2 Konstruert krets for 1.6GHz.....	13
Figur 4.1 Skjemategning for svitsj.....	14
Figur 4.2 Strøm/spenningskarakteristikk, 10MHz.....	15
Figur 4.3 MESFET ekvivalent.....	16
Figur 4.4 Kretsen som gir best resultater.....	16
Figur 4.5 Strøm/spenningskarakteristikk med transistor.....	17
Figur 4.6 Utlegg for 10MHz.....	18
Figur 4.7 Simulert krets med diskrete komponenter.....	19
Figur 4.8 Utlegg for 1.6GHz.....	20
Figur 5.1 Måleprobe.....	24
Figur 5.2 Spenning over drain.....	26
Figur 5.3 Effektivitet i forhold til forsyningsspenningen.....	27
Figur 5.4 Effektivitet plottet mot inngangsspenning.....	27
Figur 5.5 Sveip av inngangsfrekvens.....	28
Figur 5.6 Bias-T.....	30
Figur 5.7 Måleoppsett.....	30
Figur 5.8 Oppsett for å beregne reduksjon i inngangseffekt ved optimal tilpasning.....	31
Figur 5.9 Effektivitet plottet mot inngangseffekt.....	33
Figur 5.10 Sveip av inngangsfrekvens.....	34
Figur 5.11 Utgangseffekt som funksjon av inngangseffekt.....	35
Figur 5.12 Mesfet I/V karakteristikk.....	36
Figur 8.1 Skjemategning for 10MHz.....	50
Figur 8.2 Skjemategning for 1.6GHz.....	51
Figur 8.3 Smithkart for beregning av tilpasning og linjelengder.....	53
Figur 8.4 Smithdiagram for impedanstilpasning.....	57
Figur 8.5 Inngangs/utgangsspenning, 10MHz.....	60
Figur 8.6 Utgangseffekt for beregning av båndbredde, 10MHz.....	60
Figur 8.7 Utgangssignal for 10MHz.....	61
Figur 8.8 Utgangseffekt for beregning av båndbredde, 1.6GHz.....	61
Figur 8.9 Utgangseffekt for 1.6GHz.....	62
Figur 8.10 FFT for utgangssignalet for 1.6GHz.....	62

1 Innledning

Hensikten med oppgaven er å designe og konstruere en klasse E forsterker ved en lav og en høy frekvens. Valget av lav frekvens falt på 10MHz fordi frekvensen da er tilstrekkelig lav til å kunne måles på et oscilloskop og den kan sammenlignes med tidligere konstruert klasse AB og klasse F forsterkere [1]. Det er tidligere oppnådd 96% effektivitet i en klasse E forsterker ved 3.9MHz [4] og 87% effektivitet ved 430MHz [16].

Valget av høy frekvens falt på 1.6GHz siden Nera sine kommunikasjonssatellitter bruker denne frekvensen og resultatene kan derfor være av interesse for Nera. Inngangen til kretsen skal kobles direkte til generatorkilden via et T-ledd, mens utgangen skal tilpasses til 50Ω . Kretsen skal konstrueres på et standard 1.6mm FR-4 substrat rundt en GaAs MESFET fra Eudyna. Transistoren har forsterkning opp til 5GHz, som bør gi gode egenskaper for valgte frekvenser [Vedlegg 1].

For å kunne verifisere designet skal det lages prototyper som skal realiseres med diskrete komponenter for 10MHz, så det må derfor være mulig å bruke komponenter fra E-12 serien. For 1.6GHz skal kretsen realiseres med mikrostriplinjer. Viktige parametere vil være effekt levert til lasten og ikke minst effektivitet.

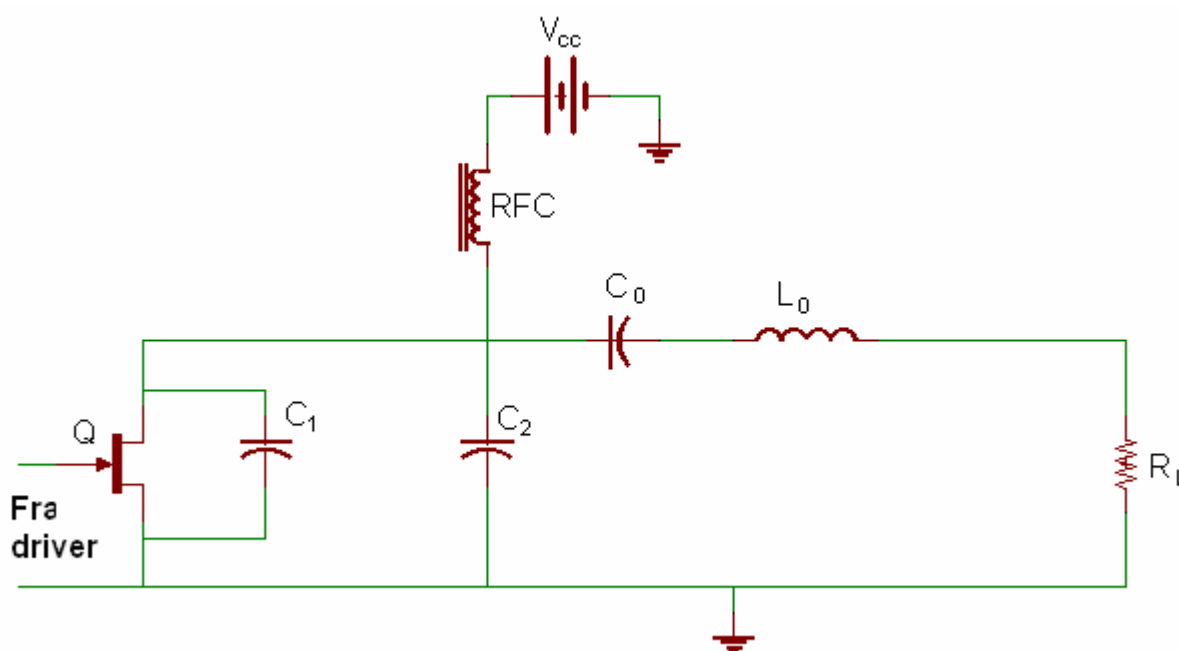
Designet skal beregnes ut fra teori for så å simuleres med Advanced Design System. Etter at kretskortet er konstruert skal det måles på kortet og resultatene skal sammenlignes med beregnede og simulerte verdier. Målingene utføres på ANA lab ved NTNU, rom C442.

Kapittel to omhandler teori, kapittel tre tar for seg hva som skal gjøres, mens i kapittel fire sees det på simuleringsoppsett og resultater. Kapittel fem omhandler måleresultater og sammenligninger før det til slutt er en diskusjon og konklusjon i kapittel seks.

2 Teori

2.1 Klasse E forsterker

En klasse E forsterker er en høyeffektiv svitsjeforsterker og er illustrert i *Figur 2.1*. En transistor brukes som svitsj, dette kan være en BJT eller en FET som svitsjes periodisk med ønsket utgangsfrekvens. DC energi fra spenningskilden konverteres til AC energi ved ønsket frekvens, samt harmoniske av denne. Seriefilteret $C_0 - L_0$ sørger for å slippe igjennom grunnharmoniske til lasten og blokkere alle andre frekvenser. C_1 representerer transistorens parasittiske kapasitanser.



Figur 2.1 Klasse E forsterker

Tenker man seg ideelle komponenter, vil svitsjen ha null impedans og dermed null spenning over seg når den er lukket. Når svitsjen er åpen vil impedansen være uendelig og det vil ikke gå noen strøm. Med ideelle komponenter vil da effektforbruket, $P=VI$, på et hvilket som helst tidspunkt være null. Den teoretiske effektiviteten er derfor 100% [2].

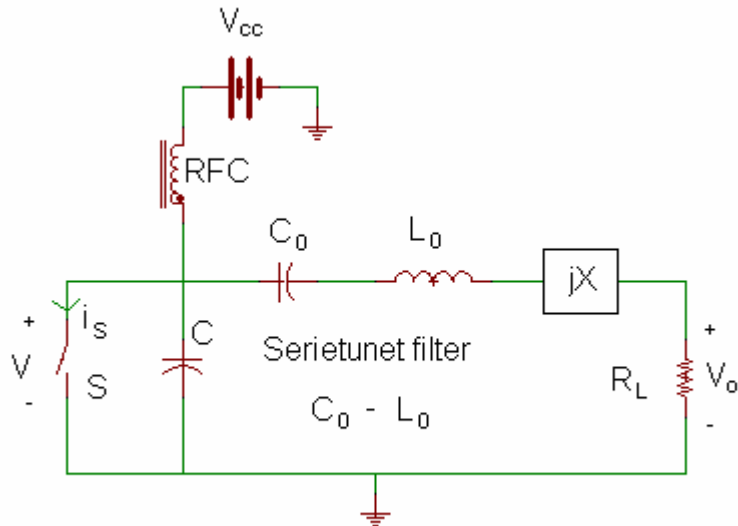
Reelle komponenter er imidlertid ikke ideelle og man vil i praksis aldri oppnå 100% effektivitet på grunn av effekttap. Effektiviteten reduseres på grunn av kretsens Q-verdi, spenningsmetning og svitsjetid [3]. I tillegg dissiperes effekt i aktive komponenter som transistoren. For å oppnå størst mulig effektivitet tilstrebes det å minimalisere

- Spenning over transistoren når det går strøm gjennom den
- Strøm gjennom transistoren når det er spenning over den
- Tidsluken med overlapp av strøm og spenning

Når man designer en klasse E forsterker vil det oppstå "trade-off" mellom effekt levert til lasten, effektivitet og kompleksiteten av utgangsfilteret [4].

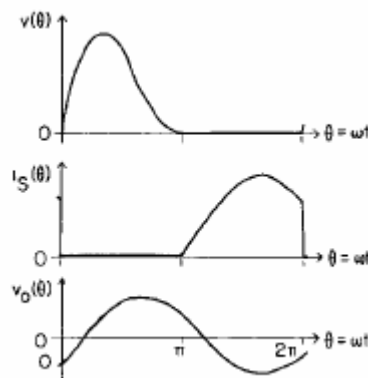
Om man gjør noen antagelser kan kretsen forenkles til *Figur 2.2*. Disse antagelsene er

- RF choke (RFC) har tilstrekkelig høy reaktans slik at strømmen som flyter fra spenningskilden er konstant
- Utgangskretsen har høy Q-verdi slik at utgangsstrømmen kan antas å være en sinusfunksjon
- Transistoren oppfører seg som en ideell svitsj hvor den er enten
 - på, uten motstand
 - av, uendelig motstand
 - overgang, ingen spenning eller strøm
- Shunt kapasitansen er uavhengig av drainspenningen



Figur 2.2 Ekvivalent skjema

I *Figur 2.2* består C både av kapasitansene til transistoren, C_1 , og kapasitansen C_2 . Under ideelle forhold vil jX realiseres med en spole, ΔL , som skal dreie strøm og spenning i fase på utgangen for å maksimallisere utgangseffekten. Når svitsjen erstattes med en transistor vil jX være avhengig av transistorens parasittiske kapasitanser og muligens ikke lengre kunne realiseres som en seriespole [2].



Figur 2.3 Ideell strøm/spenningskarakteristikk

Med ideelle komponenter vil strøm og spenning være som vist i *Figur 2.3* hvor spenningen over bryteren er øverst, strømmen igjennom den er vist i midten og optimal utgangsspenning nederst [15].

2.1.2 Virkemåte

Man kan betrakte den forenklete, ideelle, kretsen i *Figur 2.2* med 50% "duty cycle", hvor 50% duty cycle betyr at bryteren er lukket halve perioden og åpen den andre. Kretsen fungerer da på følgende måte: Bryteren svitsjes med ønsket frekvens som transformerer DC energi fra spenningskilden til AC energi med ønsket utgangsfrekvens. RFC er i praksis en stor spole som sørger for at det går konstant strøm fra spenningskilden og inn i kretsen. Når bryteren er åpen vil den ha uendelig impedans og det vil derfor ikke gå noen strøm igjennom bryteren. Siden bryteren har null impedans når bryteren er lukket vil all strømmen flyte gjennom bryteren til jord. C_0 fungerer som en DC blokkering og skjermer lasten for DC spenning slik at strøm som kommer fra spenningskilden lader opp kondensatoren C . Når kondensatoren er ladet opp og bryteren åpnes vil energi lagret i kondensatorene og spolene leveres til lasten, som igjen lader ut C og spenningen faller til null volt. Ved å time svitsjingen rett skrues transistoren på når spenningen er null slik at all strømmen fra spenningskilden går gjennom bryteren til jord og ingen effekt går tapt. Siden det ideelt sett til enhver tid ikke er overlapp av strøm gjennom transistoren og spenning over den, vil det ikke dissiperes effekt. Dersom spenningen over kondensatoren ikke er null når bryteren lukkes, vil den lagrede energien på

$$E = \frac{1}{2} CV^2 \quad (2.1)$$

sløses, noe som senker effektiviteten [5]. L_0 og C_0 fungerer som en serieresonator. Ved ønsket frekvens oppfører seriekoblingen seg som kortslutning, mens for alle andre frekvenser vil den fungere som et filter for de harmoniske komponentene. Dette bidrar til å redusere de uønskede harmoniske komponentene på utgangen og øke effektiviteten.

2.1.3 Komponenter

Elementverdiene for systemet kan finnes fra følgende enkle formler:

$$B = \omega C \quad (2.2)$$

$$\omega = \frac{1}{\sqrt{L_0 C_0}} \quad (2.3)$$

I ligning (2.3) har man en frihetsgrad til å velge verdier for den tunede kretsen. I tillegg til disse formlene kan man definere en last vinkel Ψ , som er gitt av

$$\Psi = \tan^{-1}\left(\frac{X}{R}\right) \quad (2.4)$$

For optimal drift (maksimal effekt til utgangen) trenger man en 50% duty-cycle, $B = \frac{0,1836}{R}$ og $\Psi = 49,052^\circ$. Ved å bruke disse betingelsene vil man maksimalisere utgangseffekten [5].

For å ha større frihet ovenfor valg av komponenter vil det være ønskelig å vikle spolene selv, slik at det kun stilles krav til kondensatorverdier. Induktansen til en spole er derivert fra Maxwells ligninger og gitt av

$$L = \frac{\mu N^2 A}{l} \quad (2.5)$$

Her er permeabiliteten

$$\mu = \mu_0 \mu_r, \quad (2.6)$$

hvor $\mu_0 = 4\pi \cdot 10^{-7} \text{ N/A}^2$ er permeabiliteten i vakuum og $\mu_r = 1$ for luft. Permeabiliteten, μ , er graden av magnetisering for et materiale når det blir utsatt for et magnetisk felt [13]. I ligning (2.5) er N antall vindinger, A er spolens tverrsnittareal og l er spolens lengde. For å beregne antall viklinger man trenger for å oppnå en ønsket induktans flytter man rundt på ligning (2.5) og finner

$$N = \sqrt{\frac{lL}{\mu\pi r^2}} \quad (2.7)$$

For å redusere spolens størrelse kan spolen vikles rundt en ferritt som øker permeabiliteten. Dette fører til at man får et sterkere magnetisk felt og trenger derfor færre viklinger som vil redusere spolens fysiske størrelse [7].

Formelen gir en pekepinn på antall viklinger man må bruke for å oppnå ønsket induktans, men tar ikke hensyn til tap i tråden. Trådens indre motstand reduseres når diameteren øker, noe som vil redusere tapet og øke komponentens Q-verdi [8].

$$Q = \frac{\omega L}{R} \quad (2.8)$$

Ofte er det oppgitt en konstant for ferritter gitt av [9]

$$A_L = \frac{L(nH)}{N^2} \quad (2.9)$$

Dette gjør det enkelt å beregne antall viklinger ut fra ønsket induktans og en gitt ferritt.

Kondensatorene som skal brukes er standardiserte diskrete komponenter fra E-12 serien eller realiseres med en åpen mikrostriplinje [6]. Både diskrete komponenter og mikrostriplinjener endrer karakteristik med frekvens, der linjer fungerer som kondensator eller spole kun ved en frekvens eller et lite frekvensområde, men vil være ei linje for alle frekvenser. Dette kan likevel være fordelaktig i forhold til diskrete komponenter ved høye frekvenser da diskrete komponenter innfører ikke-ideelle fenomener som endrer karakteristik slik at kondensatorer

etter hvert kan oppføre seg mer som en spole og motsatt. Komponenter har også en viss toleranse som gjør at det alltid finnes en usikkerhet. Linjer er derfor mer kontrollerbare og lettere å håndtere ved høye frekvenser.

2.2 Impedanstilpasning

I radiosystemer er lastimpedansen ofte 50Ω siden de fleste måleinstrumenter gjerne har indre impedans lik 50Ω . Dersom utgangen av forsterkeren ikke er tilpasset inngangen til neste system vil det oppstå mismatch som innfører tap på grunn av refleksjoner. Impedanstilpasning vil maksimalisere effekt levert til lasten og også bedre systemets SNR (Signal to noise ratio) [6]. For å motvirke dette kan et tilpasningsnettverk lages og kan bestå av diskrete komponenter og/eller linjer som skal tilpasse utgangen til 50Ω . Det er også mulig å tilpasse inngangen til 50Ω , men dette vil være av mindre betydning siden transistoren svitsjes helt av og helt på. Det vil derimot ha betydning for PAE som vi kommer tilbake til i kapittel 2.3.4 PAE. På grunn av tidsbegrensning og oppgavens omfang vil kretsen bli forsøkt konstruert uten tilpasning på inngangen. Dette vil innføre mismatch på inngangen, men samtidig redusere kostnaden til kretsen. Det er her tatt høyde for at utgangen skal tilpasses til 50Ω , men det er i teorien mulig å tilpasse systemet til hvilken som helst verdi.

2.3 Viktige parametere

I radiosystemer finnes det flere viktige parametere som kan være beskrivende for systemet eller som kan være til hjelp i konstruksjonsfasen. Noen parametere som kan være av interesse er beskrevet nedenfor.

2.3.1 Bølgelengder

Bølgelengden i luft er gitt av

$$\lambda_c = \frac{c}{f} \quad (2.10)$$

Her er c lyshastigheten og f er frekvensen, men siden kretsen skal realiseres på et kretskort vil ikke bølgene forplante seg i luft. Bølgelengden i substratet er gitt av

$$\lambda = \frac{\lambda_c}{\sqrt{\epsilon_{eff}}} \quad (2.11)$$

Dielektrisitetskonstanten, ϵ_{eff} , en bølge "ser" er den effektive dielektrisitetskonstanten, som er en kombinasjon av dielektrisitetskonstanten i luft og i substratet. Siden ϵ_{eff} er en kombinasjon av dielektrisitetskonstantene avhengig av den elektriske koblingen til linjene er det vanskelig å finne en nøyaktig verdi for denne. For ei tynn linje gjelder

$$\epsilon_{eff} = \frac{1 + \epsilon_r}{2}, \quad (2.12)$$

men etter hvert som linjebredden øker blir denne mer og mer unøyaktig. ϵ_r er dielektrisitetskonstanten i substratet og for et FR-4 substrat er $\epsilon_r=4.4$ som fører til at den effektive dielektrisitetskonstanten vil være $2.7 < \epsilon_{\text{eff}} < 4.4$ avhengig av linjebredden. For ei 50Ω linje på et FR-4 substrat kan man anta at

$$\lambda = \frac{\lambda_c}{2} \quad (2.13)$$

er en grei antagelse.

For 10MHz er bølgelengden i luft 30m så bølgelengden i substratet kan antas å være 15m som fører til at linjelengder er neglisjerbare. Ved 1.6GHz er bølgelengden i luft 18.75cm slik at bølgelengden i substratet er i overkant av 9cm. Linjelengder kan derfor fort bli en betydelig fraksjon av en bølgelengde og det må derfor tas hensyn når kretsen konstrueres.

2.3.2 Vinkelfrekvens

Forholdet mellom vinkelfrekvens, ω , og frekvensen, f , er gitt av

$$\omega = 2\pi f \quad (2.14)$$

Vinkelfrekvens brukes blant annet til å beregne komponentverdier.

2.3.3 Draineffektivitet

For å beregne effektiviteten til forsterkeren er det to mål som kan være interessante å se på, PAE (Power added efficiency) og "DC to RF" effektivitet eller draineffektivitet. Draineffektiviteten er den enkleste formen som kun tar hensyn til tilført DC-effekt med hensyn til utgangseffekten og er gitt ved:

$$\eta_{DC} = \frac{P_{out}}{P_{DC}} \quad (2.15)$$

Her er P_{out} effekt på utgangen og P_{DC} er tilført DC effekt.

2.3.4 Power added efficiency (PAE)

PAE inkluderer også effekten som må tilføres inngangen for å styre transistoren, P_{in} . PAE er ofte mer interessant for lineære forsterkere siden den tar hensyn til alle effekter og er et mål for det totale tapet i kretsen, gitt ved:

$$\eta_{PAE} = \frac{P_{out}}{P_{DC} + P_{in}} \quad (2.16)$$

I klasse E forsterkeren sørger P_{in} for at transistoren enten er av eller på. Derfor vil draineffektiviteten være den faktoren som sier mest om effektiviteten for en klasse E forsterker siden den brukes som en bryter.

2.3.5 Forsterkning

En lineær forsterker vil forsterke et påtrykt signal med en konstant

$$P_{out} = A * P_{in} \quad (2.17)$$

og uttrykt i dB er forsterkningen gitt av:

$$G = 10 \log(A) = 10 \log\left(\frac{P_{out}}{P_{in}}\right) \quad (2.18)$$

En klasse E forsterker opereres som sagt ikke som en lineær forsterker, men den vil likevel ha en forsterkning gitt av ligning (2.18) når transistoren leder fullt.

2.4 Fouriertransformasjon

Periodiske signal kan dekomponeres til rekker og et hvilket som helst signal med periode 2π kan dekomponeres til en rekke sinus- og cosinusfunksjoner, en Fourierrekke. Et signal blir da transformert fra tidsdomenet til frekvensdomenet og konvolusjon i tidsplanet blir erstattet av multiplikasjon i frekvensplanet som er lettere å jobbe med. Fourierrekken er gitt av

$$f(x) = a_0 + \sum_{n=1}^{n=\infty} [a_n \cos(nx) + b_n \sin(nx)] \quad (2.19)$$

Signalamplituden er gitt av Fourierkoeffisientene a_0 , a_n og b_n hvor n er et naturlig tall. Muligheten for å kunne bruke Fouriertransformasjon er spesielt viktig for kretser ved RF-, mikrobølge og millimeterfrekvenser siden disse ofte er karakterisert ved målt frekvensdata. Simulatorene beregner selvfølgelig rekkene automatisk, men det er viktig at man har kjennskap til hvordan programmet fungerer [14].

2.5 Advanced Design System

For at man skal ha en viss formening om hvordan en krets fungerer og hvilke resultater man bør forvente er det viktig å simulere først. Simuleringsverktøyet som skal benyttes er Advanced Design System 2005A (ADS) fra Agilent Technologies. Ved å benytte simuleringsverktøy kan man se hvordan variasjoner av blant annet komponentverdier vil påvirke kretsen og det er også mulig å optimalisere kretsen for ønsket karakteristik. I dette avsnittet skal vi se nærmere på to simuleringsmetoder, harmonisk balanse og storsignal S-parameter.

2.5.1 Harmonisk balanse

Den vanligste simuleringsmetoden for RF- og mikrobølgeproblematikk er harmonisk balanse (HB) siden den gir en veldig nøyaktig analyse i frekvensdomenet for å finne stabile løsninger for ulineære system. Harmonisk balanse antar at påtrykket består av en eller flere stabile sinusfunksjoner slik at løsningen vil bestå av summen av grunnharmonisk i tillegg til harmoniske komponenter. Dette er simuleringsmetoden for å beregne blant annet strøm/spenningskarakteristikk, effektivitet og effektforbruk.

Når man setter opp en HB må man velge ønsket frekvens og hvilken orden simuleringen skal ha. Orden vil si antall harmoniske som skal være med i beregningene. Det er derfor mulig å sette ulikt antall harmoniske på spenningskilden og i HB, men det er antall harmoniske i HB som er avgjørende. Beregningene blir mest effektive om orden settes lik $2^n - 1$ hvor n er et naturlig tall. Det er også mulig å sette eller endre andre parametere, men de to nevnte må være definert av bruker for å oppnå ønsket påtrykk. Spenningen i en gitt node beregnes fra

$$v(t) = \operatorname{Re} \left\{ \sum_{k_1=0}^{K_1} \sum_{k_2=0}^{K_2} \cdots \sum_{k_n=0}^{K_n} V_{k_1, k_2, \dots, k_n} e^{j2\pi(k_1 f_1 + \dots + k_n f_n)t} \right\} \quad (2.20)$$

hvor n er antall toner, $f_{1\dots n}$ er grunnharmoniske for hver tone og $K_{1\dots n}$ er antall harmoniske for hver tone. Problemene løses ved at lineære og ulineære løsninger finnes hver for seg. Newtons metode er en numerisk metode for å løse ulineære algebraiske ligninger og er en iterativ prosess som forsøker å konvergere fra en initial gjetting. Denne initiale verdien er ofte løsningen av DC analysen. Lineære løsninger kan løses ved "direct method" eller Krylov. Brukes den direkte metoden øker minnebehovet kvadratisk, mot Krylov metodens lineære vekst. For store kretser som inneholder mange noder vil det derfor helt klart være fordelaktig å bruke Krylov metoden for å redusere behovet for tilgjengelig minne. Simulatoren beregner en matrise for hver node som er beregnet etter Kirchoffs strømlov (KCL) som sier at strøm inn i en node må være lik strømmen ut fra samme node. Simulatoren konvergerer mot en løsning når avviket fra KCL når en lav toleranseverdi [14].

2.5.2 Stabilitet

For å måle stabiliteten til en ulineær krets må man bruk storsignal S-parameter (LSSP) simulering. LSSP er basert på en HB simulering av en ulineær krets, i motsetning til småsignal S-parameter (S-param) simulering som baserer seg på småsignalsimulering av en lineær krets. Dette betyr at LSSP inneholder ulineære effekter og at S-parametrene kan endre seg med påtrykt effekt.

For en toport termineres portene i tur og orden med den komplekkskonjugerte av referanseimpedansen. Først termineres port to og effekten valgt av bruker påtrykkes port en. HB brukes til å beregne strøm og spenning ved portene og denne informasjonen brukes så for å beregne S_{11} og S_{21} . Deretter termineres port en og et signal lik $P_2 = |S_{21}|^2 P_1$ påtrykkes port to. Igjen brukes HB til å beregne strøm og spenning ved portene og dette brukes til å beregne S_{12} og S_{22} .

For å finne et mål på om systemet er stabilt kan man inkludere en stabfact i simuleringen som beregner k-faktoren. Denne er beregnet fra

$$k = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |S_{11} * S_{22} - S_{12} * S_{21}|^2}{2|S_{12} * S_{21}|} \quad (2.21)$$

k faktoren gir en indikasjon på om kretsen er stabil eller ikke, men ikke noe om eventuelt hvor ustabil den er. Dersom $k < 1$ er kretsen potensielt ustabil og stabmeas, som er et stabilitetsmål, inkluderes for å sjekke om systemet er stabilt med ønsket last. Stabmeas er gitt av

$$b = 1 + |S_{11}|^2 - |S_{22}|^2 - |S_{11} * S_{22} - S_{12} * S_{21}|^2 \quad (2.22)$$

og kretsen er betinget stabil når $b > 0$. For at et system skal være ubetinget stabil må $k > 1$ og stabilitetsmålet må være positivt. Når en krets er ubetinget stabil kan man henge hva man måtte ønske på utgangen uten fare for oscillasjonsproblemer. [11].

3 Design og konstruksjon

3.1 Generelt om designet

I denne kretsen er transistoren den kritiske komponenten og valgt transistor er en GaAs MESFET fra Eudyna, FLL357ME. ADS har kun en storsignalmodell for Fujitsu FLL351ME, men ut fra databladene [Vedlegg 1 og 2] ser man at de har forholdsvis lik karakteristikk. Transistoren har pinch-off ved $V_{gs}=-2V$ og leder fullt ved $V_{gs}=0V$. Komponentverdier beregnes fra teorien [Vedlegg 3], men vil bli optimalisert siden transistoren innfører ikke-ideelle effekter man ikke har kjennskap til. DC feed, eller RF choke skal sørge for en konstant strøm inn i kretsen og vil realiseres ved en spole på $100\mu H$ siden dette har vist seg å fungere bra tidligere [1].

Kretsene skal realiseres på et standard 1.6mm FR-4 substrat som monteres til ei kjøleribbe. Inn- og utganger festes til 3.5mm SMA kontakter og kondensatorene må kunne velges fra E-12 serien med toleranse på $\pm 5\%$. Spolene er det større frihet til da de kan vikles for hånd med lakkert vikletråd rundt ferrittkjerner. Antall viklinger bestemmes av ønsket induktans fra simuleringene og ferrittkjernene som er tenkt brukt.

Ved 1.6GHz vil komponenter realiseres med mikrostriplinjer, men vil ellers være som beskrevet for 10MHz ovenfor.

Kretsene skal sammenlignes med en klasse AB og en klasse F forsterker konstruert med samme transistor ved NTNU, som gir et godt sammenligningsgrunnlag.

3.2 Design av forsterkeren

Siden transistoren innfører ulineariteter må beregnede komponentverdier justeres for å oppheve effekten av dette best mulig.

3.2.1 Forsterker ved 10MHz

For å kunne svitsje transistoren av og på uten å sløse effekt, er det naturlig å velge offsetspenning på $V_{gs}=-1V$ og ha et spenningsving på 2V, men også dette vil optimaliseres i simulering og målinger. Maksimal drainspenning er 15V så forsyningsspenningen bør ikke overstige 7V, men dette vil avhenge av forsterkningen og vil også finnes fra simulering. På grunn av stabilitetsproblemer for klasse F forsterkeren i [1] må dette også utforskes for klasse E forsterkeren, men håpet er at det ikke skal by på problemer.

3.2.2 Forsterker ved 1.6GHz

De samme prinsippene gjelder for 1.6GHz, men som nevnt i kapittel 3.2.1 Forsterker ved 10MHz må alt dette simuleres og optimaliseres for å finne de beste kombinasjonene. Linjelengder må justeres og det er viktig å passe på at lengdene ikke blir en kvart

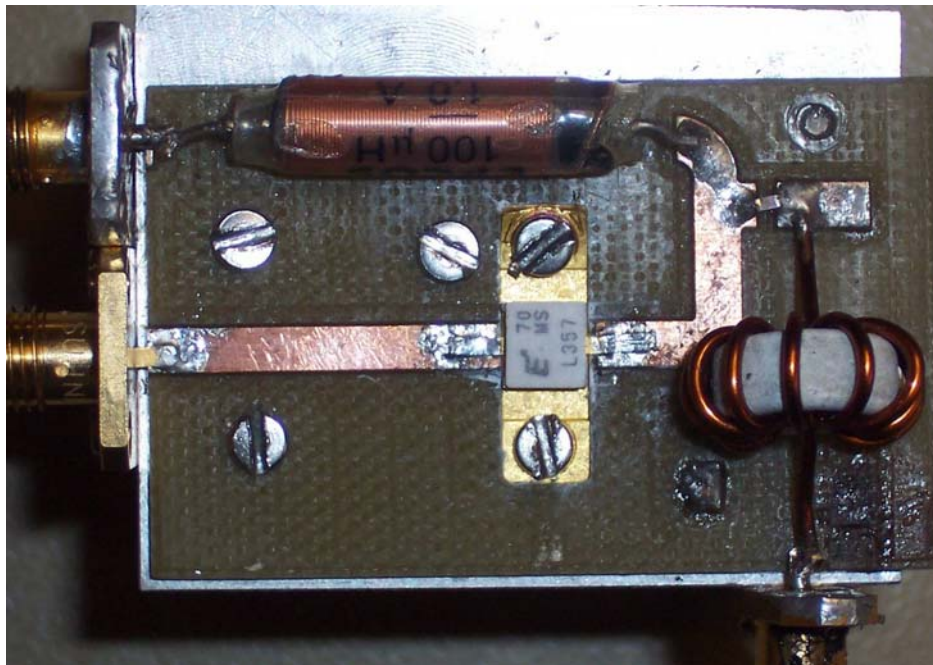
bølgelengde. I følge transmisjonslinjeteori er avstanden mellom et spenningsmaksima og minima en kvart bølgelengde slik at man kan være uheldig å få et minima ved utgangen. I tillegg vil ei kortsluttet linje oppføre seg som en åpen stubb og motsatt når linjelengden er $\frac{\lambda}{4}$ [6]. Dette kan også sees fra et Smithdiagram.

3.3 Kretskortutlegg og realisering

3.3.1 Forsterker ved 10MHz

Simuleringsresultatene er vist i kapittel 4.1 Forsterker ved 10MHz og gir grunnlaget for den fysiske realiseringen. Ved 10MHz er bølgelengden i substratet 15m og linjelengdene vil derfor være neglisjerbare i forhold til bølgelengden. Det er derfor ikke nødvendig å ta hensyn til linjelengdene i realiseringen av kretsen. Siden de fleste måleinstrumenter har en indre motstand på 50Ω er det naturlig å tilpasse kretsen til 50Ω og bruke linjer med karakteristisk impedans på 50Ω. Dette tilsvarer linjer som er 2.95mm brede, noe som gjør det enkelt å montere komponentene til linjene. Utlegget er vist i *Figur 4.6*.

For at transistoren ikke skal overopphetes er det viktig med tilstrekkelig kjøling. Kretskortet og transistoren skrues direkte til ei kjøleribbe som er like stor som kretskortet og i tillegg smøres transistoren inn med kjølepaste. Chipkondensatorer med dielektrikum NPO skal benyttes samtidig som det må kunne være enkelt å tune kretsen. Den ferdig realiserede kretsen er vist i *Figur 3.1*.

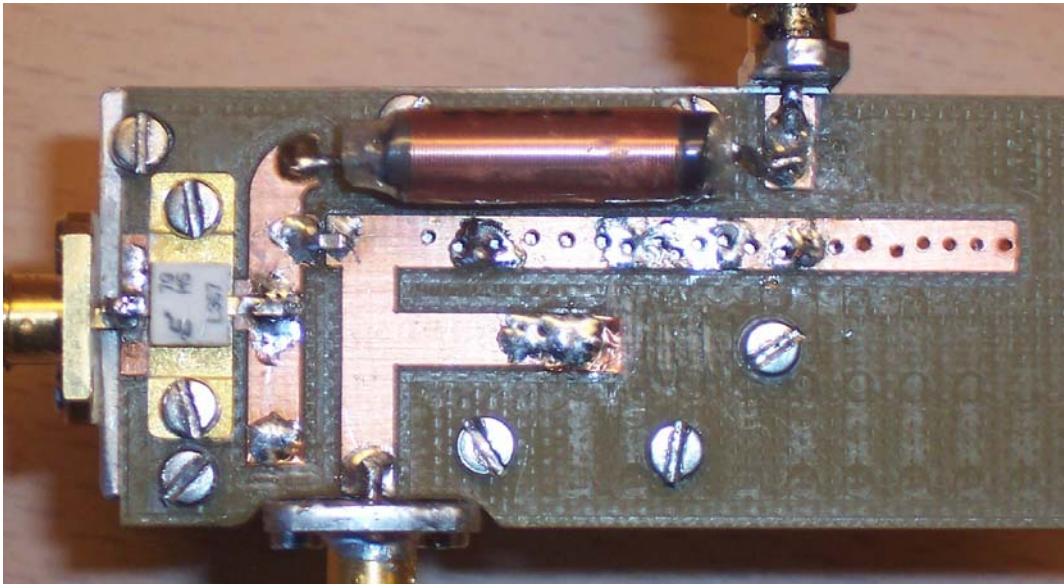


Figur 3.1 Konstruert krets for 10MHz

I *Figur 3.1* er DC inngangen oppe til venstre, RF inngangen nede til venstre mens utgangen er nede i høyre hjørne.

3.3.2 Forsterker ved 1.6GHz

Grunnlaget for realiseringen ligger i simuleringresultatene fra kapittel **4.2 Forsterker ved 1.6GHz**. Ved 1.6GHz er bølgelengden i luft 18.75cm og bølgelengden i substratet vil ut fra ligning (2.13) være 9.375cm. Det må derfor taes hensyn til dette når kretsen skal realiseres med linjer. Av samme grunn som i kapittel **3.3.1 Forsterker ved 10MHz** velges linjebredden til 2.95mm som vil si linjer med karakteristisk impedans på 50Ω og utlegget er vist i *Figur 4.8*. Den eneste diskrete komponenten er DC sperren som må være en chipkondensator for å være sikker på at det ikke ligger en DC komponent over lasten. Ved 1.6GHz er det ekstremt viktig at kretskortet og transistoren skrues godt ned til kjøleribba og at det er god kontakt overalt. Dette skyldes at om det kommer et lite luftlag mellom jordplanet på kretskortet og kjøleribba vil det kunne oppstå en transmisjonslinjeeffekt hvor bølger reflekteres frem og tilbake under kretskortet. Dette vil påvirke transmisjonen i linjene på oversiden av kortet og kan gi opphav til stor mismatch og føre til uheldige effekter. Den realiserte kretsen er vist i *Figur 3.2*.

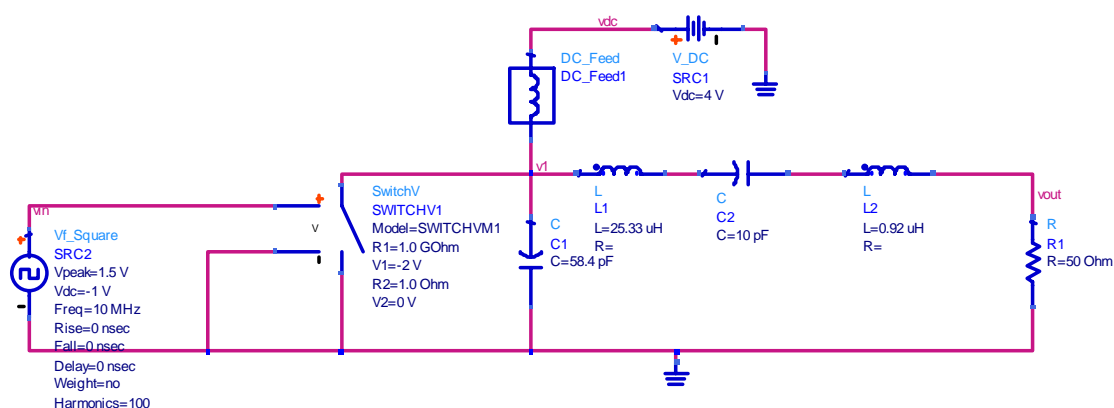


Figur 3.2 Konstruert krets for 1.6GHz

Signalinngangen er til venstre, DC inngangen oppe til høyre og utgangen er nederst i *Figur 3.2*.

4 Simulering

Til å begynne med kan det være greit å bruke ideelle komponenter for å se at teorien stemmer og dermed jobbe med noe man vet virker. Dette gjør det også lettere å modifisere deler av kretsen når de ideelle komponenter skal erstattes med reelle. Med utgangspunkt i flest mulig ideelle komponenter er klasse E forsterkeren ved 10MHz vist i *Figur 4.1*. Det er benyttet en svitsj som skal slås på ved 0V og av ved -2V for å etterligne transistoren som er tenkt brukt som svitsj. I tillegg er det brukt en DC feed som skal sørge for konstant strøm fra spenningskilden og vil realiseres med en spole på 100 μ H. Komponentverdiene er beregnet som vist i [Vedlegg 3].



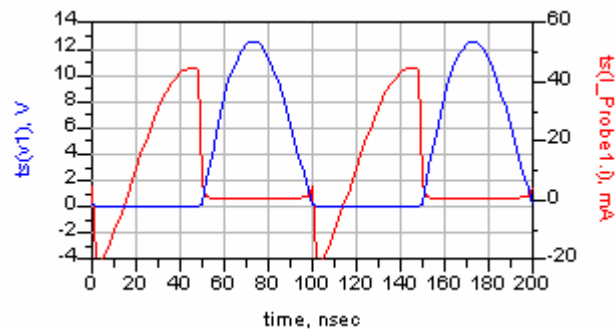
Figur 4.1 Skjemategning for svitsj

Svitsjen er justert slik at den har stor motstand når spenningen er under -2V, akkurat som en transistor i pinch-off vil ha. Videre har den liten motstand ved 0V slik at strømmen kan flyte fritt igjennom når bryteren er lukket.

Ved 10MHz er forsinkelse av strømmen gjennom transistoren neglisjerbar og så lenge inngangsspenningen ikke blir for stor vil også lekkasjestrømmen fra gate være neglisjerbar. Det betyr at strømforløpene er tilnærmet like ved drain og source slik at det vil være liten forskjell på draineffektivitet og PAE. Ved 1.6GHz vil strømmen forsinkes gjennom transistoren samtidig som det finnes induktanser og kapasitanser på drain og source, noe som fører til at strømforløpene avviker. Dette fører til at PAE reduseres og η_{dc} vil derfor være høyere enn PAE. Gjennomsnittlig strøm målt over en tidsperiode må være lik ved source og drain for at beregnet effektivitet skal bli riktig. Når transistoren brukes som en bryter i en klasse E forsterker er det også η_{dc} som er mest interessant, men om kun draineffektiviteten vektlegges i simuleringene kan det føre til lekkasje på gate som kan gi for høye verdier. Oppstår det lekkasje gjennom gate vil det se ut som det kommer mer DC effekt inn i kretsen enn det spenningskilden leverer. Om lekkasjen blir stor kan draineffektiviteten bli større enn 100%. Dersom lekkasjen derimot ikke blir altfor stor vil effektiviteten bli kunstig høy slik at η_{dc} for eksempel måles til 90%, mens den i virkeligheten kun er 60%. Det er derfor veldig viktig å holde et øye med strømforløpene.

4.1 Forsterker ved 10MHz

Den ideelle kretsen i *Figur 4.1* ble simulert og strøm/spenningskarakteristikk er vist i *Figur 4.2*. Strømmen er rød kurve og spenningen blå og man kan se at dette stemmer godt overens med teorien, bortsett fra en liten glitsj i strømmen i svitsjeøyeblikket, men det er åpenbart at overlappet er minimalt. Siden kretsen er designet for optimal drift, det vil si maksimal utgangseffekt, er strøm og spenning på utgangen sinusformet [2].

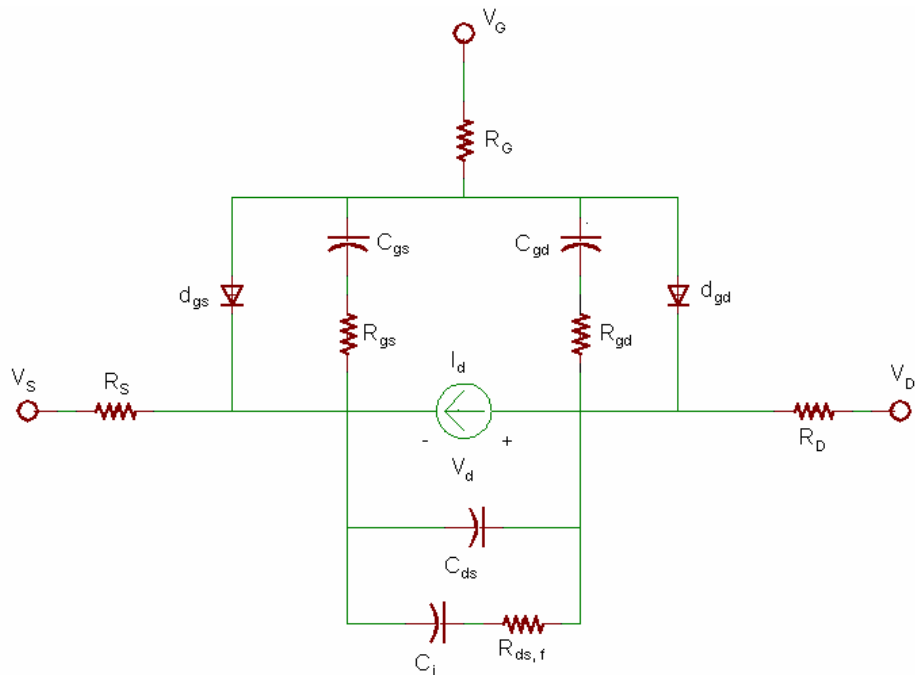


Figur 4.2 Strøm/spenningskarakteristikk, 10MHz

Uten noen form for optimalisering oppnåes en effektivitet på 97.31%. Det er kun benyttet teoretisk beregnede verdier og ideelle komponenter. Med optimalisering oppnåes en effektivitet på 98.69%. Avviket fra 100% skyldes at svitsjen ikke er helt ideell da den har motstand på 1Ω når den er på og endelig motstand når den er av. I tillegg reduseres effektiviteten på grunn av svitsjetid, spenningsmetning og kretsens Q-verdi [3].

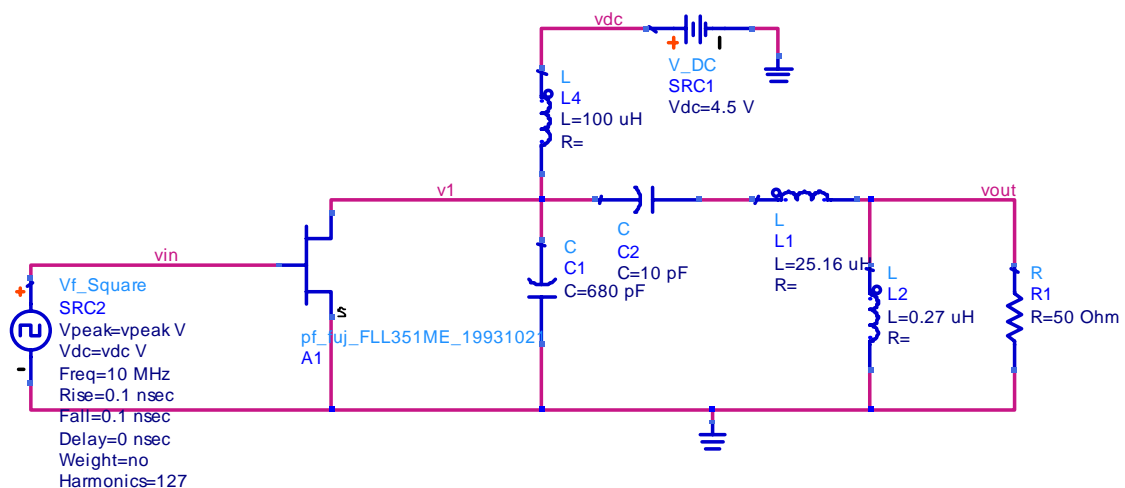
Når svitsjen byttes ut med en transistor, innfører denne ulineariteter og andre unøyaktigheter som vil kunne påvirke kretsens oppførsel. I tillegg er modellen antageligvis forholdsvis unøyaktig utenfor tenkt operasjonsområde (L bånd, mellom 1GHz og 2GHz [10]).

Når man simulerer med transistoren faller effektiviteten til 17.7%. I tillegg bommer filteret helt og slipper igjennom altfor mange harmoniske komponenter. Dette skyldes transistorens parasittiske kapasitanser som endrer kretsens oppførsel. Det må derfor tas hensyn til transistorens ulineariteter og først ble ideell strøm/spenningskarakteristikk tilstrebet noe som førte til at effektiviteten falt til 6%. Dette skyldes at den ideelle karakteristikken skal være over transistorens svitsjeelement som kan representeres som en spenningsstyrt strømkilde og kan sees av MESFET ekvivalenskretsen i *Figur 4.3*.



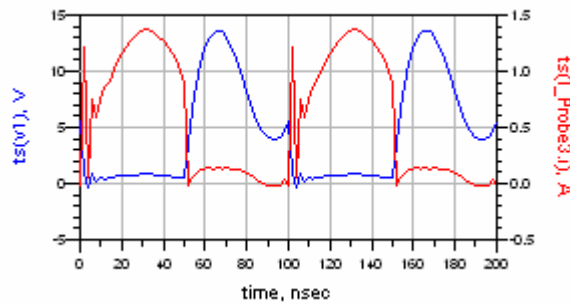
Figur 4.3 MESFET ekvivalent

Som vi ser av figuren inneholder transistoren tap, representert som motstander, og parasittiske kapasitanser. Om gatespenningen blir for positiv vil det begynne å gå lekkasjestrømmer fra gate som er uønsket. Disse lekkasjestrømmene er representert ved dioder fra gate til source og drain. Komponentverdiene fra gate til source og fra gate til drain er ikke nødvendigvis like store. Verdiene på komponentene i modellen er vanskelig å vite siden man ikke kan gå inn i modellen i ADS og se hvordan den er bygd opp, så den enkleste måten å ta hensyn til dette på er å optimalisere forsterkerens komponentverdier med hensyn på effektivitet. Man kan se av databladet at transistoren er veldig kapazitiv ved 10MHz så for å oppheve mest mulig av virkningen fra de parasittiske kapasitansene til transistoren er det plassert en spole i parallell med utgangsmotstanden som vist i Figur 4.4.



Figur 4.4 Kretsen som gir best resultater

Når komponentverdiene optimaliseres, oppnåes en draineffektivitet på 68.25%, men som vist i Figur 4.5 har strøm/spenningskarakteristikken endret seg fra den ideelle. Her er strømmen den røde kurven og spenningen blå.



Figur 4.5 Strøm/spenningskarakteristikk med transistor

Grunnen til at karakteristikken er endret er at de ideelle kurvene gjelder over svitsjeelementet i MESFET ekvivalenten og i tillegg bidrar de kapasitive virkningene til å endre spenningsformen over C_1 . Om man kunne gått inn i transistoren og målt over strømkilden ville man antageligvis sett ideell karakteristik som vi så ved bruk av svitsj.

At kretsen ikke klarer å yte høyere effektivitet enn 68.25% behøver ikke bety så veldig mye siden modellen antageligvis gir brukbare resultater for tiltenkt operasjonsområde, men ikke nødvendigvis ved 10MHz. Som vist i [1] ble det målt 22% høyere effektivitet enn simuleringen viste for samme transistor i en klasse F forsterker.

Som nevnt skal kondensatorene realiseres med diskrete komponenter fra E-12 serien, mens spoler skal vikles selv. Kondensatorene ble derfor satt til nærmeste standardverdi før spolene ble tunet og det ble satt inn mikrostriplinjer mellom komponentene. Dette resulterte i en effektivitet på 66.39% og skjematetegningen er vist i *Figur 8.1* [Vedlegg 4].

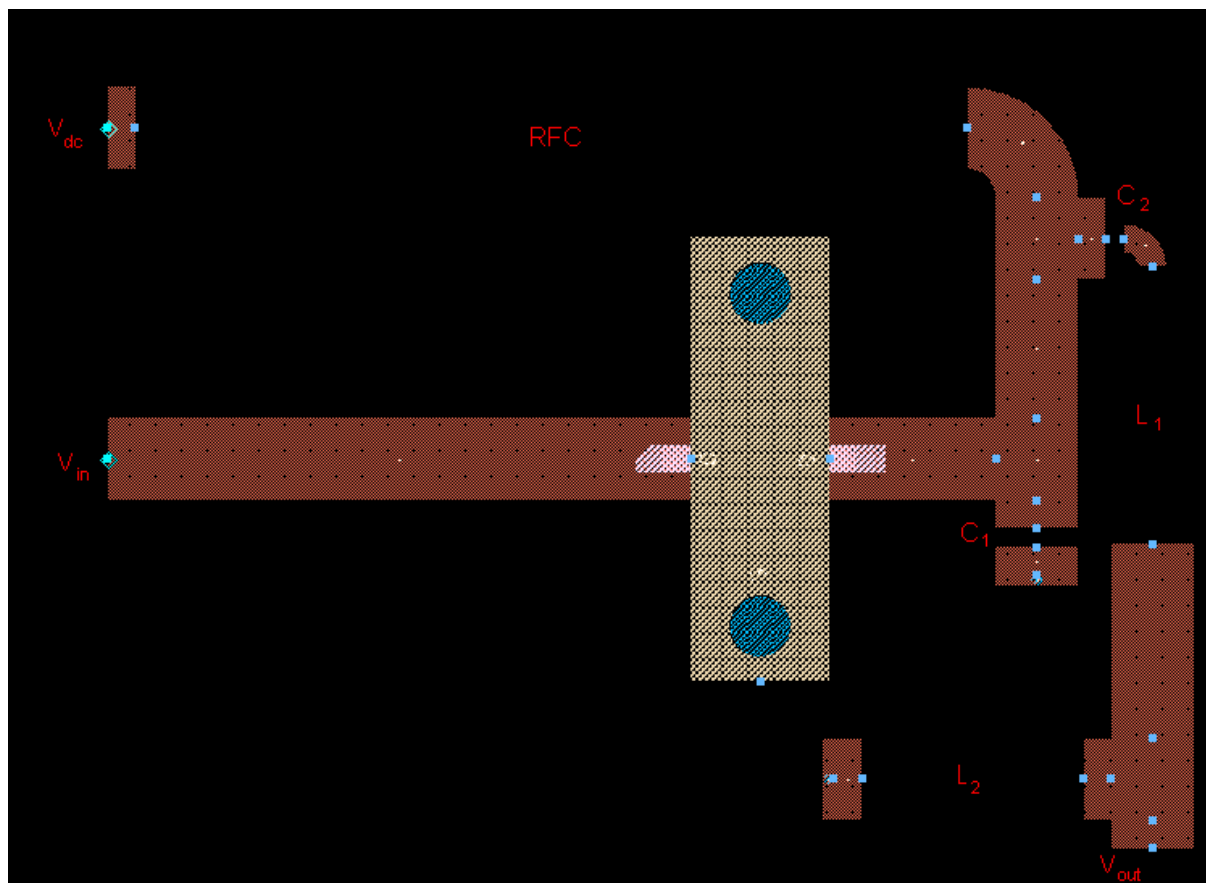
Forsterkeren viste seg å ikke være ubetinget stabil, men er stabil opp til 200MHz så det bør ikke by på oscillasjonsproblemer ved 10MHz.

Det kan være interessant å sammenligne resultatene med resultatene som ble simulert for klasse AB og klasse F forsterkerne, med samme transistor i [1]. Klasse AB forsterkeren oppnådde PAE på 48.6% og klasse F forsterkeren oppnådde 57.6%. Simuleringene gir cirka 20% høyere effektivitet for Klasse E forsterkeren enn klasse AB forsterkeren og cirka 10% høyere effektivitet enn klasse F forsterkeren.

4.1.1 Kretskortutlegg

Det ble satt inn mikrostriplinjer mellom komponentene for å lage utlegg og simulere effekten av disse. Linjelengdene er neglisjerbare i forhold til bølgelengden ved 10MHz og 50Ω linjer er brukt. Utlegget er vist i *Figur 4.6*.

Det viste seg at noden i utgangsfilteret mellom C_2 og L_1 er veldig følsom for kretsens effektivitet. Noden ble derfor gjort så liten som mulig og L_1 tunet inn slik at effektiviteten igjen ble 66.39%. Det var veldig små endringer i komponentverdiene som skulle til.



Figur 4.6 Utlegg for 10MHz

4.1.2 Modifisering

Noden mellom C_2 og L_1 ble så liten at den løsnet med en gang noe skulle loddet fast. Dette førte til at kondensator og spole måtte loddet direkte sammen og førte til at kondensatoren brakk lett og kretsen ble vanskelig å håndtere. Et liknende kort med en større node ble derfor konstruert og spolen tunet inn på nytt. Det var også denne gang små justeringer av induktansen som måtte til. Grunnen til at denne noden ble så kritisk for effektiviteten skyldes antageligvis at den ligger midt i filteret og tilførselen av kapasitans fra linjen ble derfor veldig sensitivt for simulatoren. Effektiviteten sank riktignok litt, men endte på 65.23%. Resultatene er til slutt oppsummert i *Tabell 4.1*.

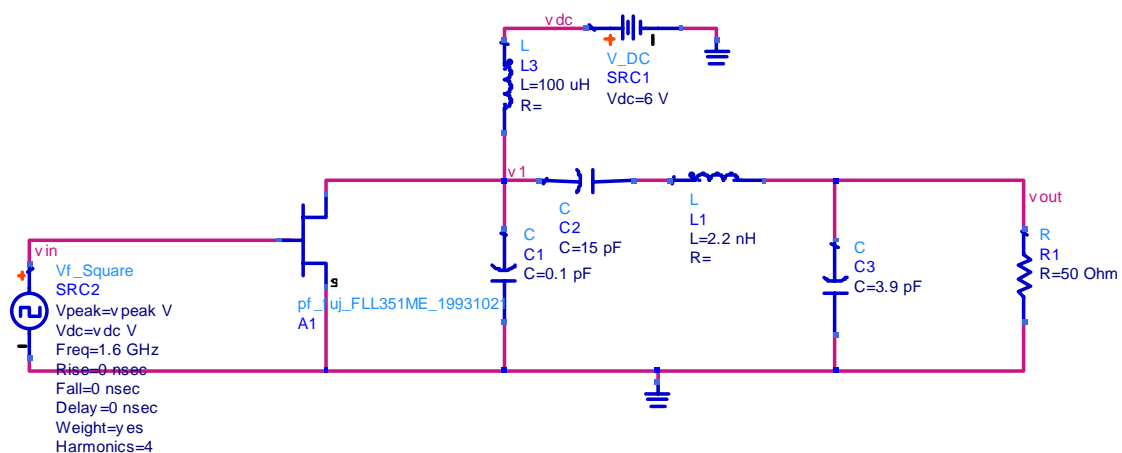
	η_{dc} (%)	η_{PAE} (%)
Ideell	98.69	98.69
Maksimal verdi	68.25	67.13
Mikrostripp verdi	66.39	66.24
Modifisert verdi	65.23	65.07

Tabell 4.1 Oppsummering av simulerte resultater

4.2 Forsterker ved 1.6GHz

Siden komponenter er frekvensavhengige må nye verdier beregnes når frekvensen på spenningsgeneratoren endres til 1.6GHz [Vedlegg 3]. Den ideelle kretsen med nye verdier ble simulert og strøm/spenningskarakteristikk blir lik som for 10MHz, men effektiviteten blir litt lavere. Likevel starter den så høyt som 94.22% og etter optimalisering oppnåes 98.09%.

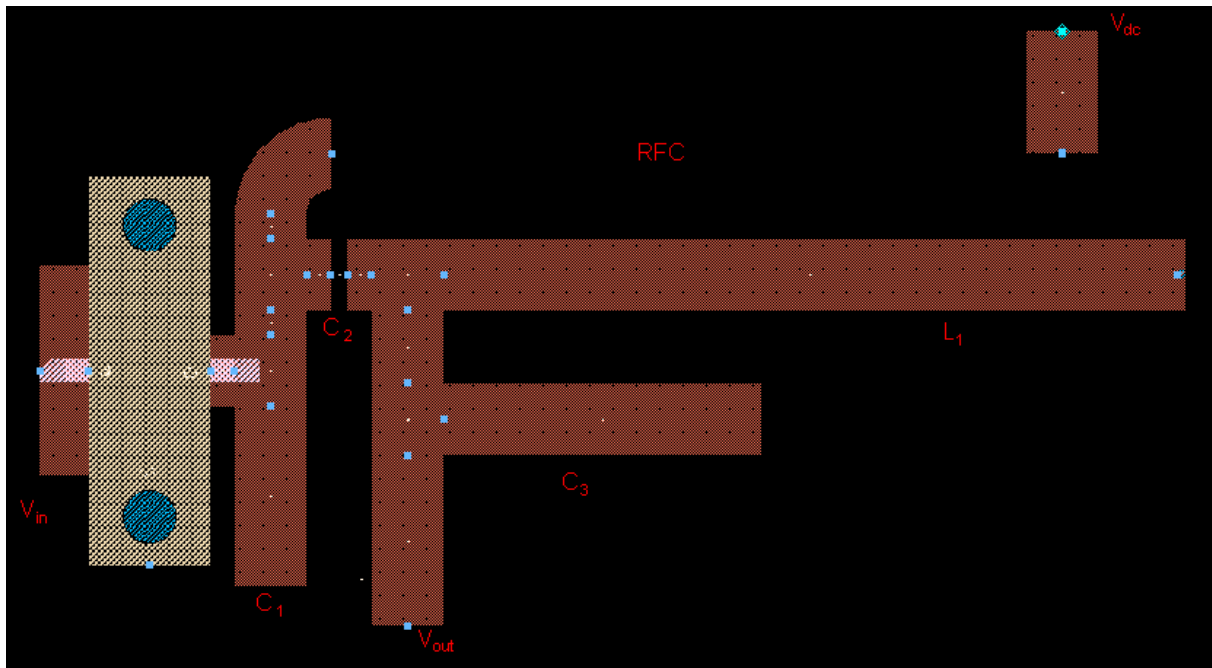
Vi kan se fra databladet til transistoren at den går fra å være kapasitiv ved lave frekvenser over til å være induktiv rundt 1.5GHz. Da vil induktive virkninger fra loddepunkt og båndetråd fra kapslingen og inn til transistoren komme i tillegg til kapasitansene, og bli dominerende. For å oppheve effekten av dette må spolen L_2 fra *Figur 4.4* byttes ut med en kondensator som vist i *Figur 4.7*.



Figur 4.7 Simulert krets med diskrete komponenter

Når svitsjen byttes ut med transistoren oppnåes en effektivitet på 64.65% etter optimalisering. For 1.6GHz kan komponentene realiseres som mikrostriplinjer slik at man i realiteten kan bruke hvilken som helst komponentverdi. Kretsen i *Figur 4.7*, realisert som mikrostriplinjer gir en effektivitet på kun 46.92%. Kondensatorene realiseres med åpne linjer mens høyohmige linjer som er korte i forhold til bølgelengden kan gi en seriespole effekt. Etter optimalisering øker effektiviteten til 53.2%, men simulatoren vil ha ei brei lavohmig linje. Ved å flytte spolen L_1 i parallell med jord, i stedet for serie med C_2 oppnåes en effektivitet på 67.15% som er en forbedring på godt og vel 20% i forhold til opprinnelig effektivitet. Grunnen til dette kan være at linjene opphever uønskede fenomener på en gunstig måte når de plasseres i parallell. I tillegg kan det sees fra Smithdiagrammet i *Figur 8.3*, [Vedlegg 5], hvor spole i parallell trekker impedansen tilbake mot sentrum igjen, mens en spole i serie heller drar kretsen lengre bort fra full impedanstilpasning. Det er også mest praktisk å bruke ei linje som er kortsluttet til jord i stedet for ei kort høyohmig linje i serie fordi ei linje i parallell er lettere å tune når den skal realiseres i praksis, som vi vil komme tilbake til i kapittel **5.2.2 Tilpasning**. Utlegget for kretsen med spole i parallell er vist i *Figur 4.8* og skjematetegningen er vist i *Figur 8.2* [Vedlegg 4].

Forsterkeren er potensielt ustabil mellom 228MHz og 1.18GHz, men er stabil for 50 Ω lasten som er valgt (stabfact<1 og stabmeas>0). Dette bør ikke by på problemer ved 1.6GHz.



Figur 4.8 Utlegg for 1.6GHz

4.2.1 Konvergensproblemer

Ved 1.6GHz ble det påtrykt tre harmoniske i tillegg til grunnharmoniske for å rette opp flanken mest mulig og dermed slå transistoren hurtigst mulig av og på. Simulatoren fikk problemer med å oppnå konvergens ved flere kombinasjoner av parameterverdier slik at det var vanskelig å optimalisere skikkelig. Enkelte parametere ble derfor endret for å få simulatoren til å konvergere lettere. For det første ble toleransen senket, noe som fører til at simuleringstiden reduseres og konvergens oppnås lettere, men samtidig fører til at nøyaktigheten av løsningen blir dårligere. I tillegg ble "status level" og oversampling satt til fire. "Status level" sier bare hvor mye informasjon som skal gis til brukeren under simuleringen. Ved å øke denne parameteren vil simulatoren gi mer informasjon om blant annet feilen i hver node og konvergens. Det er derfor veldig viktig å lese og forstå informasjonen som printes på skjermen for å kunne løse konvergensproblemer. Oversampling vil si at samplingsraten i tidsplanet er mer enn dobbelt så stor som den høyeste harmoniske komponenten. Ved å benytte oversampling økes nøyaktigheten av løsningen fordi foldningsfeilen reduseres, som igjen bidrar til å bedre konvergensbetingelsene. Tommelfingerregelen er at oversamplingsraten skal være 2^n , hvor n er et naturlig tall.

Til slutt ble Samanskii konstanten variert. Denne avgjør om simulatoren kan droppe Jacobian evalueringen i enkelte steg og i stedet gjenbruke en omtrentlig verdi i stedet. Dette kalles for Samanskii stegene og kan redusere simuleringstiden betraktelig siden den bruker tidligere beregnede verdier. Siden omtrentlige verdier brukes kan dette føre til at resultatene blir dårligere eller føre til at simulatoren ikke oppnår konvergens. Standardverdien er to som fører til kortere beregningstid, men ved å sette konstanten til null vil Jacobian matrisen beregnes for hvert steg som øker simuleringstiden og bedrer sannsynligheten for konvergens. Det ble eksperimentert litt med forskjellige verdier av Samanskii konstanten, men det viste seg at den ikke ga noe særlig reduksjon i simuleringstid samt at det uansett var vanskelig å oppnå konvergens. Dette skyldes at Samanskii konstanten har størst betydning for store kretser med

mange komponenter. For små kretser er det bedre å forsøke å øke nummeret på maksimalt antall iterasjoner (KrylovMaxIters) når det er vanskelig å oppnå konvergens.

Som nevnt i kapittel **2.5.1 Harmonisk balanse** er den initiale gjettingen DC løsningen, men ofte kan en transient løsning være en bedre initial gjetting. Det kan derfor være lurt å utforske ”Transient Assisted Harmonic Balance” (TAHB) ved store problemer med å oppnå konvergens.

Det viste seg at den letteste måten å oppnå konvergens på er å bruke gradient optimaliseringstype i stedet for random og denne faktoren var den som hadde størst betydning for konvergens. Ved random velger den tilfeldige verdier innenfor et avgrenset område og ser om resultatet blir bedre, blir det bedre tar den nye tilfeldige verdier, men i nærheten slik at verdiene den velger er ”betinget tilfeldige”. Det vil si at den leter i nærheten av hvor den finner gode resultater og random optimaliseringen garanterer å finne et lokalt minima, samtidig som det finnes en sannsynlighet for at den finner det globale minimumet. Ved gradient optimalisering beregner den en verdi før ett punkt på hver side av valgt punkt beregnes for å se om grafen stiger eller synker. Reduseres feilfunksjonen går den videre og beregner nye verdier helt til den når bunnen, det vil si det punktet hvor verdien av feilfunksjonen er minst. Feilfunksjonen er gitt av

$$EF = \sum_{\text{alleMål}} w_i |\text{simulert}_i - \text{mål}_i|^2 \quad (4.1)$$

hvor feilfunksjonen er summen av differansen mellom beregnet verdi og ønsket verdi for alle delmålene ganget med hvert måls belastningsfunksjon, w_i [11], [14]. Siden hver enkelt iterasjon består av flere funksjonsevalueringer bruker simulatoren lengre tid per beregning i forhold til random, men for små, enkle kretser konvergerer optimaliseringen hurtig. Også gradient optimalisering garanterer å finne et lokalt minima og et design optimalisert etter denne metoden er mer stabilt i forhold til små variasjoner i parameterverdi.

4.2.2 Kretskortutlegg

I et pågående prosjekt ved NTNU for en klasse F forsterker ble det funnet at dielektrisitetskonstanten i substratet er lavere enn 4.4. Blant annet skyldes dette at fresen er så grov at bortimot halve kortet forsvinner. Det ble funnet ut at det er riktigere å bruke $\epsilon_r=4$ så det ble derfor lagd to kretskort. Ett kort med de optimale verdiene som ble funnet ved å bruke $\epsilon_r=4.4$ før det ble lagt til 20% på lengden av linjene for å kompensere for fresen. Dette fordi at det er lettere å skrape bort deler av linjene med skalpell enn å måtte legge til linjelengde ved hjelp av kobberteip. Ved siden av kortet som er vist i *Figur 4.8* ble det optimalisert en krets med dielektrisitetskonstant lik fire. Linjelengdene her ble noe lengre enn for kretsen med dielektrisitetskonstant på 4.4. Som vi skal se i kapittel **5.2.4 Resultater** ga disse kortene gode resultater så det ble ikke behov for noen nye utlegg.

Resultatene er oppsummert i *Tabell 4.2*.

	η_{dc} (%)	η_{PAE} (%)
Ideell	98.09	98.09
Komponent verdi	64.65	57.36
Mikrostripp verdi	67.15	61.65*

Tabell 4.2 Oppsummering av simulerte resultater

* PAE blir 49.95% uten tilpasning på inngangen for kretsen med mikrostripliner. Vi kommer tilbake til dette i kapittel **5.2.4 Resultater**.

5 Målinger

DC strøm og spenning fra spenningsforsyningen ble målt med multimeter og effekt beregnet fra målte verdier. Utgangsspenningen ved 10MHz ble målt på et oscilloskop og effekt beregnet. For 1.6GHz ble utgangseffekten målt direkte på en signalanalysator. Effektivitet ble beregnet fra målte og beregnede effekter.

5.1 Forsterker ved 10MHz

Kondensatorene som ble brukt var NPO kondensatorer fra E-12 serien med toleranse på $\pm 5\%$. For å minimalisere arealet og samtidig holde kretsen så oversiktlig og håndterbar som mulig, ble alle spoler forsøkt plassert vinkelrett på hverandre eller så langt unna hverandre som mulig. Dette hjelper også til å holde den magnetiske koblingen mellom spolene på et minimum da dette kan påvirke kretsens induktans. Beregninger av antall viklinger for de forskjellige ferrittene er vist i [Vedlegg 6].

5.1.1 Mating og måling

Gate ble matet av en signalgenerator som kan opereres fra 200Hz til 20MHz og det er mulig å stille offset med denne generatoren. Generatoren ble satt til en sinusfunksjon på 10MHz selv om den har mulighet for å generere firkantpuls. Siden det viste seg at sinusspenningen ga større utgangsspenning ble dette foretrukket og DC inngangen ble matet av en spenningskilde. For å skåne transistoren ble det satt en strømbegrensning på rundt 1A fra spenningskilden, selv om transistoren ifølge datablad [Vedlegg 1] skal kunne tåle strømmer på 1.8A.

Utgangen ble målt på et digitalt oscilloskop med mulighet for å beregne FFT (Fast Fourier Transform) av signalet. Det måler effektivverdien av spenningen, V_{pp} , som gjør det mulig å beregne effektiviteten temmelig nøyaktig i forhold til et analogt oscilloskop. Et oscilloskop gir også mulighet for å studere spenningsform og se at teori stemmer med praksis. Det viste seg at måleproben som hørte til oscilloskopet er så kapasitive at de endrer kurveformene helt. Egne prober ble derfor laget av en SMA kontakt og kobbertråd som vist i *Figur 5.1*.



Figur 5.1 Måleprobe

Signalkabelen ble forsøkt skjermet med isolasjonsteip og loddet fast til kontaktlederen, mens en bit kobbertråd ble loddet fast til jord og festet til jord på kretskortet. Signalkabelen ble ikke festet til kretskortet for å ha mulighet til å måle spenningen på forskjellige steder i kretsen. Denne proben endrer ikke spenningskurvene og gjengir forventet signal.

5.1.2 Tilpasning

Da den simulerte kretsen ble implementert var utgangssignalet veldig svakt og filteret bommet på resonansfrekvensen. Filteret ble tunet inn til 10MHz, men utgangssignalet var fremdeles dårlig. Et testkort ble konstruert for å tune inn filteret og minimalisere tapet fra drain til utgang. Kortet inneholdt kun filteret og utgangsspølen og transmisjonen gjennom filteret ble målt ved S_{21} på nettverksanalysatoren. Det viste seg at bare filteret hadde et tap på 3.3dB. Etter noen forsøk ble det konkludert med at det var ferritten for spølen i filteret som sto for de store tapene. Siden spølen måtte være relativt stor ble det benyttet en stor toroide fra Elfa, med 21 viklinger. Toroiden ble byttet ut med en mindre toroide laget av samme materiale og det viste seg da at denne toroiden hadde vesentlig mindre tap. Denne toroiden har kun plass til rundt 13 viklinger så kondensatorverdien ble justert opp for å redusere antall viklinger i spølen. Det viste seg at denne kombinasjonen ga et tap på cirka 0.67dB gjennom filteret og resonans ble funnet ved 10.1 MHz. Grunnen til at størrelsen på toroiden skal ha så mye å si for tapet når de er laget av samme materiale med like tapskoeffisienter, skyldes antageligvis at tapet øker med toroidens dimensjon. Selv om tapene i filteret ble redusert forble utgangsspenningen fremdeles altfor lav. Tilpasningsspølen ble forsøkt tunet, men det viste seg at denne hadde veldig liten effekt og best resultat ble oppnådd uten spole.

For å tilpasse utgangen ble refleksjonen på utgangen målt med påtrykt DC spenning og offset DC på gate. Dette ble gjort med en nettverksanalysator, men siden dette ikke er en lineær forsterker er problemet å vite hvilke verdier man skal påtrykke. Man kan kun påtrykke DC spenning på inngangene når man bruker nettverksanalysatoren siden analysatoren selv sender ut et signal som den måler på. Påtrykkes AC spenning på gate vet ikke analysatoren hvilke signaler som er dens egne og hvilke signaler som kommer fra inngangen. DC spenningen ble

satt til 4V og gatespenningen ble variert gradvis fra -3V og opp til -0.4V hvor strømbegrensningen satt inn. Denne var satt til 1A for å ikke skade analysatoren. Som vist i *Tabell 5.1* varierer impedansen relativt mye avhengig av spenningen på gate.

Gateoffset	Impedans
-3V	5.6-j57.6Ω
-2V	18.5-j50.5Ω
-1.5V	18.1-j33.5Ω
-1V	17.1-j32.1Ω
-0.8V	17.2-j32.2Ω
-0.4V	11.7-j25.3Ω

Tabell 5.1 Impedansendringer på grunn av påtrykk

Siden strømbegrensningen slo inn var det ikke mulig å måle impedansen når transistoren leder for fullt. Selv om impedansen varierer en del ser det ut til at et parallell-serie L oppsett skal kunne bedre tilpasningen, som vist i *Figur 8.4* og beregnet i [Vedlegg 7]. Samme fremgangsmåte som vist i [Vedlegg 7] ble forsøkt ved andre verdier av gatespenningen og måling av utgangsspenningen indikerte at et parallell-serie LC oppsett kunne bedre tilpasningen, men det viste seg at ingen av oppsettene gav merkbar bedring. Det viste seg at utgangseffekten var størst uten tilpasning. Dette tyder på at impedansen endrer seg veldig mye fra siste målte gateverdi på -0.4V og til den impedansen som er gyldig ved full svitsjing. NTNU har et load-pull måleinstrument hvor man kan måle impedansen og flytte den fritt rundt i Smithdiagrammet, samtidig som man kan måle effekt inn og ut i systemet. Problemet med denne er at den fungerer fra 2GHz og oppover. Det ble derfor ikke mulig å finne et utgangsnettverk med det utstyret som er tilgjengelig hos NTNU. Det har heller ikke lyktes å finne andre bedrifter i Norden som har dette utstyret som går så lavt i frekvens.

Tilpasning på inngangen vil påvirke kretsens forsterkning når transistoren leder fullt. Dette har liten betydning for η_{DC} , men større betydning for η_{PAE} . På grunn av oppgavens omfang og tidsbegrensning ble tilpasning på inngangen droppet og fokus ble rettet mot η_{DC} . Dette er som sagt den faktoren som sier mest om effektiviteten når transistoren benyttes som svitsj. Tilpasning på inngangen vil kreve mindre effekt inn for å for å skru transistoren helt på, noe som vil øke PAE.

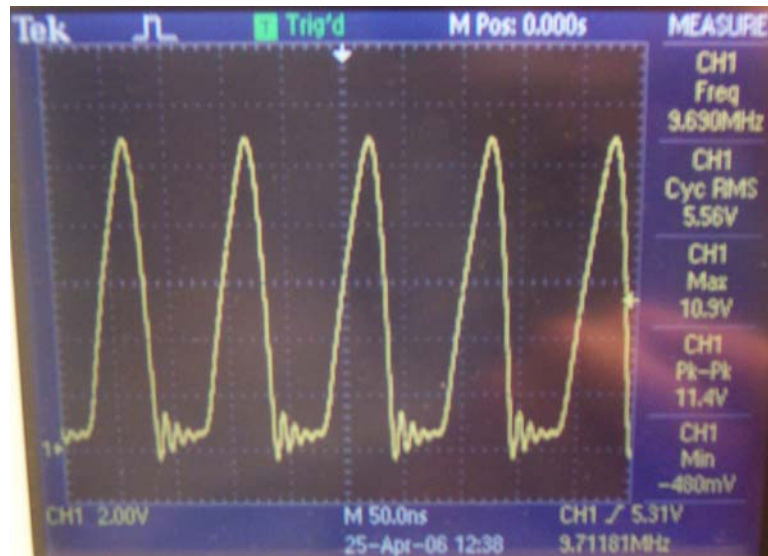
5.1.3 Optimalisering

For å optimalisere kretsen uten tilpasning ble først offsetspenningen variert i diskrete steg, mens inngangsamplituden ble justert for hvert nivå av inngangsspenningen på gate. Optimal verdi ble funnet for $V_{off}=-1V$ og $V_{gs}=4V_{pp}$. Da optimale inngangsverdier var funnet ble forsyningsspenningen variert for å finne den beste effektiviteten som er mulig uten tilpasning og ble satt til 4.72V. Siden det ikke ble funnet noen god tilpasning ble det ikke mulig å optimalisere noe særlig siden filteret allerede var tunet og spenningsformene var som forventet. Kretsen uten tilpasning er vist i *Figur 3.1*.

Utgangen er terminert i 50Ω og for å skåne termineringen er det satt på et dempeledd på 20dB. 50Ω er ikke nødvendigvis optimal utgangslast, men stort sett alle måleinstrument er 50Ω så det kan være greit å bruke denne verdien.

5.1.4 Resultater

Siden det ikke ble funnet noen brukbar tilpasning ble ikke effektiviteten så bra, men *Figur 5.2* viser at kretsen gir fin spenningsform på drain, selv om den muligens slår seg litt brått av. *Figur 5.3* viser sammenhengen mellom påtrykt DC spenning og effektivitet ved $V_{in}=2.5V_{pp}$.



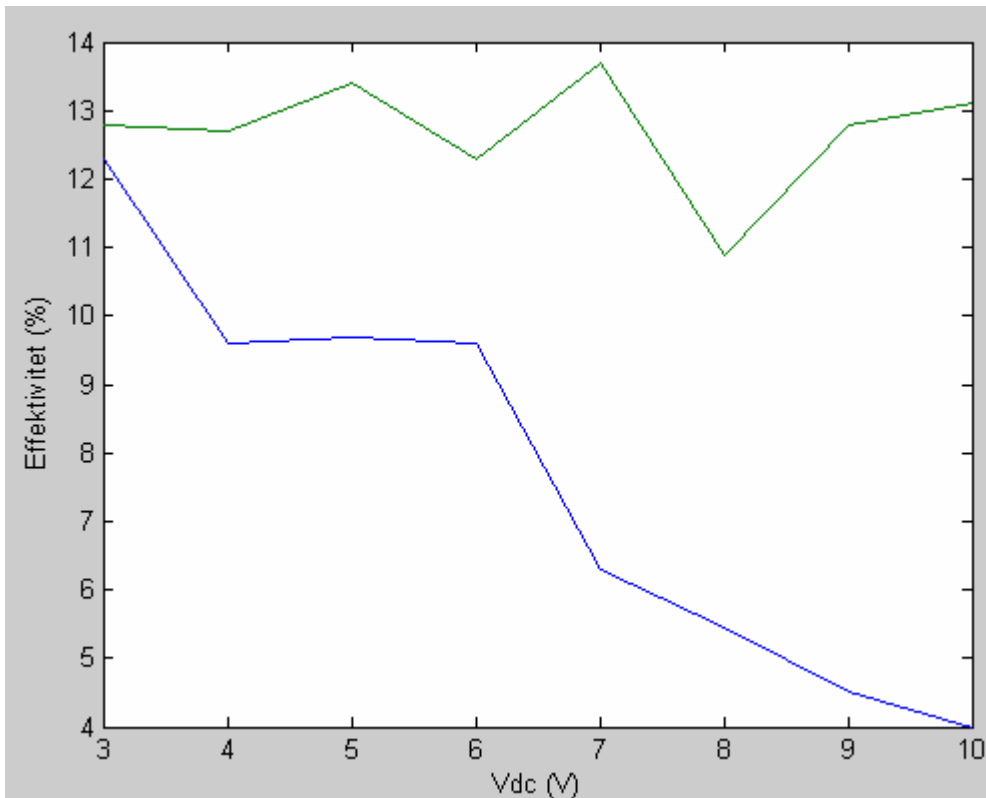
Figur 5.2 Spenning over drain

Den blå kurven i *Figur 5.3* er målt effektivitet, men siden utgangsspenningen ikke øker lineært med påtrykt DC spenning synker effektiviteten når forsyningsspenningen øker. Dette skyldes at impedansen endrer seg når påtrykket endres og uten mulighet for å tilpasse utgangen vil dette påvirke effektiviteten. Ved å ta en FFT av spenningen over drain og lese av signalstyrken for grunnharmoniske kan en tilsynelatende effektivitet beregnes, dette er den grønne kurven i figuren. Det antas da at grunnharmoniske går rett til utgangen, bare redusert av tapet i filteret som tidligere er målt til 0.67dB. Målte verdier og beregnet effektivitet er gjengitt i *Tabell 8.1*. Verdiene av FFT er ikke tatt med i tabellen.

Som vi ser av *Figur 5.3* er den tilsynelatende effektiviteten forholdsvis konstant fordi drain- og utgangsspenningen normalt sett skal variere i takt med DC spenningen. Utgangseffekten i *Tabell 8.1* er beregnet ut fra

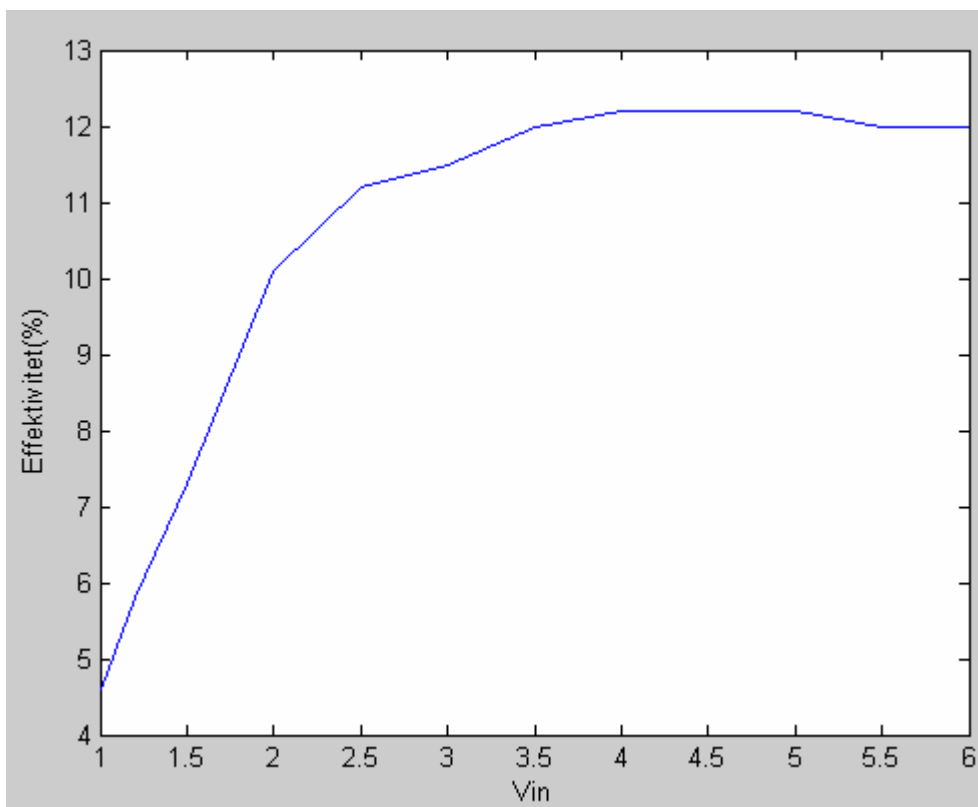
$$P_{out} = \left| \frac{V^2}{2Z_L} \right| \quad (5.1)$$

hvor Z_L er antatt å være 50Ω og faktoren på 2 kommer av at målt utgangsspenning er effektivverdi.



Figur 5.3 Effektivitet i forhold til forsyningsspenningen

Det ble også kjørt et sveip av inngangssignalet mens DC spenningen ble holdt konstant ved 4.72V. Resultatet er vist i *Figur 5.4* og de målte verdiene er oppsummert i *Tabell 8.2* [Vedlegg 8].

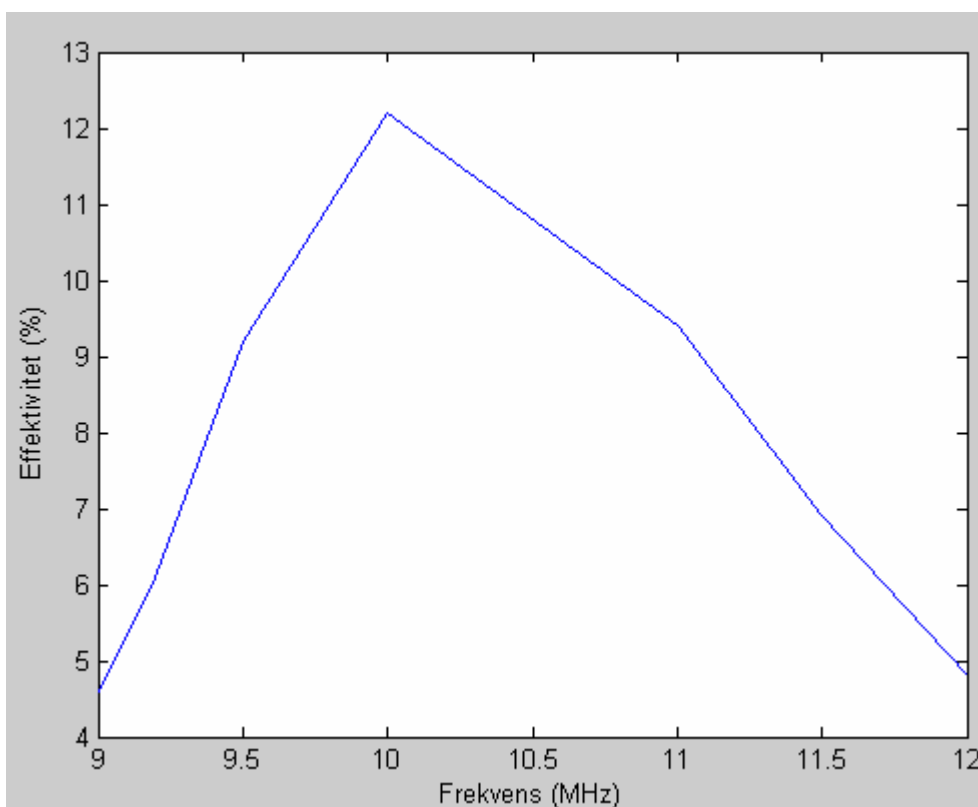


Figur 5.4 Effektivitet plottet mot inngangsspenning

Man oppnår best effektivitet ved et inngangssignal mellom $4V_{pp}$ og $5V_{pp}$. Om inngangsspenningen økes ytterligere vil transistoren begynne å klippe signalet og som vi ser faller effektiviteten. Det kan sees fra *Figur 8.5* at transistoren slås hurtig på og er fullt påslått ved $3V_{pp}$ selv om effektiviteten øker når V_{in} økes ytterligere. Fra databladet er maksimal spenning på gate 5V, noe som tilsvarer cirka $7V_{pp}$, så det ble ikke forsøkt høyere verdier enn $6V_{pp}$. Tilsynelatende effektivitet for denne verdien beregnet ut fra verdien av FFT er 19.5%. Simulering uten tilpasningsnettverk ga en effektivitet på 23.7%, så dette stemmer forholdsvis bra.

Inngangsfrekvensen ble også variert for å sjekke kretsens båndbredde. Båndbredden er definert som frekvensintervallet hvor utgangseffekten ikke har sunket med mer enn 3dB. Dette kan sees fra *Figur 8.6* at er tilfredsstillt mellom 9.25MHz og 11.5MHz, altså en båndbredde på omtrent 2.25MHz og kan også leses av *Tabell 8.3*. Av *Figur 5.5* er det tilfredsstillende å se at effektiviteten er høyest ved 10MHz som betyr at i hvert fall filteret fungerer som det skal.

Målt utgangsspenning er vist i *Figur 8.7*.



Figur 5.5 Sveip av inngangsfrekvens

Sammenligning av beregnede, simulerte og brukte verdier er oppsummert i *Tabell 5.2*.

Parameterverdi	C ₁	C ₂	L ₁	L ₂
Beregnet	58.4pF	10pF	25.33μH	0.92μH
Simulert	680pF	10pF	24.89μH	0.27μH*
Brukt	470pF	33pF	7.24μH	**

Tabell 5.2 Oppsummering av beregnede, simulerte og brukte komponentverdier

*Spole i parallell i stedet for spole i serie

**Ingen tilpasning funnet

Siden det er store avvik mellom simulerte og brukte verdier kan det tyde på at modellen i ADS har sine svakheter. I og med at det i tillegg viste seg at det ikke bare er å tilpasse kretsen med enkle grep ut fra simulerte verdier støtter dette mistanken om svakheter. Siden det ikke ble funnet noe tilpasningsnettverk er det lite hensiktsmessig å sammenligne med klasse AB og klasse F forsterkerne.

Helt til slutt kan man gjøre et overslag av forsterkningen til kretsen ved 10MHz ut fra ligning (2.18) og *Tabell 8.1*. Om vi antar at inngangsimpedansen er 50Ω og V_{in} er 2.5V_{pp}, vil P_{in} være 62.5mW fra ligning (5.1). For V_{dc}=4V vil forsterkningen være

$$G_{10MHz} = 10 \log\left(\frac{0.072}{0.0625}\right) = 0.61dB$$

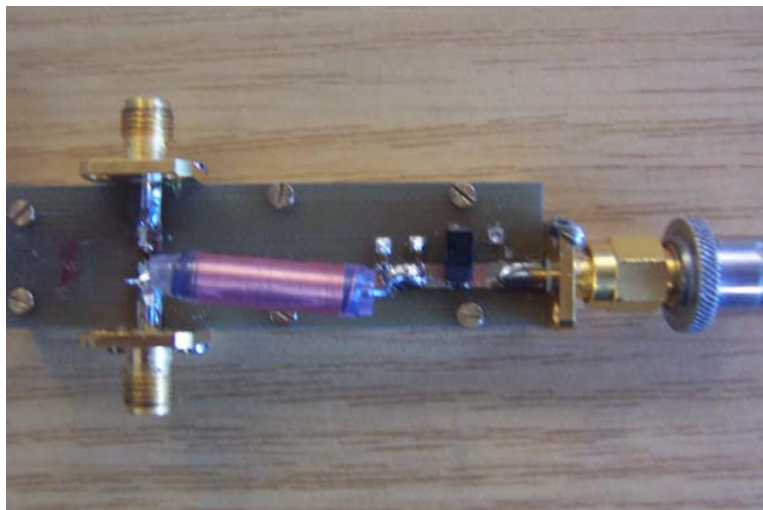
og i virkeligheten enda dårligere siden inngangen ikke er tilpasset 50Ω. Dette kan begrunnes med at Z_{in}<50Ω som kan leses fra databladet, som vil redusere G_{10MHz}.

5.2 Forsterker ved 1.6GHz

For 1.6GHz ble kretsen realisert med mikrostriplinjer, bortsett fra kondensatoren som må brukes i DC blokken. Siden NPO kondensatorene som ble brukt ved 10MHz har relativt store tap ved høye frekvenser ble det benyttet en 8.2pF kondensator fra ATC 600L serien som har mindre tap. Ellers er kondensatorene åpne mikrostriplinjer og spolen er en kortsluttet linje. Alle linjene ble lagd 20% lengre enn simulert lengde for å ha mulighet til å tune inn best mulig resultat.

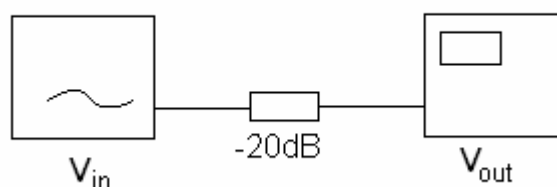
5.2.1 Mating og måling

Gate ble matet av en vektor signalgenerator ved 1.6GHz, men denne har ikke mulighet for å justere DC offset. Et bias-T ledd konstruert ved NTNU ble derfor brukt og er vist i *Figur 5.6*. En kondensator blokkerer all eventuell DC spenning fra signalgeneratoren og offset spenningen mates inn fra høyre i figuren. Denne spenningen ble satt til -1.5V. Signalet fra generatoren kommer ovenfra og forsterkeren kobles til kontakten nederst på figuren.



Figur 5.6 Bias-T

Signalet ut fra forsterkeren måles på en signalanalysator som ikke har mulighet til å vise spenningsform, men kun utgangseffekt. Den går helt opp til 40GHz, noe som gjør at den får med mange harmoniske og man kan dermed bestemme om utgangssignalet er en sinusfunksjon. For ikke å ødelegge analysatoren ble et dempeledd på 20dB brukt. For å sjekke om leddet virkelig er 20dB ble generatoren koblet rett til analysatoren med dempeleddet imellom som vist i *Figur 5.7*. Resultatene av denne testen er vist i *Tabell 5.3*.



Figur 5.7 Måleoppsett

P_{in} (dBm)	P_{out} (dBm)	Dempning (dB)
-20	-35	15
-10	-28	18
-5	-25.2	20.2
0	-20	20
5	-15	20
10	-10.4	20.4
15	-5.5	20.5
20	-0.5	20.5
25	4.5	20.5

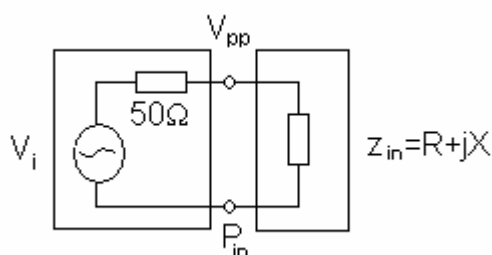
Tabell 5.3 Resultat av målinger på dempeleddet

Som *Tabell 5.3* viser er det forholdsvis store variasjoner på dempeleddet og 20dB avhengig av påtrykk. Siden transistoren må ha mellom 15 og 25dBm inn for å være slått helt på kan det leses fra tabellen at for disse inngangseffektene har dempeleddet en dempning på 20.5dB.

5.2.2 Tilpasning

Når mikrostriplinjler brukes kan kapasitansene som er realisert med åpne linjer, endres ved å skrape bort deler av linjen med en skalpell. Om for mye av linjen fjernes kan den forlenges ved å legge på kobberteip, men det er bedre å skrape vekk enn å legge på tape siden tape innfører tap og man vet aldri helt hvor god kontakten til linjene er. Spolen er i utgangspunktet ikke like lett å tune, men siden linjen ble satt i parallell til jord i stedet for i serie med DC blokken blir det lettere. Det ble boret mange små hull i linja som forhåpentligvis ikke vil påvirke kretsen vesentlig. På denne måten kan lengden av linjen reguleres ved å kortslutte linjen til jord med en kobbertråd ved forskjellige punkter, noe som åpner for større frihet i tuningsprosessen. Kretsen er vist i *Figur 3.2*.

Som diskutert i kapittel **5.1.2 Tilpasning** er tilpasning på inngangen droppet på grunn av tidsaspektet, men det kunne vært interessant å se hvor mye effekt det er å spare med tilpasning på inngangen. Utgangseffekten øker med inngangseffekten som påtrykkes, men det ser ut som transistoren er mer eller mindre helt på ved 25dBm inn. Eksperimentet er som vist i *Figur 5.8*.



Figur 5.8 Oppsett for å beregne reduksjon i inngangseffekt ved optimal tilpasning

Generatoren er vist til venstre og kretsens inngang til høyre. P_{in} er effekten levert fra generatoren og med tilhørende spenning V_{pp} som kan beregnes fra

$$V_{pp} = \sqrt{P_{in} |Z_{in}|} * \sqrt{2} \quad (5.2)$$

Faktoren på $\sqrt{2}$ gir oss effektivverdien. Fra databladet [Vedlegg 1], kan det leses at transistoren har en inngangsimpedans på cirka $Z_{in}=5+j5\Omega$ ved 1.6GHz. Inngangsimpedansen kan også beregnes fra

$$\Gamma_{S_{11}} = \frac{Z_{in} - Z_0}{Z_{in} + Z_0} \quad (5.3)$$

hvor Γ er verdien av S_{11} [6]. Absoluttverdien av Z_{in} er da 7.07Ω og settes dette inn i ligning (5.2) sammen med $P_{in}=25\text{dBm}$ får vi at transistoren er helt på når det påtrykkes $2.11V_{pp}$ over gate med en offset på $-1.5V$. Om vi nå antar at inngangen er tilpasset til 50Ω vil $Z_{in}=50\Omega$ og $V_{pp}=2.11V$ siden dette fremdeles er spenningen som må til for å skru transistoren helt på. Omrokering av ligning (5.2) gir ligning (5.1) eller

$$P_{in} = \frac{V_{pp}^2}{|2Z_{in}|} \quad (5.4)$$

og utregning gir $P_{in}=19.5\text{dBm}$, en reduksjon i inngangseffekten på 5.5dBm . Dette tilsvarer nesten en fjerdedel så dersom inngangen er tilpasset til 50Ω er det derfor ganske mye å vinne på PAE. Tilpasning på inngangen vil også påvirke impedansen litt ved drain som kan slå positivt ut på draineffektiviteten.

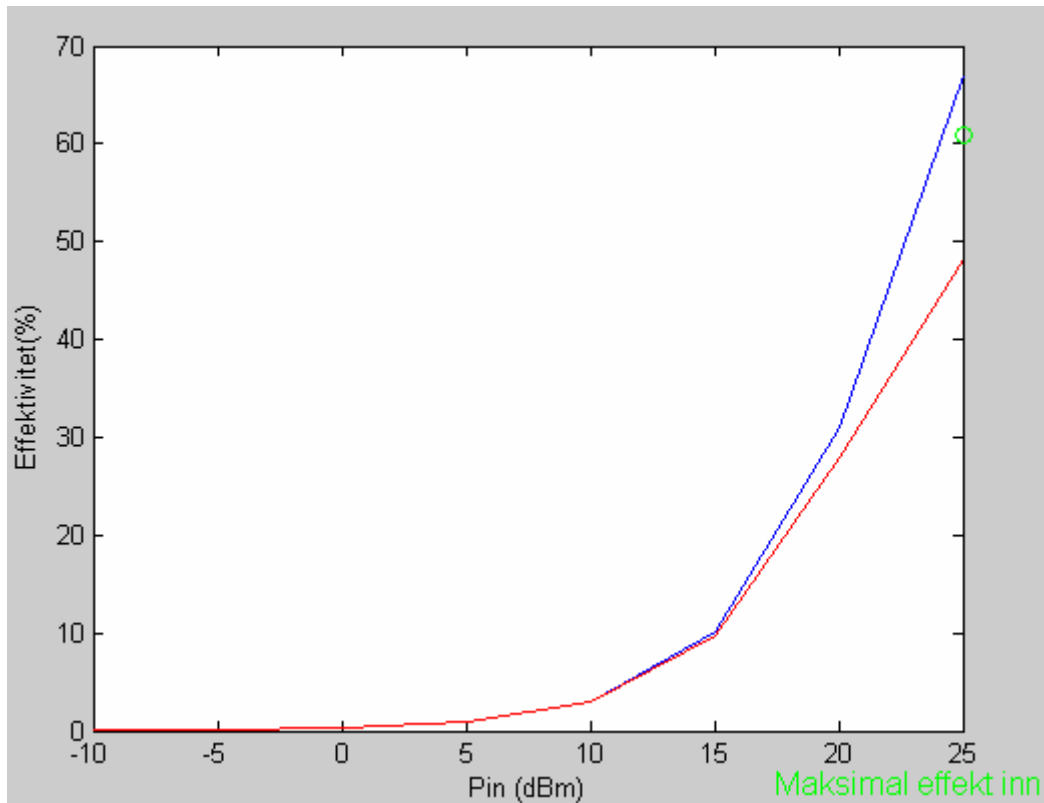
5.2.3 Optimalisering

Offsetspenningen ble først variert for å finne best effektivitet med tanke på påtrykket. Offset ble satt til $-1.5V$ og inngangseffekten til 25dBm . Deretter ble kondensatorlinjene tunet sammen med spolen som beskrevet i kapittel **5.2.2 Tilpasning** til beste resultat ble oppnådd. Det virker som at modellen for transistoren er riktigere ved 1.6GHz enn for 10MHz da simulerte verdier, som vi kommer tilbake til, stemte mye bedre og det var mye lettere å tilpasse kretsen for maksimal effektivitet basert på simulert tilpasning. Det er naturlig å forvente at modellen er bedre ved 1.6GHz siden transistoren er designet for L båndet.

5.2.4 Resultater

Da optimale linjelengder var funnet ble det gjort forskjellige målinger for å bestemme maksimal effektivitet, båndbredde og utgangen ble målt mens inngangseffekten ble variert for å se hvordan dette påvirker kretsen. Resultatene i *Figur 5.9* viser at effektiviteten er dårlig så lenge transistoren ikke svitsjer skikkelig.

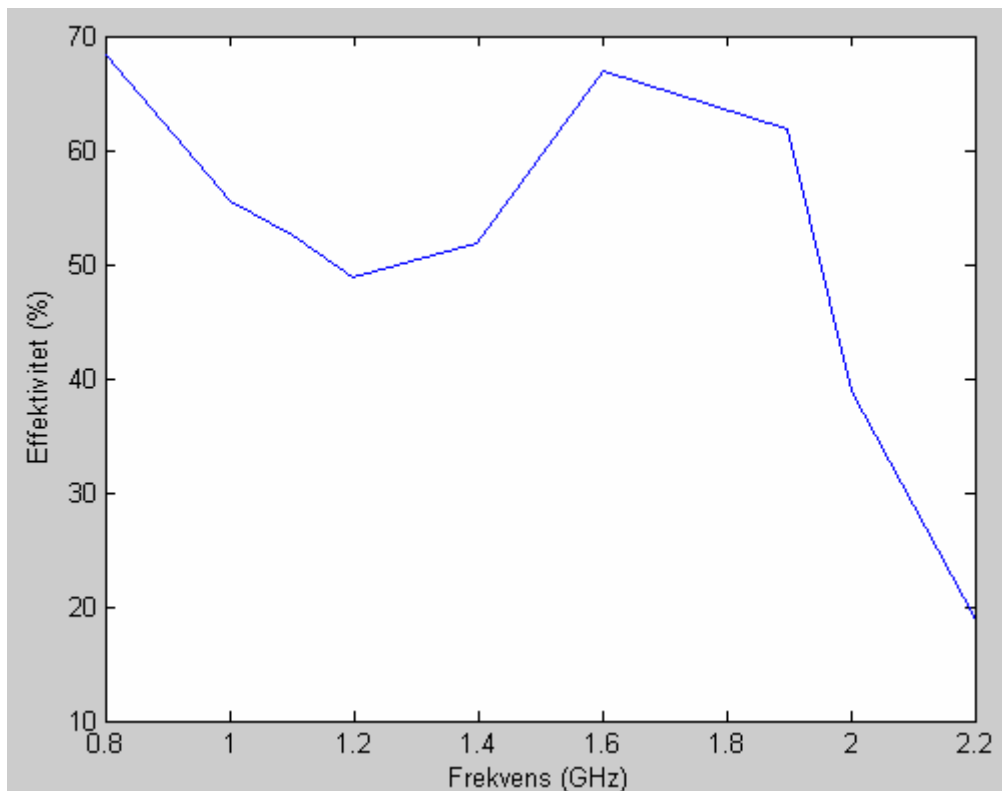
Den blå kurven representerer η_{DC} og den røde representerer η_{PAE} . Maksimal verdi for PAE blir 48.27% mot simulerte 49.95% og verdien for maksimal η_{DC} stemmer også meget bra med simulert verdi på 67.15% , mot målte 67% . Om inngangen er tilpasset 50Ω vil maksimal effekt inn være 19.5dBm og om vi antar at dette ikke påvirker DC effekten eller utgangseffekten vil effektiviteten, PAE, bli 60.97% i stedet for 48.27% ved maksimal effekt inn. Dette er vist som grønn sirkel i *Figur 5.9* og stemmer også bra med simulert PAE på 61.65% når inngangen er tilpasset. Da vil ikke effekt inn være 25dBm så x-aksen blir feil, men er markert som maksimal effekt inn, det vil si 19.5dBm . Verdiene er oppsummert i *Tabell 8.4*.



Figur 5.9 Effektivitet plottet mot inngangseffekt

For å se på båndbredden til forsterkeren ble frekvensen variert og hvordan effektiviteten varierer med frekvensen er vist i *Figur 5.10* og gjengitt i *Tabell 8.5*. Effektiviteten har falt drastisk ved 2GHz, mens under 1.6GHz faller effektiviteten ned til 1.2GHz før den så begynner å øke igjen. Ved 800MHz er effektiviteten 68.3%, men utgangssignalet er ikke lengre en sinusfunksjon. Fra *Figur 8.8* kan man se at 3dB båndbredden går opp til cirka 1.9GHz og under 800MHz som er laveste målte frekvens.

Sammenlignet med et pågående prosjekt ved NTNU ble maksimal PAE for en klasse AB forsterker med samme transistor 55% og draineffektivitet målt til 64% ved 1.6GHz. For klasse F forsterkeren oppstod det problemer med harmonisk tuning så det finnes ikke noe sammenligningsgrunnlag for denne.



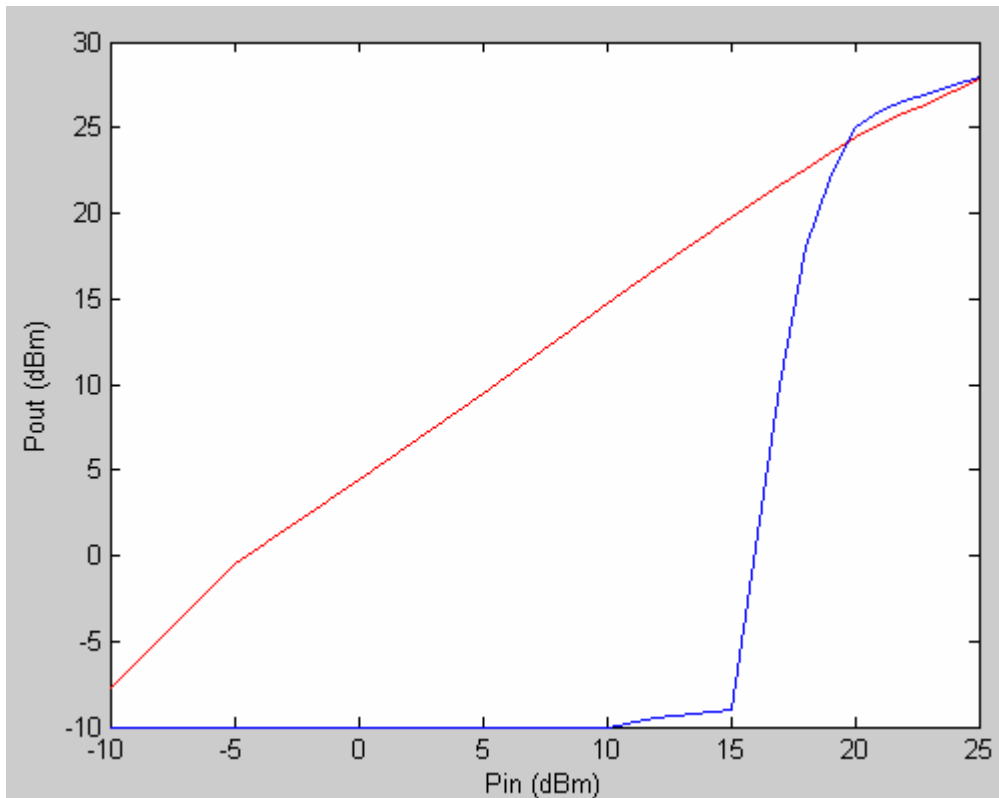
Figur 5.10 Sveip av inngangsfrekvens

Sammenligning av beregnede, simulerte og brukte verdier er oppsummert i *Tabell 5.4*.

Parameterverdier	C_1	C_2	L_1	C_2 ***
Beregnet	1.5mm	10pF	6.1mm	16.5mm
Simulert	8.11mm	22pF	31mm	13.07mm
Brukt	7mm	8.2pF	25mm	11.5mm

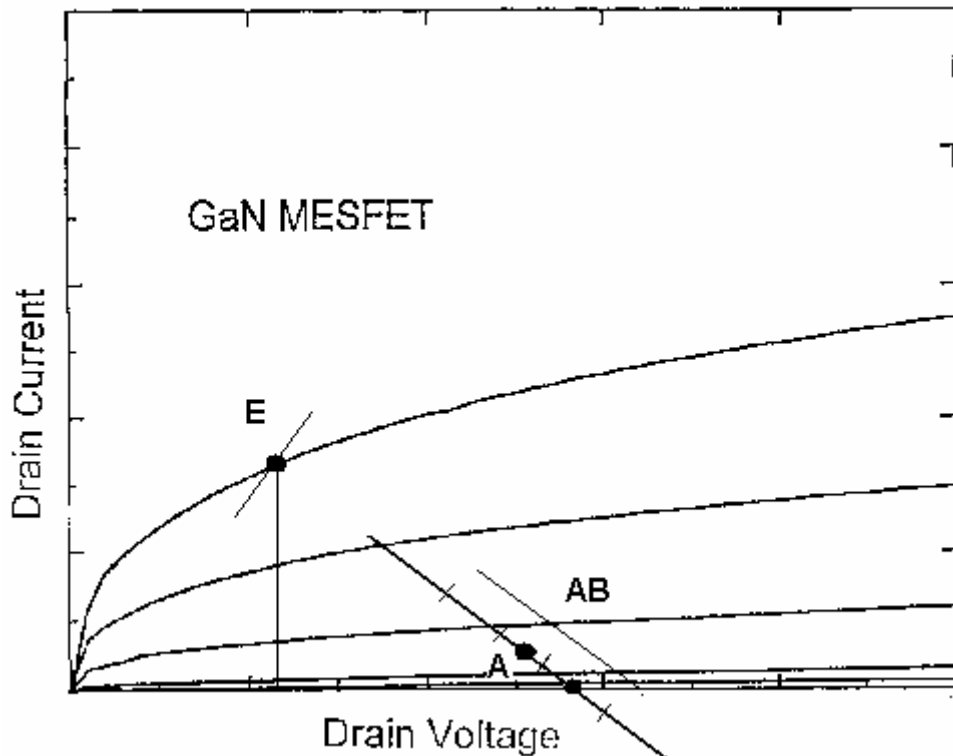
Tabell 5.4 Oppsummering av beregnede, simulerte og brukte linjelengder og komponentverdier

***Kondensator i parallell i stedet for spole i serie



Figur 5.11 Utgangseffekt som funksjon av inngangseffekt

Som det kan sees fra den røde kurven i *Figur 5.11* ser forsterkeren ut til å være veldig lineær før den begynner å gå i metning rundt 20dBm. Rød kurve er målt utgangseffekt, mens blå kurve er forventet kurveform fra teorien. Svitsjetidspunktet for blå kurve er ikke nødvendigvis korrekt i figuren, men representerer forventet form. Målingene er litt grove, men hadde det vært tatt flere målinger/punkter ville man sett en glattere kurve. Målte verdier kan tyde på at det er mulig å bruke forsterkeren som en lineær forsterker i tillegg til en klasse E forsterker. Grunnen til at forsterkeren kan brukes som en lineær forsterker ved små påtrykk skyldes antageligvis offset på gate som ligger over terskelspenningen til forsterkeren. Dette kan lettere visualiseres ved å studere *Figur 5.12* hvor punktet på spenningsaksen tilsvarer cut-off, hvor det ikke går noen strøm. Punktet ovenfor ved A representerer biaseringspunktet inngangssignalet svinger om, langs lastlinjen. Ved små amplituder vil ikke transistoren nå cut-off og skrues derfor aldri av. Den vil da opereres som en klasse A forsterker og dette ser ut til å være under $P_{in} = -5\text{dBm}$ i *Figur 5.11*, hvor man kan se et lite knekkpunkt. Mellom -5dBm og 20dBm vil transistoren fungere som en klasse AB forsterker hvor deler av signalet når cut-off og kuttes litt, men svinget ikke er stort nok til at transistoren svitsjer. Over 20dBm begynner transistoren å svitsje og den vil operere som en klasse E forsterker. Da vil lastlinjen endres hvor den gjør sprang langs x- og y-aksen, mellom ytterpunktene og følger ikke lengre den lineære lastlinjen. Dette er forsøkt vist best mulig i *Figur 5.12*. Som vi ser av karakteristikken vil det derfor ikke være mulig å oppnå 100% effektivitet siden det må være litt spenning til stede over transistoren for at det skal kunne gå strøm gjennom den. Hvor stor denne spenningen vil være avhenger av transistoren som brukes.



Figur 5.12 Mesfet I/V karakteristikk

Helt til slutt kan det være interessant å beregne kretsens forsterkning når maksimal utgangseffekt er 27.8dBm med inngangseffekt på 25dBm. Fra ligning (2.18) finner vi

$$G_{1.6GHz} = 10 \log\left(\frac{0.6}{0.316}\right) = 2.78dB$$

Effekten dobles nesten gjennom forsterkeren. Om vi antar at inngangen hadde vært tilpasset til 50Ω ville P_{in} vært 19.5dBm som beregnet i kapittel 5.2.2 **Tilpasning** og forsterkningen ville blitt

$$G_{1.6GHz} = 10 \log\left(\frac{0.6}{0.089}\right) = 8.3dB$$

Tilpasning på inngangen ville altså økt PAE og forsterkningen betraktelig.

Utgangseffekten og FFT av denne er vist i *Figur 8.9* og *Figur 8.10*.

5.3 Instrumentering

Måleinstrumenter brukt ved 10MHz:

Oscilloscop: 100MHz, 1GS/s	Tektronix TDS2014, C038866
Signal generator m/offset: 200Hz-20MHz	Kenwood FGE1202, B03-0281
Nettverkanalysator: 30kHz-6GHz	Hewlett Packard HP87534, HJ 4021

Måleinstrumenter brukt ved 1.6GHz:

Vektor signalgenerator: 100kHz-6GHz	Rohde & Schwarz SMU200A, AE 4022
Signal analysator: 20Hz-40GHz	Rohde & Schwarz FSQ40, 1155.5001K40 Ser.20008

Spenningsforsyning brukt for begge frekvenser:

Spenningsforsyning: 0-50V/1.5A	Oltronix B503, FC4156 og FC4158
Signalkabel: Dempeledd:	Suhner Sucoflex 104P 20dB
Kalibreringskitt til ANA: Multimeter:	HP85052D, HJ4019 Fluke 177, GR4182 og Fluke 83, GR2090

6 Diskusjon og konklusjon

Som vi har sett stemte resultatene mellom simulerte og målte verdier veldig godt overens ved 1.6GHz, både for draineffektivitet og PAE. Dette tyder på at modellen som ble brukt i ADS, FLL351ME, og transistoren som ble brukt, FLL357ME, stemmer bra overens. Ved 10MHz var målte verdier nedslående og dette skyldtes jo først og fremst at simulert tilpasningsnettverk ikke gjorde jobben. Det ble ikke funnet noe alternativ til simulert nettverk slik at man ut fra dette kan stille spørsmålstegn ved modellen i ADS utenfor tiltenkt operasjonsområde. Dette underbygges av andre studier utført med samme modell og transistor ved 10MHz for andre forsterkere [1]. Det var ikke mulig å finne tilpasningsnettverk siden NTNU ikke har utstyr til å måle utgangsimpedans når transistoren leder fullt.

Målingene vil være forbundet med en viss unøyaktighet som kan være vanskelig å kvantifisere. Det vil være litt tap i målekablene og i tillegg er det en viss unøyaktighet i måleinstrumentene. Siden effekten leses av instrumentet visuelt og ikke logges er ikke nødvendigvis avlest toppverdi helt representativ for signalet. Samme metode brukes også til å måle strøm på multimeteret og dette vil gi en noe subjektiv verdi. For å redusere disse unøyaktighetene kan utgangseffekt og strøm registreres av en PC som midler over en tidsperiode. Dette vil fremdeles ikke være helt nøyaktig, men atskillig mer nøyaktig enn å lese av effekt for så å måle strøm. Måleinstrumentene vil også påvirke kretsen. Mens flere satt og målte samtidig oppsto det utslag på signal analysatoren når spenningsforsyningen til en annen krets ble slått av og på. Utslaget ble bare registrert som en spiker akkurat i det forsyningen ble slått av og på, men det er tydeligvis en kobling mellom instrumentene og kretsen som vil kunne ha betydning for målingene.

Som diskutert over stemte simulerte og målte verdier veldig bra for 1.6GHz, men ikke så bra for 10MHz. Sammenligning av simulerte verdier for klasse E med simulerte verdier for klasse AB og klasse F ved 10MHz tyder på at klasse E forsterkeren kan hevde seg høyt oppe når det gjelder effektivitet om man finner en god tilpasning. Siden både klasse AB og klasse F oppnådde målte resultater som er cirka 20% bedre enn simulerte verdier kan det være fristende å leke med tanken om at det er mulig å oppnå rundt 90% effektivitet med klasse E forsterkeren [1]. Dette er absolutt ikke umulig siden det tidligere er oppnådd 96% effektivitet ved 3.9MHz [4]. Målte verdier ved 1.6GHz er bedre enn klasse AB forsterkeren som også er å forvente ut fra teorien.

Ved beregning av effekter er det antatt at kretsen er terminert i 50Ω om ikke annet er angitt. Videre er det antatt at tilpasning på inngangen ikke vil påvirke impedansen ved drain og utgangen når forbedret PAE er beregnet. Med tilpasning vil nok impedansen også endres litt på drain og dermed på utgangen, men det kan godt hende denne endringen er til det bedre og dermed også øker η_{DC} . Som beregnet i kapittel **5.2.2 Tilpasning** må spenningen være $2.11V_{pp}$ for at transistoren skal svitsje og med en offset på $-1.5V$ vil ikke dette føre til store lekkasjestrømmer slik at målte resultater er gyldige. Det ligger likevel en liten usikkerhet rundt inngangsimpedansen og beregnet spenning, men denne feilen vil likevel være liten.

Som vi har diskutert stemmer modellen bra ved 1.6GHz, men ikke særlig bra ved 10MHz. Dette er egentlig å forvente siden transistoren er designet for L bånd. Å lage en god modell koster produsenten både tid og penger. Modellen er derfor god i tenkt operasjonsområde, men svak ellers. Både draineffektivitet og PAE som ble målt og simulert stemmer bra ved 1.6GHz. Simulert og beregnet PAE ved tenkt tilpasning stemmer også bra.

Målingene viser at forsterkeren oppfører seg som forventet ved 10MHz, med hensyn til påtrykt inngangssignal siden kretsen slås hurtig av og på. Ved 1.6GHz er forsterkeren veldig lineær før den begynner å svitsje. Dette kan tyde på at det også er mulig å bruke den som en lineær forsterker. I tillegg er det funnet at forsterkeren yter høyere effektivitet enn sammenligningskretser. Det er mulig å bedre PAE og dermed muligens draineffektivitet ved tilpasning på inngangen. Typiske effektiviteter for klasse E forsterkere ligger rundt 60% ved 1-2GHz [12] så resultatet på 67% ved 1.6GHz for den konstruerte kretsen er derfor meget tilfredsstillende.

7 Referanseliste

- [1] Ø Jensen, ”Konstruksjon av klasse F effektforsterker”, Prosjektoppgave NTNU, des. 2005
- [2] F H Raab, ”Effects of circuit variations on the class E tuned power amplifier”, IEEE Journal of solid-state circuits, vol. sc-13, no.2, April 1978
- [3] P B Kenington, ”High-linearity RF amplifier design”, Artech house, 2000
- [4] N O Sokal & A D Sokal, ”Class E – A new class of high-efficiency tuned single-ended switching power amplifiers”, IEEE Journal of solid-state circuits, vol. sc-10, no.3, June 1975
- [5] F H Raab, ”Idealized operation of the class E tuned power amplifier”, IEEE Transactions on circuits and systems, vol. cas-24, no.12, December 1977
- [6] D M Pozar, "Microwave and RF design of Wireless Systems", John Wiley & Sons Inc, 2001
- [7] M Mansfield & C O'Sullivan, ”Understanding Physics”, John Wiley & Sons Inc, 1998
- [8] <http://en.wikipedia.org/wiki/Inductor>
- [9] <http://www.elfa.se>
- [10] G Stette, ”Radiokommunikasjon”, NTNU, 2004
- [11] Agilent technologies, ADS documentation 2005A
- [12] http://en.wikipedia.org/wiki/Electronic_amplifier#Class_E.2FF
- [13] [http://en.wikipedia.org/wiki/Permeability_\(electromagnetism\)](http://en.wikipedia.org/wiki/Permeability_(electromagnetism))
- [14] Agilent technologies, ”A Comprehensive Guide to Harmonic Balance Simulation for Advanced Design System”, May 2003
- [15] F H Raab & N O Sokal, ”Transistor power losses in the class E tuned power amplifier”, IEEE Journal of solid-state circuits, vol. sc-13, no.6, December 1978
- [16] Q S Tan, C Ciotti & H J Schmitt, ”Class-E high efficiency power amplifiers”

8 Vedlegg

Vedlegg 1 – Datablad, Eudyna FLL357ME

FLL357ME

L-Band Medium & High Power GaAs FET

FEATURES

- High Output Power: $P_{1dB}=35.5\text{dBm}$ (Typ.)
- High Gain: $G_{1dB}=11.5\text{dB}$ (Typ.)
- High PAE: $\eta_{add}=46\%$ (Typ.)
- Proven Reliability
- Hermetically Sealed Package



DESCRIPTION

The FLL357ME is a Power GaAs FET that is specifically designed to provide high power at L-Band frequencies with gain, linearity and efficiency superior to that of silicon devices. The performance in multitone environments for Class AB operation make them ideally suited for base station applications. This device is assembled in hermetic metal/ceramic package.

Eudyna's stringent Quality Assurance Program assures the highest reliability and consistent performance.

ABSOLUTE MAXIMUM RATING (Ambient Temperature $T_a=25^\circ\text{C}$)

Item	Symbol	Condition	Rating	Unit
Drain-Source Voltage	V_{DS}		15	V
Gate-Source Voltage	V_{GS}		-5	V
Total Power Dissipation	P_{tot}	$T_c = 25^\circ\text{C}$	15	W
Storage Temperature	T_{stg}		-65 to +175	$^\circ\text{C}$
Channel Temperature	T_{ch}		175	$^\circ\text{C}$

Eudyna recommends the following conditions for the reliable operation of GaAs FETs:

1. The drain-source operating voltage (V_{DS}) should not exceed 10 volts.
2. The forward and reverse gate currents should not exceed 19.4 and -2.0 mA respectively with gate resistance of 100 Ω .
3. The operating channel temperature (T_{ch}) should not exceed 145 $^\circ\text{C}$.

ELECTRICAL CHARACTERISTICS (Ambient Temperature $T_a=25^\circ\text{C}$)

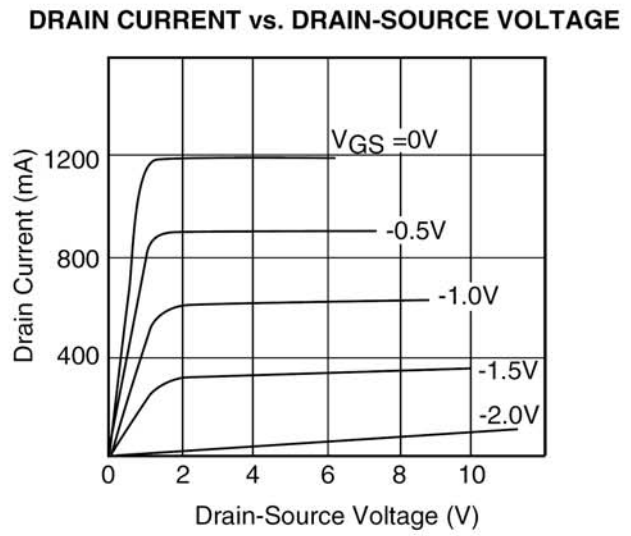
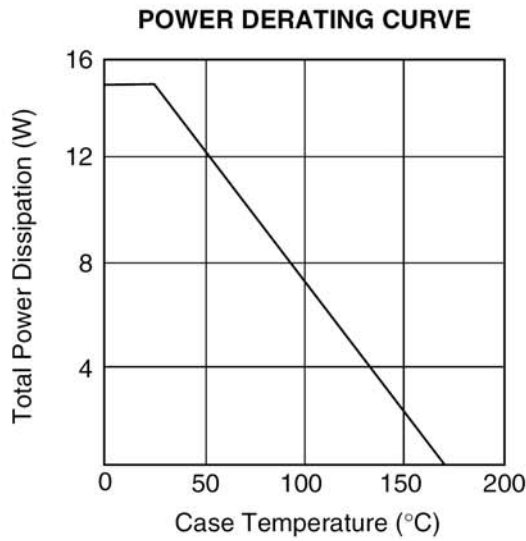
Item	Symbol	Test Conditions	Limit			Unit
			Min.	Typ.	Max.	
Saturated Drain Current	I_{DSS}	$V_{DS} = 5\text{V}, V_{GS} = 0\text{V}$	-	1200	1800	mA
Transconductance	g_m	$V_{DS} = 5\text{V}, I_{DS} = 800\text{mA}$	-	600	-	mS
Pinch-off Voltage	V_p	$V_{DS} = 5\text{V}, I_{DS} = 60\text{mA}$	-1.0	-2.0	-3.5	V
Gate Source Breakdown Voltage	V_{GSO}	$I_{GS} = -60\mu\text{A}$	-5	-	-	V
Output Power at 1dB G.C.P.	P_{1dB}	$V_{DS} = 10\text{V}$ $I_{DS} = 0.6I_{DSS}$ (Typ.), $f = 2.3\text{GHz}$	34.5	35.5	-	dBm
Power Gain at 1dB G.C.P.	G_{1dB}		10.5	11.5	-	dB
Power-added Efficiency	η_{add}		-	46	-	%
Thermal Resistance	R_{th}		Channel to Case	-	7.5	10

CASE STYLE: ME

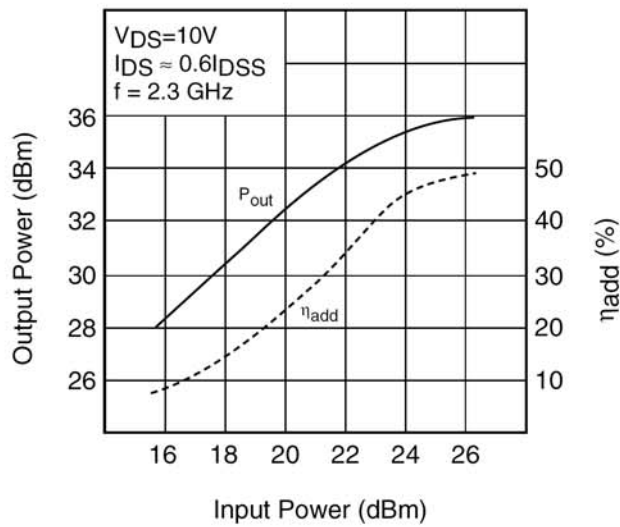
G.C.P.: Gain Compression Point

FLL357ME

L-Band Medium & High Power GaAs FET

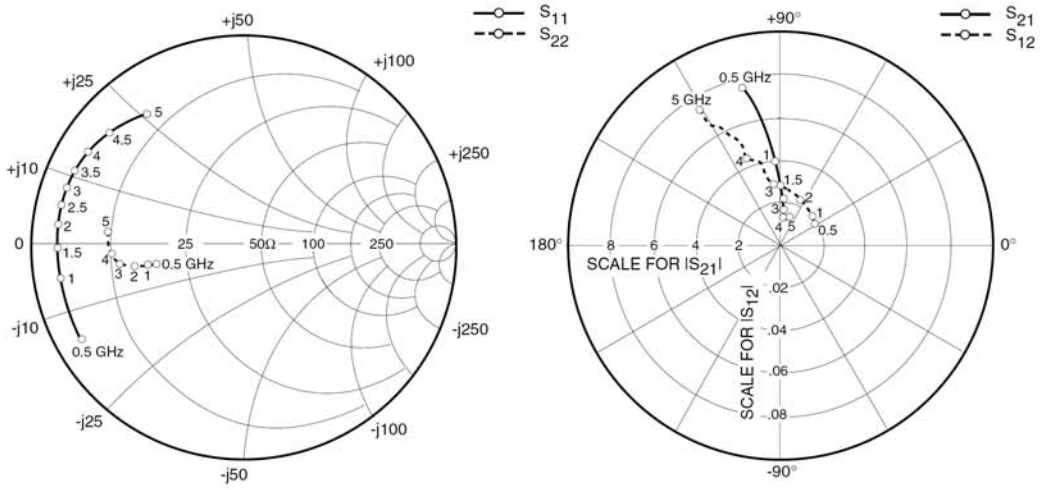


OUTPUT POWER vs. INPUT POWER



FLL357ME

L-Band Medium & High Power GaAs FET



S-PARAMETERS

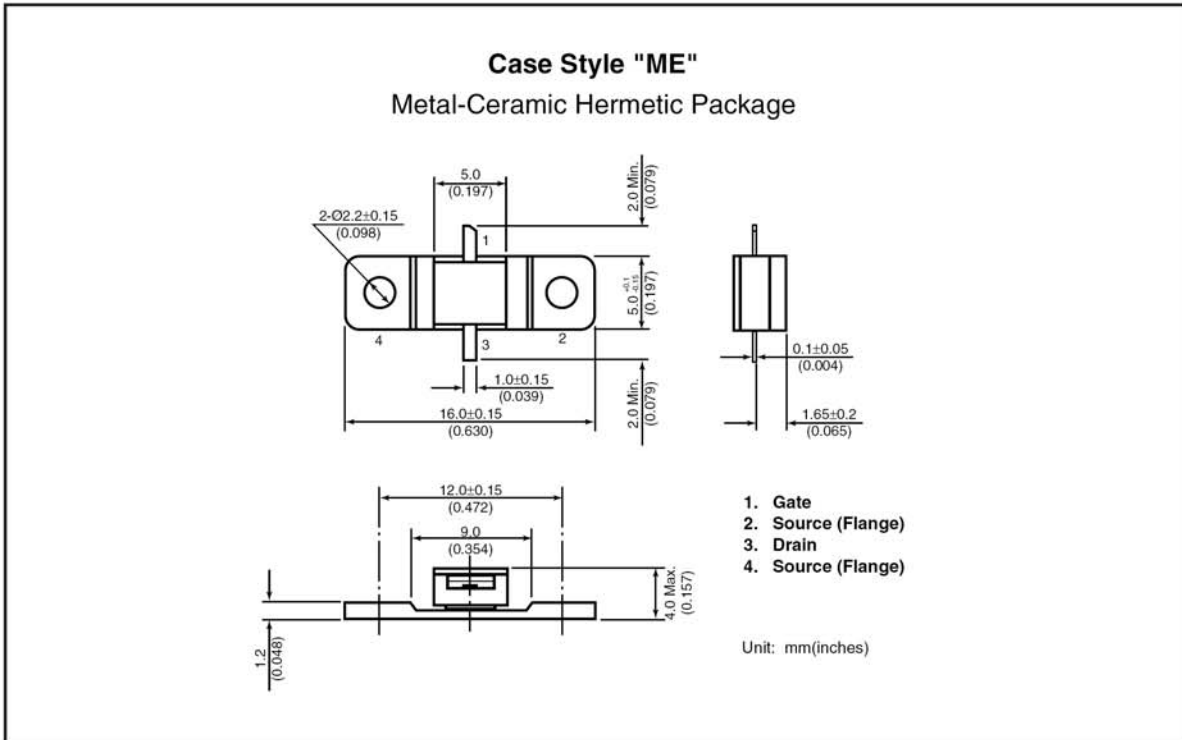
$V_{DS} = 10V, I_{DS} = 720mA$

FREQUENCY (MHZ)	S11		S21		S12		S22	
	MAG	ANG	MAG	ANG	MAG	ANG	MAG	ANG
500	.890	-149.0	7.584	103.7	.019	30.4	.427	-167.0
1000	.881	-169.3	3.963	94.3	.020	36.9	.461	-167.5
1500	.883	-179.0	2.747	90.3	.022	50.9	.491	-168.0
2000	.883	173.9	2.099	87.5	.023	64.9	.529	-168.1
2500	.882	168.1	1.708	87.1	.027	81.5	.560	-168.9
3000	.879	162.5	1.515	86.2	.028	94.6	.592	-170.5
3500	.872	156.7	1.304	86.6	.039	103.3	.613	-172.9
4000	.858	149.8	1.366	84.3	.044	111.8	.624	-175.1
4500	.826	140.4	1.223	81.5	.052	111.2	.639	-179.1
5000	.768	126.9	1.303	76.6	.074	120.7	.639	175.1

Eudyna

FLL357ME

L-Band Medium & High Power GaAs FET



For further information please contact:

Eudyna Devices USA Inc.

2355 Zanker Rd.
San Jose, CA 95131-1138, U.S.A.
TEL: (408) 232-9500
FAX: (408) 428-9111
www.us.eudyna.com

Eudyna Devices Europe Ltd.

Network House
Norreys Drive
Maidenhead, Berkshire SL6 4FJ
United Kingdom
TEL: +44 (0) 1628 504800
FAX: +44 (0) 1628 504888

Eudyna Devices Asia Pte Ltd.

Hong Kong Branch
Rm. 1101, Ocean Centre, 5 Canton Rd.
Tsim Sha Tsui, Kowloon, Hong Kong
TEL: +852-2377-0227
FAX: +852-2377-3921

Eudyna Devices Inc.

Sales Division
1, Kanai-cho, Sakae-ku
Yokohama, 244-0845, Japan
TEL: +81-45-853-8156
FAX: +81-45-853-8170

CAUTION

Eudyna Devices Inc. products contain **gallium arsenide (GaAs)** which can be hazardous to the human body and the environment. For safety, observe the following procedures:

- Do not put this product into the mouth.
- Do not alter the form of this product into a gas, powder, or liquid through burning, crushing, or chemical processing as these by-products are dangerous to the human body if inhaled, ingested, or swallowed.
- Observe government laws and company regulations when discarding this product. This product must be discarded in accordance with methods specified by applicable hazardous waste procedures.

Eudyna Devices Inc. reserves the right to change products and specifications without notice. The information does not convey any license under rights of Eudyna Devices Inc. or others.

© 2004 Eudyna Devices USA Inc.
Printed in U.S.A.

Eudyna

Vedlegg 2 – Datablad, Fujitsu FLL351ME

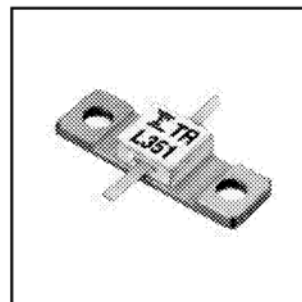
FLL351ME

L-Band Medium & High Power GaAs FETs



FEATURES

- High Output Power: $P_{1dB}=35.5\text{dBm}$ (Typ.)
- High Gain: $G_{1dB}=11.5\text{dB}$ (Typ.)
- High PAE: $\eta_{add}=46\%$ (Typ.)
- Proven Reliability
- Hermetically Sealed Package



DESCRIPTION

The FLL351ME is a Power GaAs FET that is specifically designed to provide high power at L-Band frequencies with gain, linearity and efficiency superior to that of silicon devices. The performance in multitone environments for Class AB operation make them ideally suited for base station applications. This device is assembled in hermetic metal/ceramic package.

Fujitsu's stringent Quality Assurance Program assures the highest reliability and consistent performance.

ABSOLUTE MAXIMUM RATING (Ambient Temperature $T_a=25^\circ\text{C}$)

Item	Symbol	Condition	Rating	Unit
Drain-Source Voltage	V_{DS}		15	V
Gate-Source Voltage	V_{GS}		-5	V
Total Power Dissipation	P_{tot}	$T_c = 25^\circ\text{C}$	15	W
Storage Temperature	T_{stg}		-65 to +175	$^\circ\text{C}$
Channel Temperature	T_{ch}		175	$^\circ\text{C}$

Fujitsu recommends the following conditions for the reliable operation of GaAs FETs:

1. The drain-source operating voltage (V_{DS}) should not exceed 10 volts.
2. The forward and reverse gate currents should not exceed 4.0 and -2.0 mA respectively with gate resistance of 100Ω .

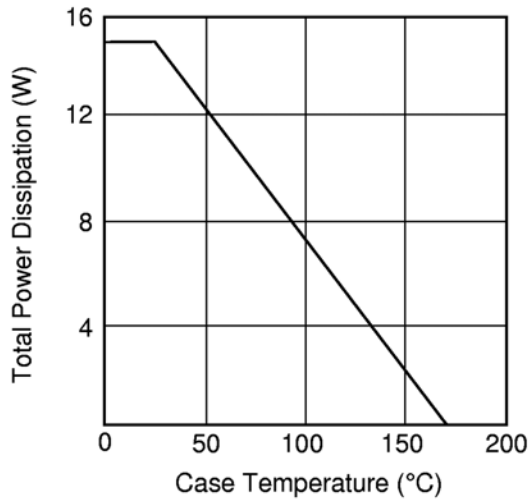
ELECTRICAL CHARACTERISTICS (Ambient Temperature $T_a=25^\circ\text{C}$)

Item	Symbol	Test Conditions	Limit			Unit
			Min.	Typ.	Max.	
Saturated Drain Current	I_{DSS}	$V_{DS} = 5\text{V}, V_{GS} = 0\text{V}$	-	1200	1800	mA
Transconductance	g_m	$V_{DS} = 5\text{V}, I_{DS} = 800\text{mA}$	-	600	-	mS
Pinch-off Voltage	V_p	$V_{DS} = 5\text{V}, I_{DS} = 60\text{mA}$	-1.0	-2.0	-3.5	V
Gate Source Breakdown Voltage	V_{GSO}	$I_{GS} = -60\mu\text{A}$	-5	-	-	V
Output Power at 1dB G.C.P.	P_{1dB}	$V_{DS} = 10\text{V}$ $I_{DS} \approx 0.6I_{DSS}$ (Typ.), $f = 2.3\text{GHz}$	34.5	35.5	-	dBm
Power Gain at 1dB G.C.P.	G_{1dB}		10.5	11.5	-	dB
Power-added Efficiency	η_{add}		-	46	-	%
Thermal Resistance	R_{th}	Channel to Case	-	7.5	10	$^\circ\text{C/W}$

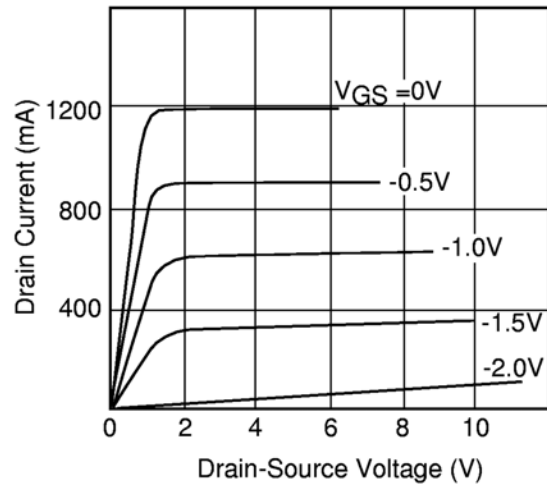
CASE STYLE: ME

G.C.P.: Gain Compression Point

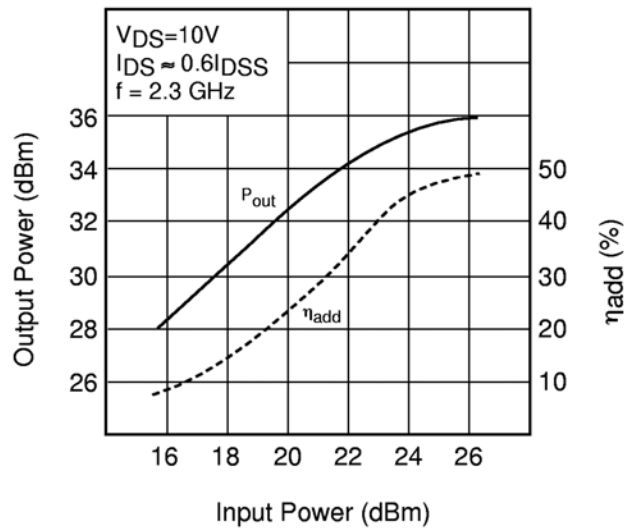
POWER DERATING CURVE



DRAIN CURRENT vs. DRAIN-SOURCE VOLTAGE

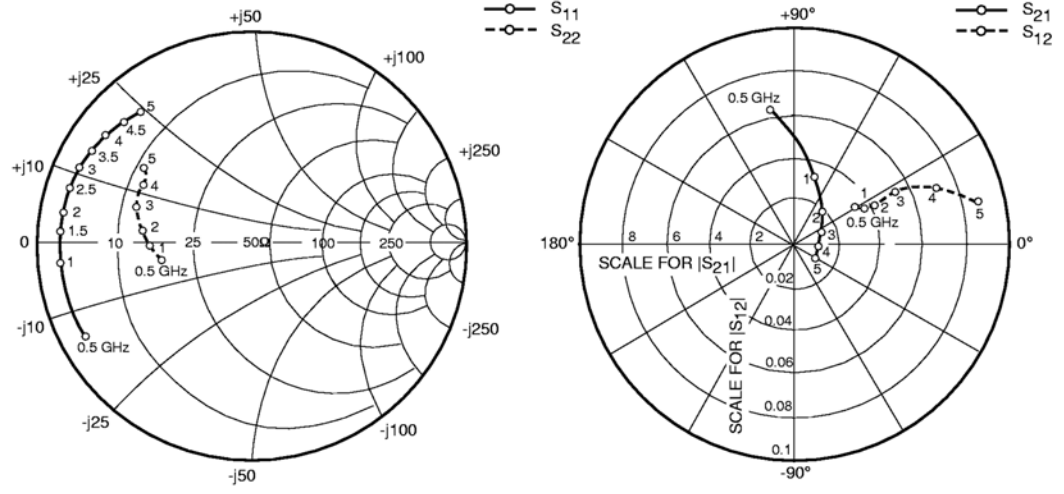


OUTPUT POWER vs. INPUT POWER



FLL351ME

L-Band Medium & High Power GaAs FETs



S-PARAMETERS

$V_{DS} = 10V, I_{DS} = 720mA$

FREQUENCY (MHZ)	S11		S21		S12		S22	
	MAG	ANG	MAG	ANG	MAG	ANG	MAG	ANG
100	.964	-72.8	17.142	139.4	.019	53.9	.326	-151.5
500	.879	-147.5	6.495	98.1	.030	25.4	.479	-170.8
1000	.899	-172.3	3.237	73.2	.033	20.7	.511	-179.5
1500	.902	176.6	2.174	56.9	.037	23.0	.532	175.4
2000	.901	168.3	1.652	42.8	.040	25.3	.554	170.7
2500	.899	161.5	1.352	30.1	.047	26.8	.577	166.3
3000	.895	155.1	1.156	17.6	.054	27.6	.602	161.2
3500	.888	148.4	1.017	5.5	.062	24.8	.615	155.1
4000	.879	141.8	.920	-5.7	.071	21.3	.621	149.5
4500	.869	134.6	.867	-15.5	.079	15.3	.615	147.4
5000	.850	126.6	.858	-27.2	.088	12.3	.659	143.9

Vedlegg 3 - Komponentverdier

Teori, formler og påstander er hentet fra kapittel 2 Teori.

8.3.1 Komponentverdier 10MHz

Sammenhengen mellom frekvens og vinkelfrekvens er hentet fra ligning (2.14) og gjengitt her

$$\omega = 2\pi f$$

For å se om forsterkeren oppfører seg slik man antar, er det fornuftig å konstruere den for lave frekvenser først og så konstruere en forsterker senere som er flyttet opp i frekvens. Ved 10MHz er $\omega = 62,83 \cdot 10^6$.

Med $R = 50\Omega$, får man $B = 0,003672$ og ut fra ligning (2.2) blir $C = 5,84 \cdot 10^{-11} F$. Ved 10MHz vil de parasittiske kapasitansene til transistoren kunne neglisjeres slik at man kan anta $C = C_2$. Filteret i Figur 2.2 gir oss en frihetsgrad som fra ligning (2.3) for eksempel kan gi

$$L_0 = \frac{1}{\omega^2 C_0}$$

og velges $C_0 = 10 pF$ får vi $L_0 = 25,33 \mu H$.

For å bestemme den imaginære komponenten, X , for lasten vil

$$X = R \tan \Psi$$

fra ligning (2.4). Designet for optimal drift gir dette $X = 57,62\Omega$. Siden dette er en positiv verdi, vil den realiseres ved en spole, ΔL , og dermed gitt ved

$$jX = j\omega\Delta L$$

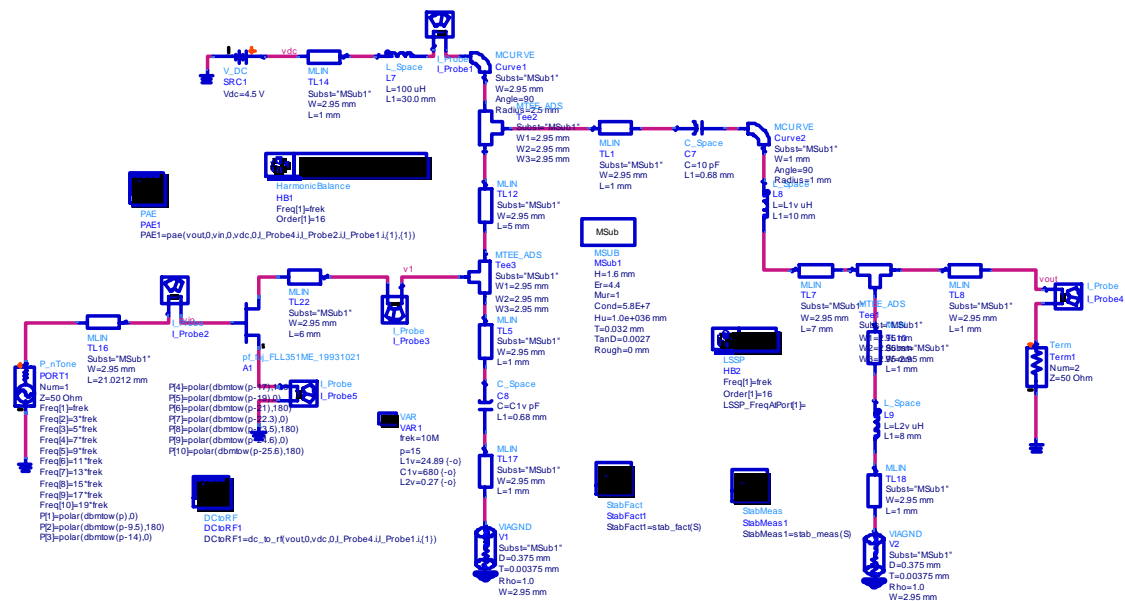
Dette gir $\Delta L = 0,92 \mu H$ og er inkludert i kretsen for å tune ut kapasitansen C og levere størst mulig effekt til lasten.

8.3.2 Komponentverdier 1,6GHz

Når man har verifisert at forsterkeren fungerer som den skal på lave frekvenser, flyttes operasjonsområdet til en høyere frekvens for å se på karakteristikken der. Ut fra ligning (2.14) og ønsket frekvens, er nå $\omega = 1,005 \cdot 10^{10}$.

Med $R = 50\Omega$, vil B fremdeles være $0,003672$ og $C = 3,65 \cdot 10^{-13} F$. Ved $1,6\text{GHz}$ kan man ikke lengre neglisjere de parasittiske kapasitansene representert ved C_1 . Om man tar utgangspunkt i at Ψ er konstant og dermed lik X som beregnet ovenfor, gir dette $\Delta L = 5,73\text{nH}$. Siden man ikke vet hvilke kapasitanser transistoren inneholder vet man heller ikke hvordan jX realiseres. Det kan derfor bli nødvendig å justere denne komponenten. Med $C_0 = 10\text{pF}$, gir ligning (2.3) $L_0 = 1\text{nH}$.

Vedlegg 4 - Skjemategning



Figur 8.1 Skjemategning for 10MHz

$$\frac{j\omega L_1}{50} = 0.44$$

Kondensator i serie trekker reaktansen ned igjen

$$\frac{1}{j\omega C_2} = -0.1$$

før kondensator i parallell reduserer admittansen

$$\frac{1}{j\omega C_1} = -994.7$$

og

$$Y_{C_1} = -\frac{50}{994.7} = -0.05$$

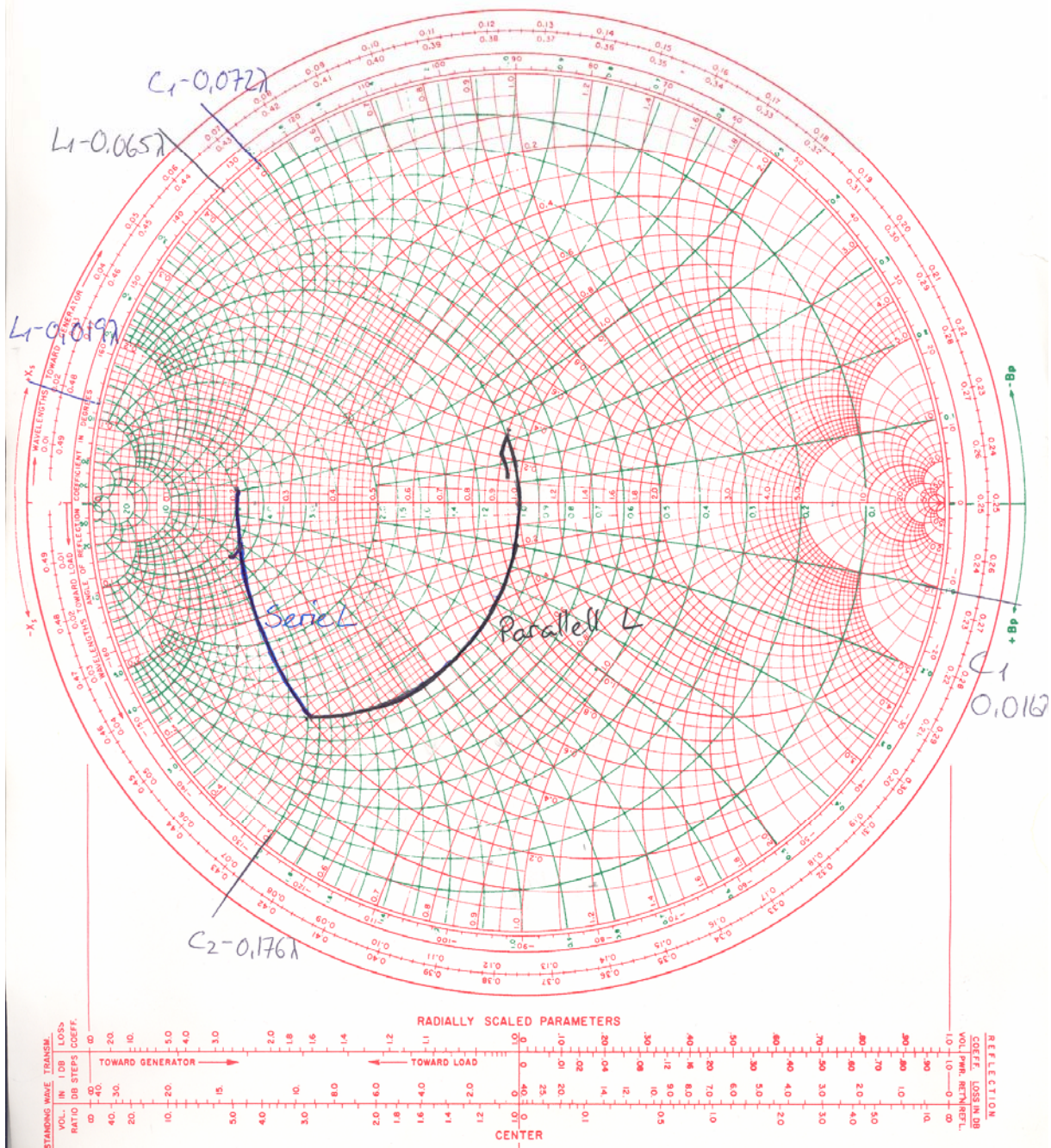
Som vist med blå strek i *Figur 8.3*, gir dette ganske dårlig tilpasning, men om spolen i filteret plasseres i parallell i stedet for i serie vil impedansen trekkes opp langs samme linje fra effekten av C_3 og man vil bevege seg tilbake gjennom sentrum av diagrammet. Dette er vist med svart strek i *Figur 8.3*. For spolen i parallell må vi bruke admittanssirklene som gir

$$Y_{L_1} = \frac{50}{22.1} = 2.3$$

Verdien av C_3 er som beregnet ovenfor og kondensatorene ved draintilkoblingen er såpass små at de ikke utgjør store endringer, men bedrer tilpasningen litt. Beregningen av disse er ikke vist her, men man kan se at dette gir veldig god tilpasning mellom drain og utgangen og simuleringene viser også at man oppnår god effektivitet.

NAME	TITLE	DWG. NO.
SMITH CHART FORM ZY-01-N	ANALOG INSTRUMENTS COMPANY, NEW PROVIDENCE, N.J. 07974	DATE

NORMALIZED IMPEDANCE AND ADMITTANCE COORDINATES



Figur 8.3 Smithkart for beregning av tilpasning og linjelengder

8.5.2 Avlesning

8.5.2.1 Serie L

Når impedansene er funnet i Smithkartet kan linjelengdene leses av. Hvis vi først ser på de blå strekene i *Figur 8.3*, som er spole i serie så kan linjelengden for C_3 leses av som

$$L_{C_3} = 0.426\lambda - 0.25\lambda = 0.176\lambda$$

0.176λ tilsvarer 16.5mm for en bølgelengde på 9.375cm. For å få effekten av en seriespole må en høyohmig linje settes inn, og den må være kort i forhold til bølgelengden. Siden denne linja er tynnere enn ei 50Ω linje, vil referansen i Smithkartet endres og man må følge en impedanssirkel i stedet for admittans- og reaktanssirklene i Smithkartet. For å gjøre problemstillingen enklere er dataprogrammet Smith Chart V 2.02 brukt for å se hvilken impedans denne linja må ha. Programmet forteller oss at vi må ha ei 180Ω linje som er 0.019λ lang, noe som tilsvarer 1.8mm. Neste steg er DC blokken som er en diskret komponent så den trenger man ikke ta hensyn til her, men lengden av kondensatoren C_1 må beregnes. Fra *Figur 8.3* kan det leses av

$$L_{C_1} = 2 - 1.5 = 0.5 \Rightarrow L_{C_1} = 0.072\lambda$$

Dette tilsvarer ei linje på 6.75mm. Selv om resultatene fra kapittel **4.1 Forsterker ved 10MHz** viser at det er mulig å oppnå grei effektivitet ved å bruke ei høyohmig linje som seriespole gir denne mindre grad av fleksibilitet i forhold til tuning. Simuleringene viser at effektiviteten også blir høyere med linje i parallell så derfor er det uansett mer naturlig å velge dette alternativet.

8.5.2.2 Parallell L

Om man i stedet betrakter de svarte linjene vil lengden av C_3 være den samme som beregnet i kapittel **8.5.2.1 Serie L**, nemlig 16.5mm. Siden spolen nå er i parallell kan man bruke ei 50Ω linje og lese av fra Smithkartet at lengden er gitt av

$$L_{L_1} = 2 + 0.35 = 2.35 \Rightarrow L_{L_1} = 0.065\lambda$$

Lengden av spolen skal derfor være 6.1mm. DC blokken trenger man ikke bekymre seg for og lengden av C_1 finnes ved å lese av

$$L_{C_1} = 0.22 - 0.12 = 0.1 \Rightarrow L_{C_1} = 0.266\lambda - 0.25\lambda = 0.016\lambda$$

Lengden av C_1 skal da være 1.5mm.

Vedlegg 6 - Spoler

8.6.1 Spoler 10MHz

Ved 10MHz skal det lages to spoler, $L_1 = 24.89\mu H$ og $L_2 = 0.27\mu H$. For å unngå å få fysisk store spoler, vikles spolene rundt en ferritt og det kan være greit å bruke en toroide med stor A_L -verdi for L_1 . L_2 kan lett realiseres med en liten sylinderformet ferritt. Fordelen med denne er at ferritten kan skrues inn og ut for å finjustere induktansen. Fra ligning (2.9) kan antall viklinger beregnes når konstanten, A_L , er kjent. For toroidekjernen er denne 55.

$$N = \sqrt{\frac{24890}{55}} = 21.3$$

22 vindinger skulle da gi ønsket induktans. Ferritten som skal brukes har $A_L=6.5$ og dette gir

$$N = \sqrt{\frac{270}{6.5}} = 6.44$$

Til sammenligning vil L_1 , fra ligning (2.7), kreve 130 viklinger med en kjerne av luft som har radius 1cm og er 10cm lang

$$N = \sqrt{\frac{0.1 * 24.89 * 10^{-6}}{4.7 * 10^{-7} * 0.01^2 \pi}} = 129.8$$

Det er lett å forestille seg at spolen blir ugunstig stor uten hjelp av ferritter. Fordelen med å bruke en toroidkjerne er at spolen blir kompakt og man trenger færre viklinger som da reduserer tap i tråden.

For 1.6GHz skal spolen realiseres som mikrostripp.

Vedlegg 7 – Impedanstilpasning 10MHz

For å bedre tilpasningen ble refleksjonen på utgangen målt ved 10MHz med gateoffset på -3V. Det vil ikke bli helt rett, men kan gi en indikasjon på hva som må gjøres for å bedre tilpasningen. $5.6-j57.6\Omega$ ble målt, som betyr at kretsen er kapasitiv. Det kan leses fra *Figur 8.4* at en spole i parallell, etterfulgt av en spole i serie er en mulig løsning for å bedre tilpasningen. Dette gir

$$X_L = 0.88 - 0.3 = 0.58$$

og

$$L_1 = \frac{50}{0.58 * 2\pi * 10 * 10^6} = 1.4 \mu H$$

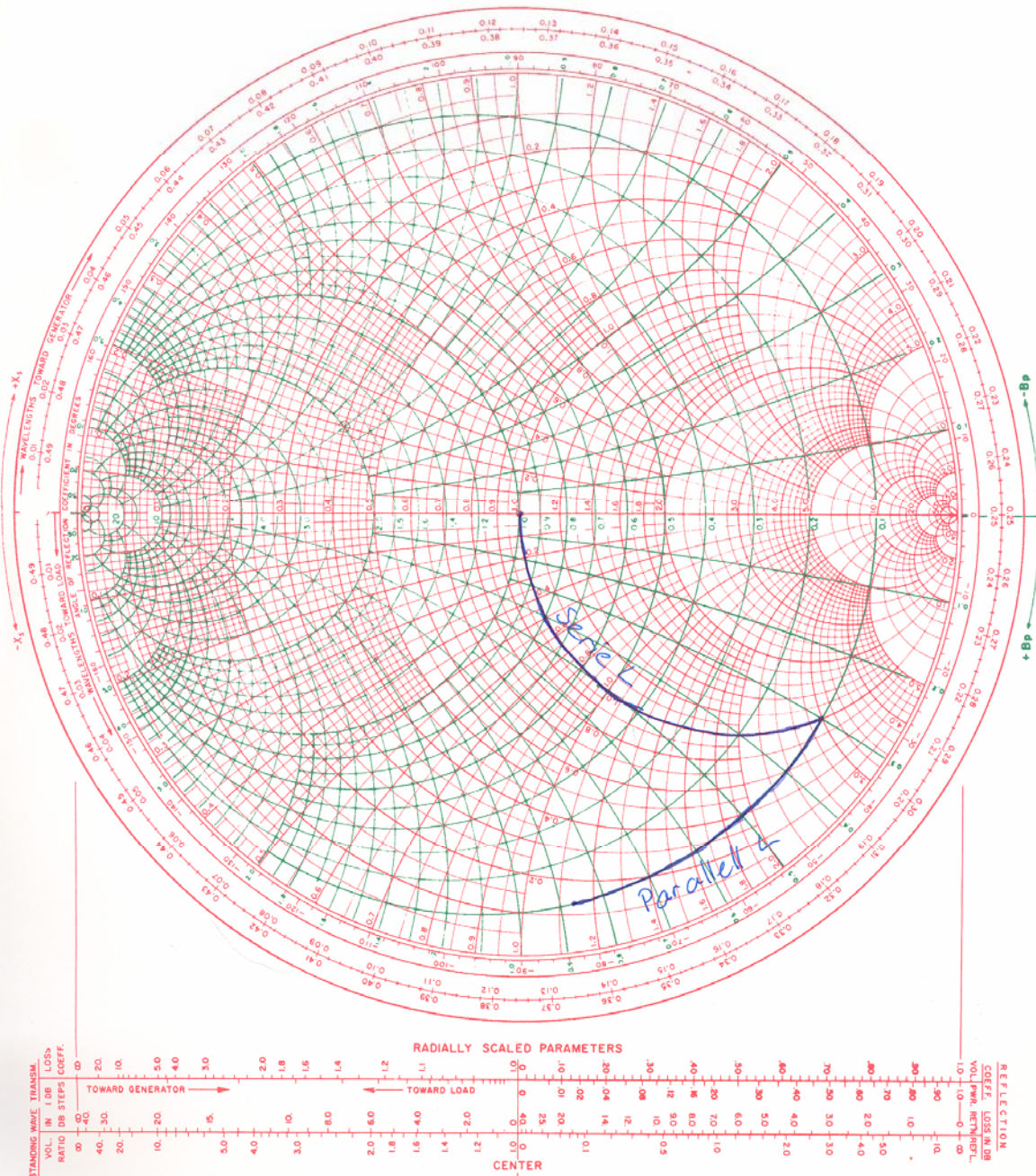
Når parallellspolen er bestemt kan seriespolen beregnes og man kan lese av Smithdiagrammet at reaktansen må økes med 3 for å oppnå impedanstilpasning.

$$L_2 = \frac{3 * 50}{2\pi * 10 * 10^6} = 2.4 \mu H$$

Spole i parallell etterfulgt av spole i serie bør bedre tilpasningen, men verdiene på disse må justeres siden dette gjelder når transistoren er avslått. Det er likevel nærliggende å tro at dette vil gi en indikasjon på hva som må gjøres for å tilpasse kretsen, også når transistoren er påslått.

NAME	TITLE	DWG. NO.
SMITH CHART FORM ZY-01-N	ANALOG INSTRUMENTS COMPANY, NEW PROVIDENCE, N.J. 07974	DATE

NORMALIZED IMPEDANCE AND ADMITTANCE COORDINATES



COPYRIGHT 1970 BY ANALOG INSTRUMENTS COMPANY, NEW PROVIDENCE, N.J.

Figur 8.4 Smithdiagram for impedanstilpasning

Vedlegg 8 – Tabeller

V_{dc} (V)	I_{dc} (mA)	P_{dc} (W)	V_{out} (V)	P_{out} (mW)	η (%)	Tilsynelatende η (%)
3	157.1	0.47	2.4	58	12.3	12.8
4	188.1	0.75	2.69	72	9.6	12.7
5	226	1.13	3.32	110	9.7	13.4
6	270	1.62	3.48	120	9.6	12.3
7	300.2	2.1	3.64	132	6.3	13.7
8	330	2.64	3.8	144	5.45	10.9
9	362.2	3.26	3.84	147	4.5	12.8
10	383.3	3.84	3.92	154	4	13.1

Tabell 8.1 Effektivitet ved 10MHz og tilsynelatende effektivitet

V_{in} (V_{pp})	P_{dc} (W)	P_{out} (mW)	η_{dc} (%)
1	1.44	66	4.6
1.2	1.27	74	5.8
1.5	1.13	83	7.3
2	0.87	88	10.1
2.5	0.82	92	1.3
3	0.78	90	11.5
3.5	0.75	90	12
4	0.74	90	12.2
4.5	0.74	90	12.2
5	0.74	90	12.2
5.5	0.75	90	12
6	0.75	90	12

Tabell 8.2 Sveip av inngangsspenning, 10MHz

Frekvens (MHz)	P_{dc} (W)	P_{out} (mW)	η_{dc} (%)
9	0.67	31	4.6
9.2	0.69	42	6.1
9.5	0.74	68	9.2
10	0.74	90	12.2
11	0.66	62	9.4
11.5	0.65	45	6.9
12	0.66	32	4.8

Tabell 8.3 Båndbreddesveip, 10MHz

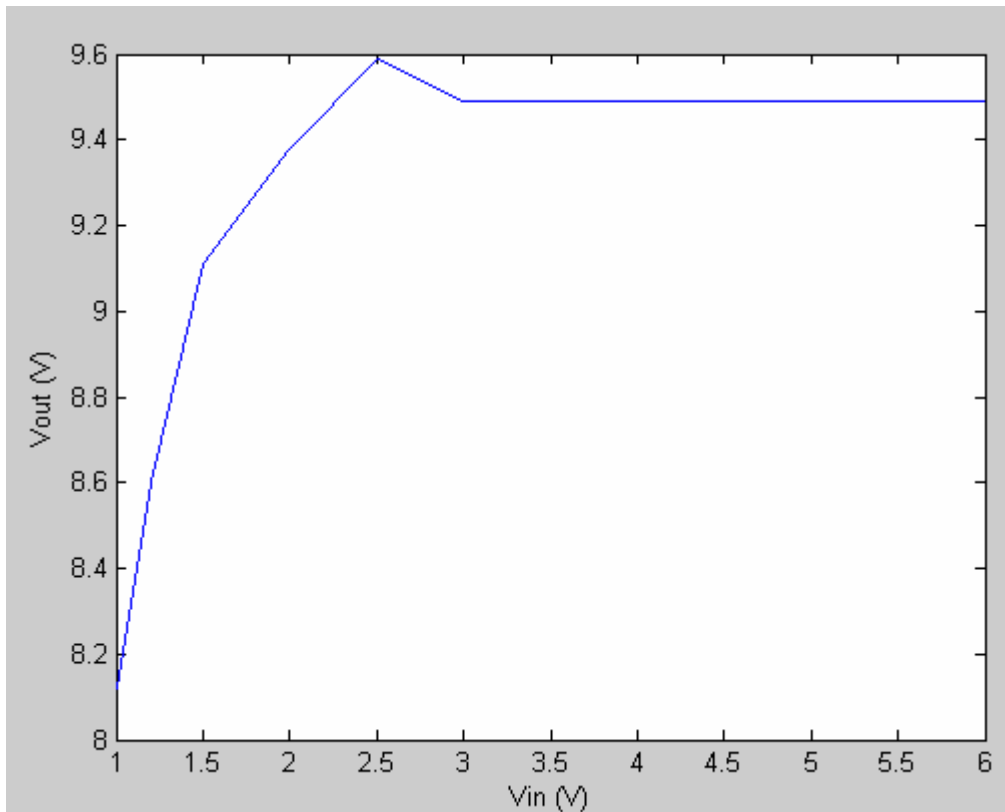
P_{in} (dBm)	Korrigert for dempeledd P_{out} (dBm)	P_{dc} (dBm)	η_{dc} (%)	η_{PAE} (%)
-10	-7.73	30.2	0.016	0.016
-5	-0.43	30.2	0.086	0.086
0	4.43	30.2	0.26	0.26
5	9.44	30.1	0.86	0.86
10	14.76	29.9	3.05	3.02
15	19.75	29.7	10.15	9.8
20	24.5	29.6	30.97	27.9
25	27.8	29.5	66.95	48.27

Tabell 8.4 Sveip av inngangseffekt, 1.6GHz

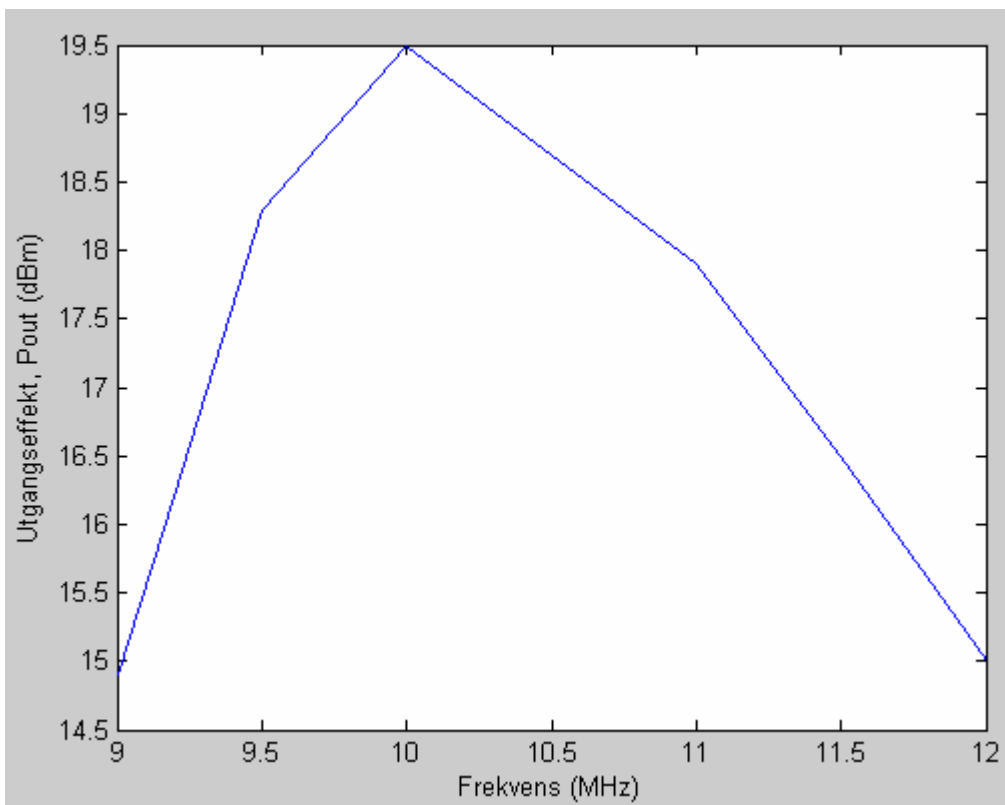
Frekvens (GHz)	P_{out} (dBm)	P_{dc} (dBm)	η_{dc} (%)
0.8	26.05	27.7	68.3
1	27.25	29.8	55.6
1.1	27.5	30.3	52.6
1.2	27.6	30.7	48.8
1.4	27.8	30.6	51.9
1.6	27.8	29.5	67
1.9	24.9	27.1	61.8
2	23.3	27.4	38.9
2.2	21.45	28.7	18.9

Tabell 8.5 Båndbreddesveip, 1.6GHz

Vedlegg 9 – Figurer

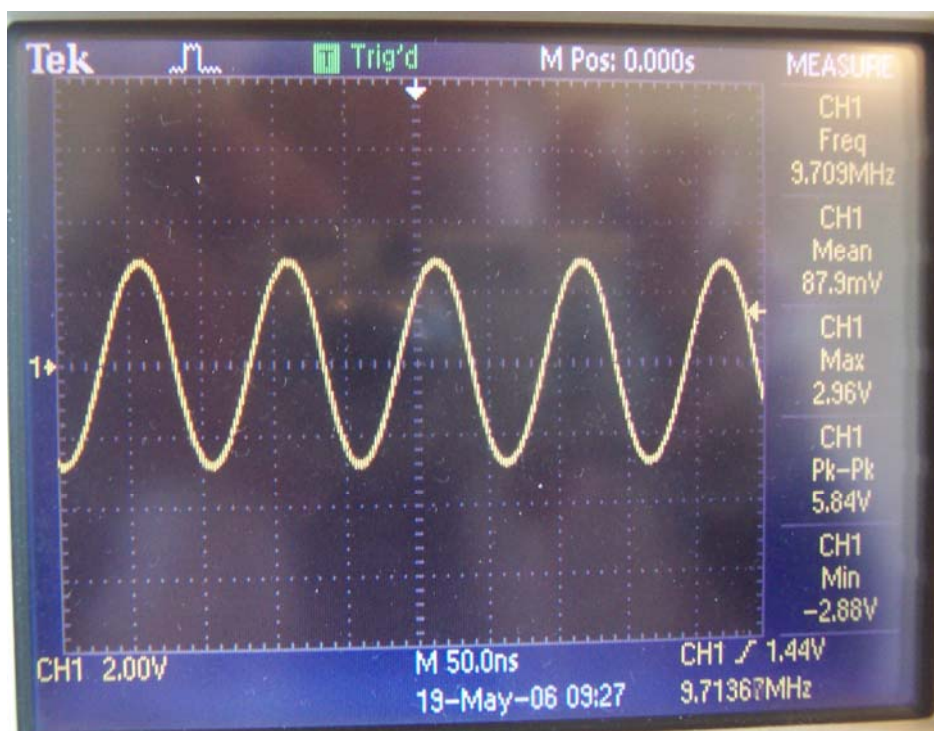


Figur 8.5 Inngangs/utgangsspenning, 10MHz

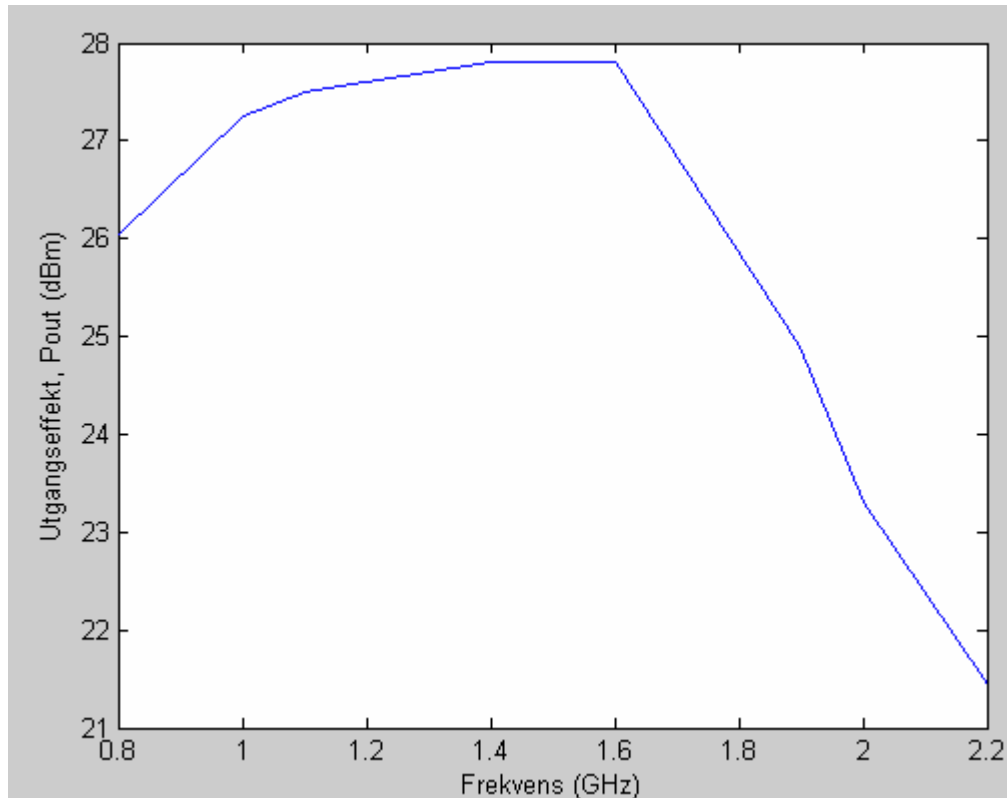


Figur 8.6 Utgangseffekt for beregning av båndbredde, 10MHz

Figur 8.6 er plottet ut fra Tabell 8.3 og ligning (5.1).

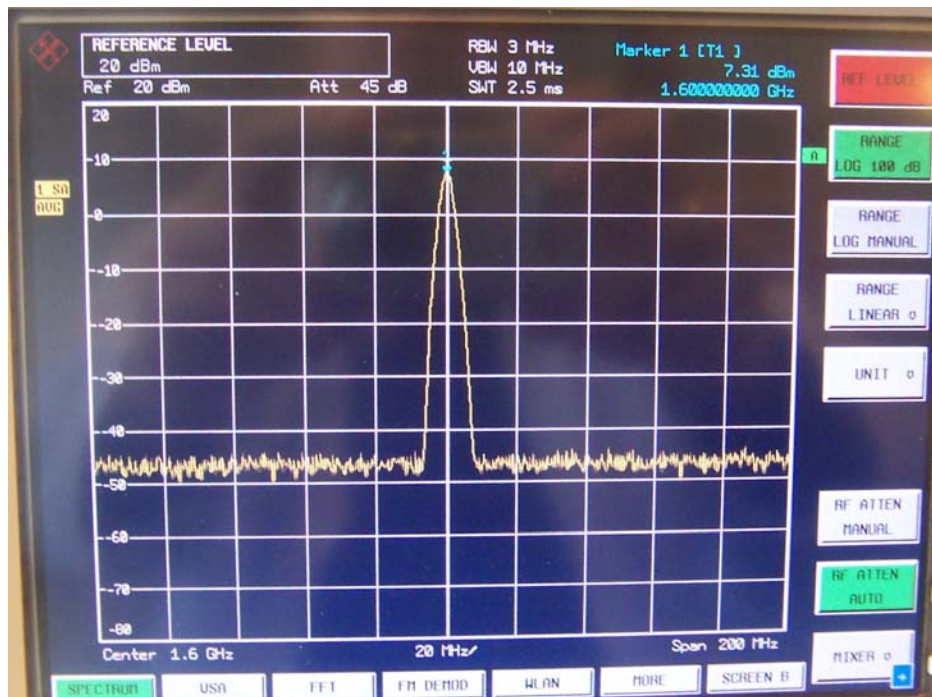


Figur 8.7 Utgangssignal for 10MHz

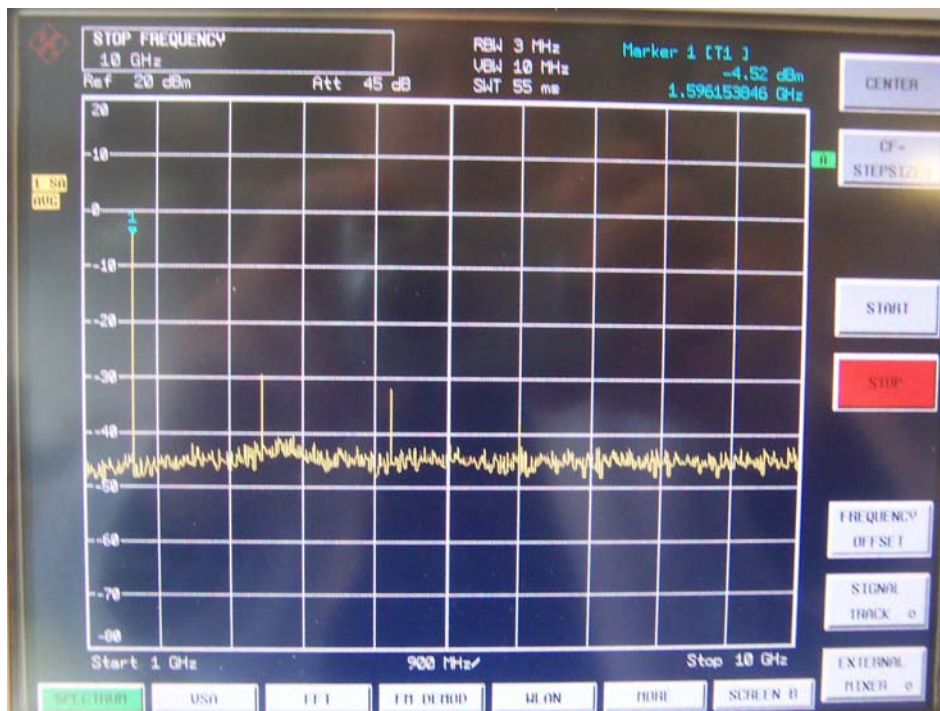


Figur 8.8 Utgangseffekt for beregning av båndbredde, 1.6GHz

Figur 8.8 er plottet fra Tabell 8.5 og ligning (5.1).



Figur 8.9 Utgangseffekt for 1.6GHz



Figur 8.10 FFT for utgangssignalet for 1.6GHz