

Høgskolen i Gjøviks rapportserie, 2001 nr 3

FPLD leverandører på verdensbasis En grunnleggende oversiktsundersøkelse

Halgeir Leiknes
Avdeling for Teknologi

**Gjøvik 2001
ISSN 0806-3176**

Forord

FPLD=Field Programmable Logic Devices

Anvendelsen av FPLD kretser har økt sterkt de siste årene. Særlig innen prototype utvikling er disse integrerte kretsene et nyttig utviklings verktøy.

Denne rapporten er utviklet for å få en liten oversikt over dagens FPLD leverandører/produsenter.

Rapporten vil bli benyttet som læremiddel i faget Digitalteknikk II - S352E.
Studentversjon av rapporten av 22. april 2001 er allerede anvendt.

Det rettes en stor takk til studentene Jan Westgård, Simen Andre Aasberg, Karl Otto Oppegård, Ivar Johnsrød, Roger Ekeberg, Elin Engelien og Anders Hansen for deres bidrag til denne rapporten.

Eventuelle feil og mangler i denne rapporten påtar vi oss ikke noe ansvar for.

HIG 13. september 2001

Halgeir Leiknes

HØGSKOLEN I GJØVIK
Avdeling for teknologi
Postboks 191
2802 Gjøvik

tlf sentr. : 61 13 51 00
fax (AT): 61 13 52 40



Innholdsfortegnelse

FORORD	2
INNHOLDSFORTEGNELSE.....	3
INNLEDNING.....	4
ACTEL CORPORATION.....	5
SELSKAPET	5
TEKNOLOGI.....	6
KRETSER.....	7
ALTERA CORPORATION.....	8
SELSKAPET	8
TEKNOLOGI.....	8
KRETSER.....	9
ATMEL CORPORATION.....	10
SELSKAPET	10
TEKNOLOGI.....	11
KRETSER.....	12
CYPRESS	13
SELSKAPET	13
TEKNOLOGI.....	14
LATTICE.....	16
SELSKAPET	16
TEKNOLOGI / KRETSER	17
LUCENT TECHNOLOGIES.....	18
SELSKAPET	18
TEKNOLOGI.....	19
KRETSER.....	20
QUICKLOGIC.....	21
SELSKAPET	21
TEKNOLOGIEN	21
KRETSER.....	22
TRISCEND CORPORATION.....	24
SELSKAPET	24
TEKNOLOGI.....	24
KRETSER.....	25
XILINX	26
SELSKAPET	26
TEKNOLOGI.....	26
KRETSER.....	27
VEDLEGG 1.....	28
UTGANGSPUNKT FOR UNDERSØKELSEN	28

Innledning

Denne rapporten er et forsøk på å gi litt generell informasjon om forskjellige FPLD produsenter og hva denne teknologien inneholder. Denne rapporten er laget på bakgrunn av opplysninger hentet fra informasjon på nettet til de forskjellige produsentene. Rapporten er et forsøk på å systematisere de forskjellige typene FPLD kretser som finnes pr i dag.

Rapporten tar for seg de forskjellige leverandørene og deres teknologi. Deretter kommer en oppstilling av de forskjellige kretsene som de har i sitt produktspesker innen FPLD kategorien.

Opplistingen er alfabetisk etter navn på produsentene.

Det kan være at enkelte produsenter er utelatt eller at alle typer FPLD ikke er tatt med for den enkelte produsent.

Actel Corporation

Selskapet



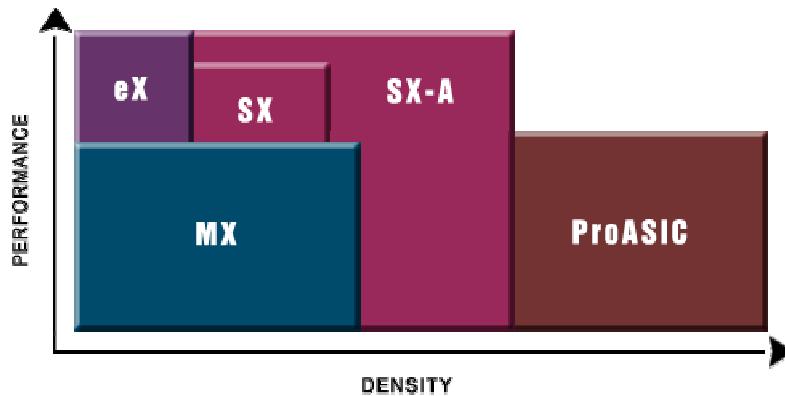
Actel designer, utvikler og markedsfører FPGA-er med tilhørende design og utviklings software og hardware verktøy. Actel sine FPGA er basert på antifuse teknologi og har introdusert ProASIC familien av reprogrammerbare FPGA-er basert på flash teknologien.
Ledes av John C. East President & CEO.

Adresse hovedkontor:	Norsk forhandler:	Norsk forhandler:
Actel Corporation 955 East Arques Avenue Sunnyvale, CA94086 USA	ACAL Norge Vik Torg Postboks 74 3529 Royse tlf: 32 16 20 60	Arrow Norge AS Trygve Nilsens v 8 Postboks 92, Furuset 1001 Oslo tlf: 21 30 65 00
Hjemmeside: www.actel.com	www.acal.no	

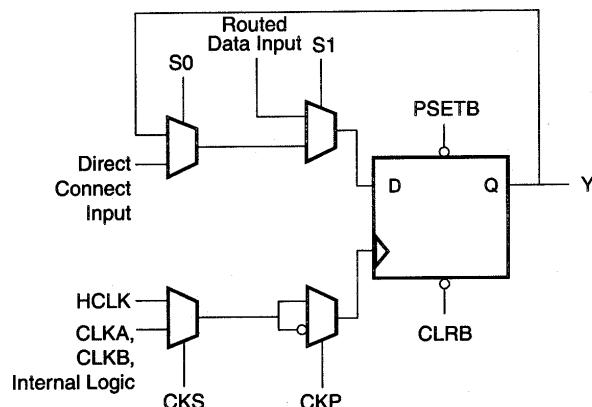
Teknologi

Kretstypene eX, SX-A / SX og MX er basert på antifuse teknologi. Krettypen ProASIC er basert på Flash teknologi.

I valget av type teknologi vil tetthet i antall gater komme opp mot ytelsen. Figuren under illustrerer de forskjellige familiene opp mot hverandre med tanke på tetthet og ytelse.

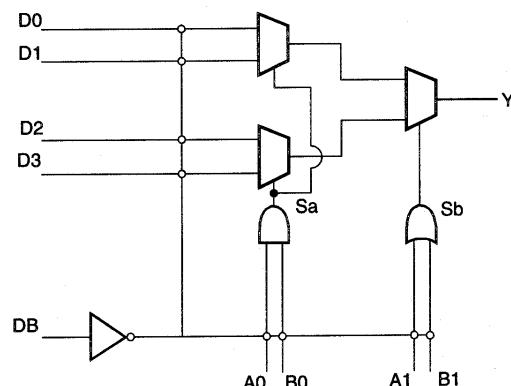


eX familien benytter to typer logiske celler. Register cellen (R-cell) og kombinatorisk celle (C-cell). R-cellene viktigste oppgave er at en kan velge polaritet på klokka fra en register-register basis. Klokka kan velges fra en rutet klokke eller fra klokke kilden (krystallet).



Figur: R-celle

C-cellene sørger for at en kan velge forskjellige kombinatoriske løsninger/funksjoner. Antall kombinatoriske funksjoner som kan realiseres er øket fra ca 800 til ca 4000 mulighetet i eX arkitekturen.



Figur: C-celle

Kretser

eX familien har fra 3.000-12.000 gater. Klokke hastighet internt er 330 MHZ (240 MHz system ytelse). Opp til 130 bruker programmerbare I/O er. Opp til 256 flip-flopper. Benytter 0.22 μ CMOS teknologi. Type innpakninger som er tilgjengelig er TQ64, TQ100, CS49 og CS128.

Krets	Gates	Registre	Celler	I/O	Pris	Annet
eX64	3.000	64	128	81		
eX128	6.000	128	256	97		
eX256	12.000	256	512	130		

SX familien har fra 12.000-48.000 gater. Klokkehastighet internt er 320 MHz. Opp til 249 bruker programmerbare I/O er. Opp til 1080 flip-flopper. Benytter 0.35 μ CMOS teknologi. Type innpakning som er tilgjengelig er PLCC84, PQFP208, VQFP100, TQFP144, TQFP176, PBGA313, PBGA329 og FBGA144.

Krets	Gates	Registre	Celler	I/O	Pris	Annet
A54SX08	12.000	256	512	130		
A54SX16	24.000	528	924	175		
A54SX16P	24.000	528	924	175		
A54SX32	48.000	1.080	1800	249		

MX familien har fra 2.000-36.000 gater. Klokkehastighet er 250 MHz i ytelse. Opp til 202 bruker programmerbare I/O er. Opp til 2,5 Kbit med konfigurerbar Dual-Port SRAM. 100 MHZ FIFO. Type innpakning som er tilgjengelig er PL44, PL68, PL84, PQ100, PQ160, PQ208, PQ240, VQ80, VQ100, TQ176, BG272, CQ208 og CQ256. LM=Logic Modules

Krets	Gates	LM	Celler	I/O	Pris	Annet
A40MX02	2.000	295	147	57		
A40MX04	4.000	547	273	69		
A42MX09	9.000	336	516	104		
A42MX16	16.000	608	928	140		
A42MX24	24.000	912	1410	176		
A42MX36	36.000	1184	1822	202		

ProASIC familien har fra 98.000-473.000 gater. Klokkehastighet internt er 250 MHz. Opp til 446 bruker programmerbare I/O er. Opp til 26.880 flip-flopper. Benytter 0.25 μ LVCMOS teknologi. Type innpakning som er tilgjengelig er PQFP208, PBGA272, PBGA456 og FBGA580.

Krets	Gates	FF	Celler	I/O	Pris	Annet
A500K050	98.000	5.376	5.376	210		
A500K130	287.000	12.800	12.800	312		
A500K180	369.000	18.432	18.432	368		
A500K270	473.000	26.880	26.880	446		

Altera Corporation

Selskapet



Altera Corporation (Nasdaq: ALTR) ble grunnlagt i 1983. Altera var den første leverandøren av reprogrammerbare logiske kretser og er fortsatt et av verdens ledende firmaer innenfor dette markedet. Utvikler og markedsfører software og hardware slik som MAX+PLUS II og Quartus. De har ca. 500 kretser og tilbyr derfor et bredt sortiment som bør tilfredsstille nesten alle behov.

Adresse hovedkontor:	Norsk forhandler:
Altera Corporation 101 Innovation Drive San Jose California 95134 USA	Arrow MMd (A division of Arrow Norway AS) Amsosen N-5578 Nedre Vats Norway Tel: +47 52 76 33 85 Fax: +47 52 76 53 39
Hjemmeside: www.altera.com	

Teknologi

Altera tilbyr disse krets familiene:

ACEX, APEX, FLEX, MAX. Alle kretsene er ISP og er basert på CMOS teknologi.
ISP = In System Programmable.

Kretser

ACEX familien har 10.000 -100.000 gater.

Klokke hastighet 66MHZ og opp til 333 I/O er.

Tabell : ACEX krets familie

Krets	EP1K10	EP1K30	EP1K50	EP1K100
Gater	10,000	30,000	50,000	100,000
System gater	56,000	119,000	199,000	257,000
Logiske elementer	576	1,728	2,880	4,992
Array blokker	3	6	10	12
Totale RAM bit	12,288	24,576	40,960	49,152
I/O pinner	130	171	249	333

APEX familien har 100.000-1.5 millioner gater.

Data rate 840 Mbps.

Type innpakninger T144, F144, Q208, Q240, F324, B356, B652,F484, F672

Krets	Max System gates	Logic Elements	Maximum RAM Bits	Phase-Locked Loops (PLLs)
EP20K100C	263,000	4,160	53,248	2
EP20K200C	526,000	8,320	106,496	2
EP20K400C	1,052,000	16,640	212,992	4
EP20K600C	1,537,000	24,320	311,296	4
EP20K1000C	1,772,000	38,400	327,680	4
EP20K1500C	2,392,000	51,840	442,368	4

FLEX familien har 10.000-250.000 gater.

Klokke hastighet 115MHZ.

Disse typene av denne kretsfamilien finnes:

FLEX 10K

FLEX 10KE

FLEX 6000

FLEX 8000

MAX familien har 600-12.000 gater.

Klokke hastighet 144MHZ.

Tabell: MAX 7000 kretser

	EPM3032A	EPM3064A	EPM3128A	EPM3256A
Gater	600	1,250	2,500	5,000
Macroceller	32	64	128	256
I/O pinner	34	66	96	158

Tabell: MAX 9000 kretser

	EPM9320 EPM9320A	EPM9400	EPM9480	EPM9560 EPM9560A
Makroceller	320	400	480	560
Gater	6,000	8,000	10,000	12,000
I/O pinner	168	159	175	216

Atmel Corporation

Selskapet



Atmel corporation, startet i 1984, er en av verdens ledende i design, produsering og markedsføring av avanserte semiconductors, inkludert avansert logikk, miksede signaler og RF integrerte kretser. Atmel sine chips er produsert ved å bruke den mest avanserte wafer prosess, inkludert BiCMOS, CMOS og Silisium Germanium (SiGe) teknologier.

HOVEDKONTOR:	NORSKE FORHANDLERE:
ATMEL CORPORATION 2325 Orchard Parkway San Jose, CA 95131 TEL (408) 441-0311 FAX(408) 487-2600	ATMEL NORWAY Vestre Rosten 78 7075 Tiller
http://www.atmel.com	ACTE NC NORWAY AS Vestollveien 10c 2020 Skedsmokorset
	JAKOB HATTELAND ELECTRONICS AS Aamosen 5578 Nedre Vats

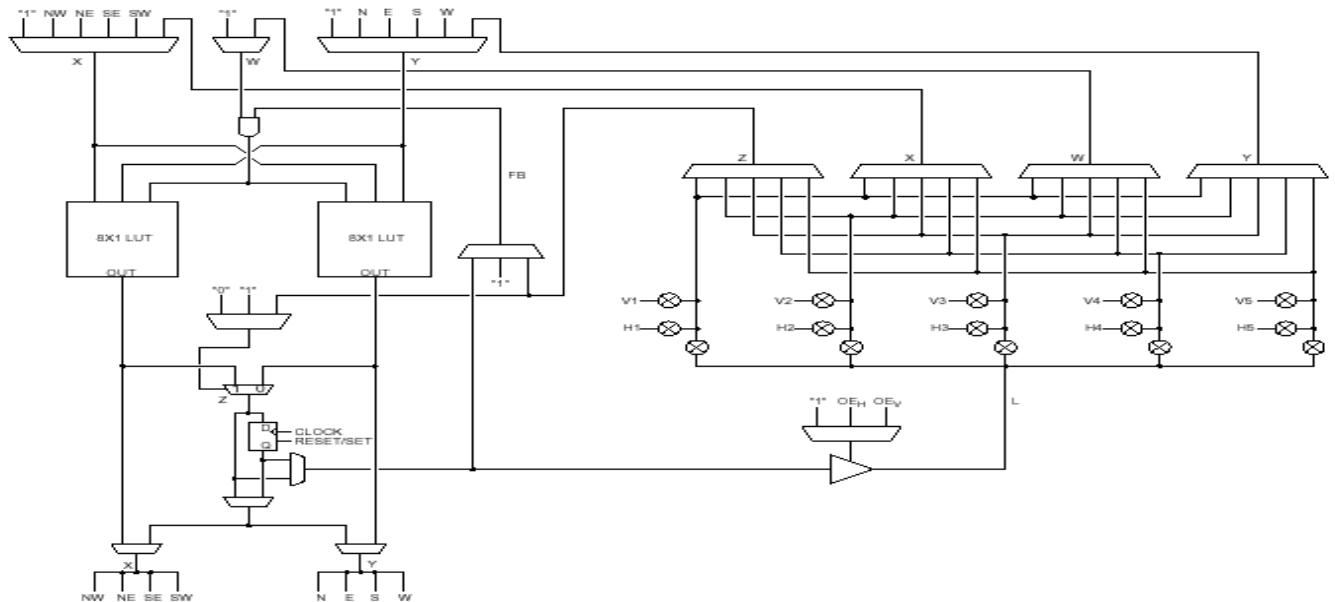
Teknologi

AT40K, ATF16V8B, AT22LV10, ATF1500A og ATV750B.

AT40K familien består av AT40K05, AT40K10, AT40K20 og AT40K40.

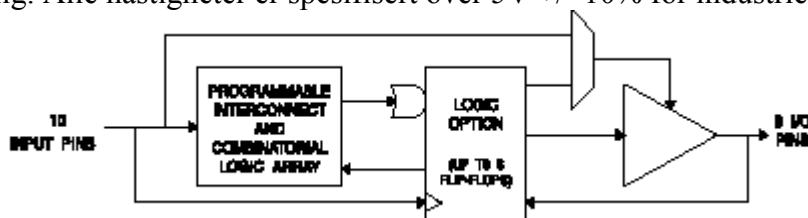
AT40K er en FPGA med LUT- basert celle arkitektur. Den har en 10 ns programmerbar synkron/asynkron, dual port/single port SRAM. Innretningen er støttet av 8 globale klokker og automatiske komponent generatorer. AT40K kan man få i standard pakker fra 84-pin PLCC til 475-pin BGA. Alle kan bruke 3V og 5V.

Figure 5. The Cell



ATF16V8B familien består av ATF16V8B, ATF16V8BQ og ATF16V8BQL.

ATF16V8B er en CMOS Programmable logic device (PLD). Hastigheter ned mot 7.5 ns er mulig. Alle hastigheter er spesifisert over 5V +/- 10% for industrier og 5V +/- 5% for private.

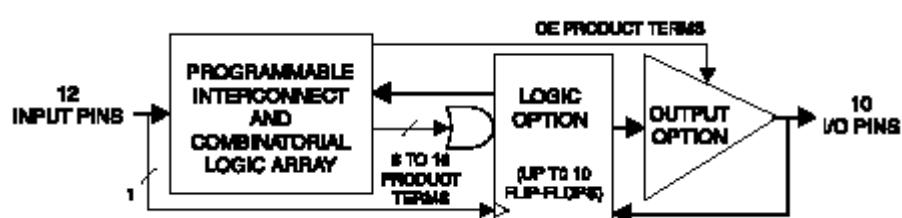


AT22LV10 familien består av AT22LV10 og AT22LV10L.

AT22LV10 er lav-spennings kompatible CMOS Programmable Logic Devices (PLD).

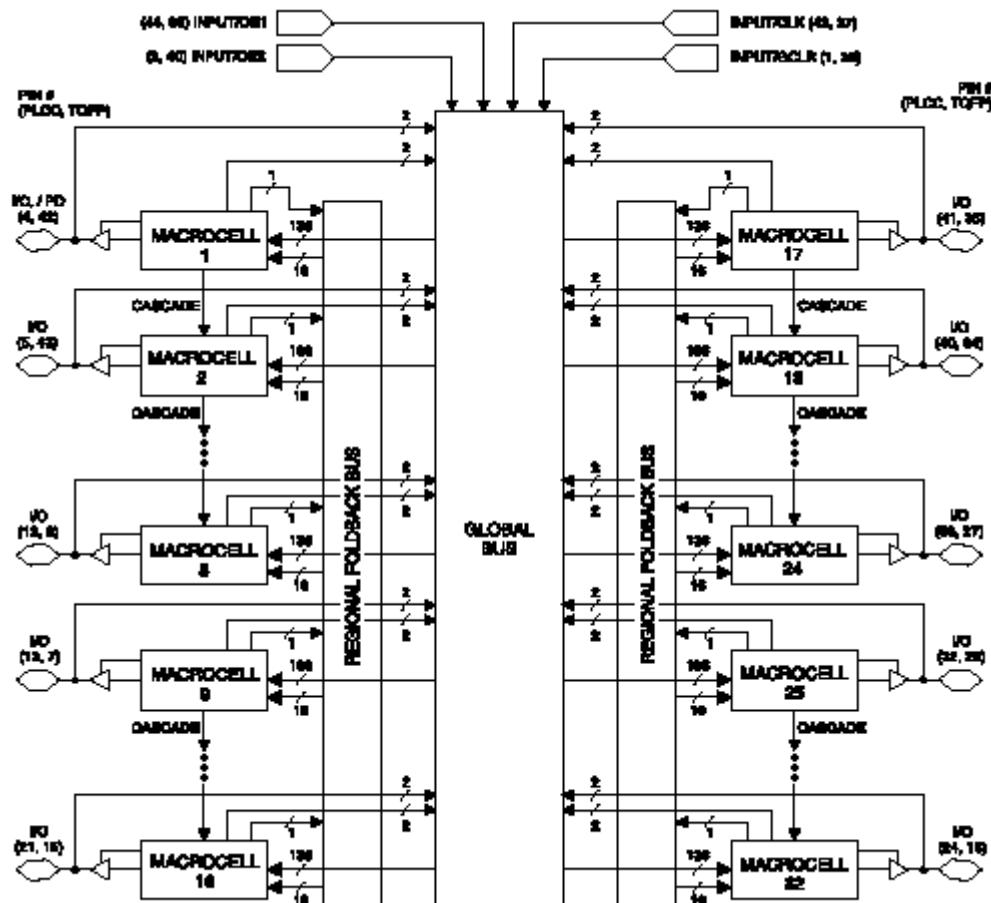
Hastigheter ned mot 20 ns og effekt så lav som 14.4 mW er mulig.

Alle hastigheter er spesifisert fra 3V til 5.5 V. Alle pinner har en +/- 10µA lekkasje.



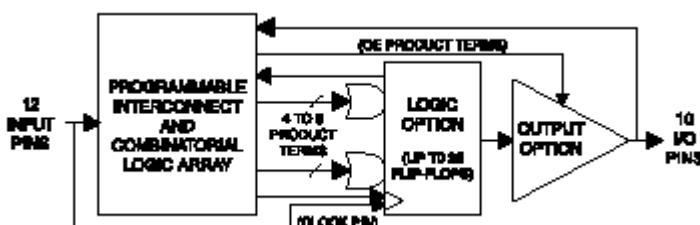
ATF1500A familien

består av ATF1500A og ATF1500AL.
 ATF1500A er en høy-tetthets kompleks PLD. Den er bygd på en avansert Flash teknologi, den har maks pinne til pinne forsinkelse på 7.5 ns og støtter logiske operasjoner for hastigheter opp til 125 MHZ.



ATV750B familien

består av ATV750B og ATV750BL.
 ATV750B er dobbelt så kraftig som de fleste andre 24-pinners PLD. Økte produktmuligheter og flip-flops fører til mer fleksible gates.



Kretser

Krets	Gates	Registre	Celler	I/O
AT40K05	5k-10k	256	256	128
AT40K10	10k-20k	576	576	192
AT40K20	20k-30k	1024	1024	256
AT40K30	30k-40k	1600	1600	320
AT40K40	40k-50k	2304	2304	384
ATF16V8B	250	8	8	
AT22LV10	500	10	10	
ATF1500A	1500	32	32	
ATV750B	750	20	10	

Cypress



Selskapet

T.J. Rodgers grunnla Cypress Semiconductor Corporation i 1982. Han er president, CEO og sitter i selskapets styre. Cypress Semiconductors er en ledende global leverandør av integrerte kretser med høy ytelse til kommunikasjons-, data- og militære systemer. Hovedkvarteret ligger i San Jose, California. Selskapet designet, utvikler og markedsfører hard- og softwareløsninger til alle typer PLD-kretser. Cypress har mer enn 3900 ansatte over hele verden og omsatte for \$705.5millioner i 1999.

Hovedkontor:	For Norge
Cypress Headquarters 3901 North First Street San Jose, CA 95134 USA	REPRETECH SCANDINAVIA AB Bondetinget 24 DK-4000 Roskilde Denmark
Europa: Cypress Semiconductor Intl. Waterloo Office Park, Bldg.C Dreve Richelle 161 Waterloo, Belgium 1410	
www.cypress.com	www.repretech.se

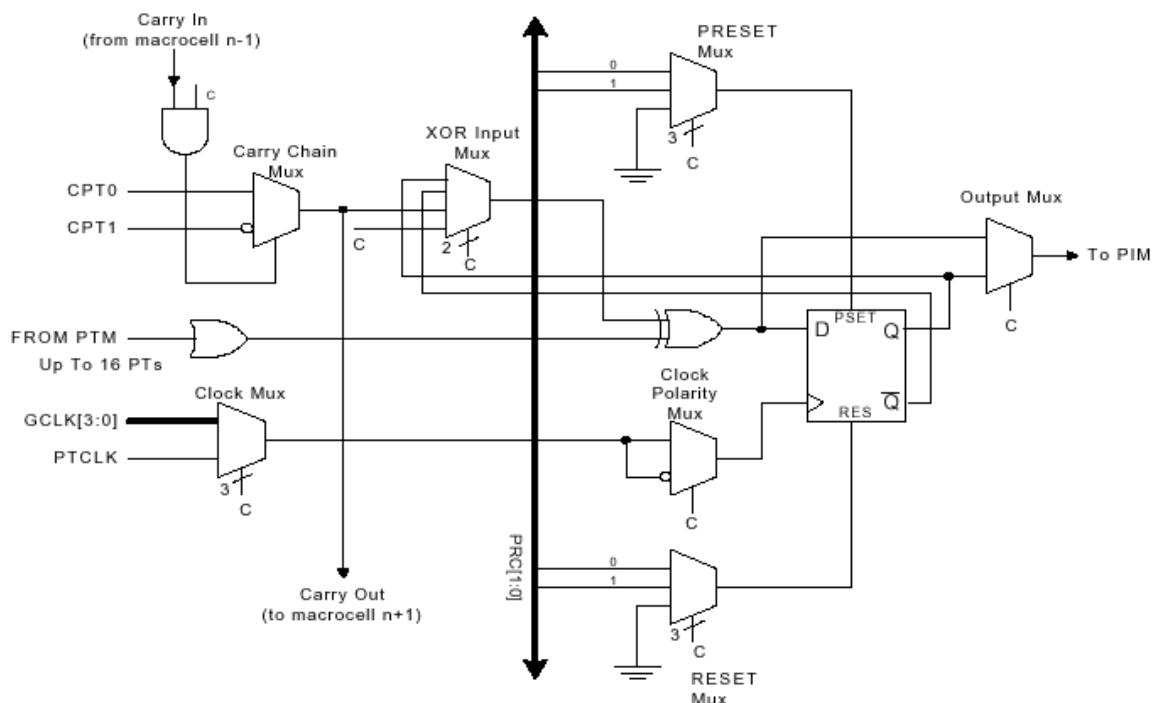
Cypress Semiconductor's PLD-familie tilbyr brukeren et omfattende utvalg av programmerbare logiske løsninger som bygger på det siste innen kretsdesignteknikker. Dette gjør at Cypress-brukeren kan velge en PLD som er best tilpasset sitt system uten å ta hensyn til kretsens krav til hastighet, effektforbruk, tetthet eller kretsflexibilitet. Selskapet produserer standardarkitektur 20- og 24 pinners kretser og 28 pinners brukerspesifiserte kretser. Utviklingsverktøy av forskjellig slag, f.eks. dataprogrammer, kan også kjøpes slik at Cypress kan tilby et komplett utvalg for å realisere PLD-løsninger.

Teknologi

Teknologien benyttet er 0.65 micron CMOS EPROM for høy hastighet, lavt effektforbruk og høy tetthet, og 0.65 micron FLASH teknologi for høy hastighet, lavt effektforbruk og reprogrammerbare kretser. Disse reprogrammerbare minnecellene virker på samme måte som ”fusen” som brukes i de fleste andre bipolare PLD-kretser. Ved programmering påvirkes transistorer slik at inngangene får kontakt/ikke kontakt slik programmet sier.

CPLD's:

Krets	Gates	Registre	Celler	I/O	Pris	Annnet
Delta39K-familien	15K til 350K		256 til 5376	92 til 520		Opp til 840K embedded RAM
Ultra37000-familien			32 til 512	32 til 264		ISR™
Flash 370i	32 til 128		32 til 128	32 til 128		ISR™

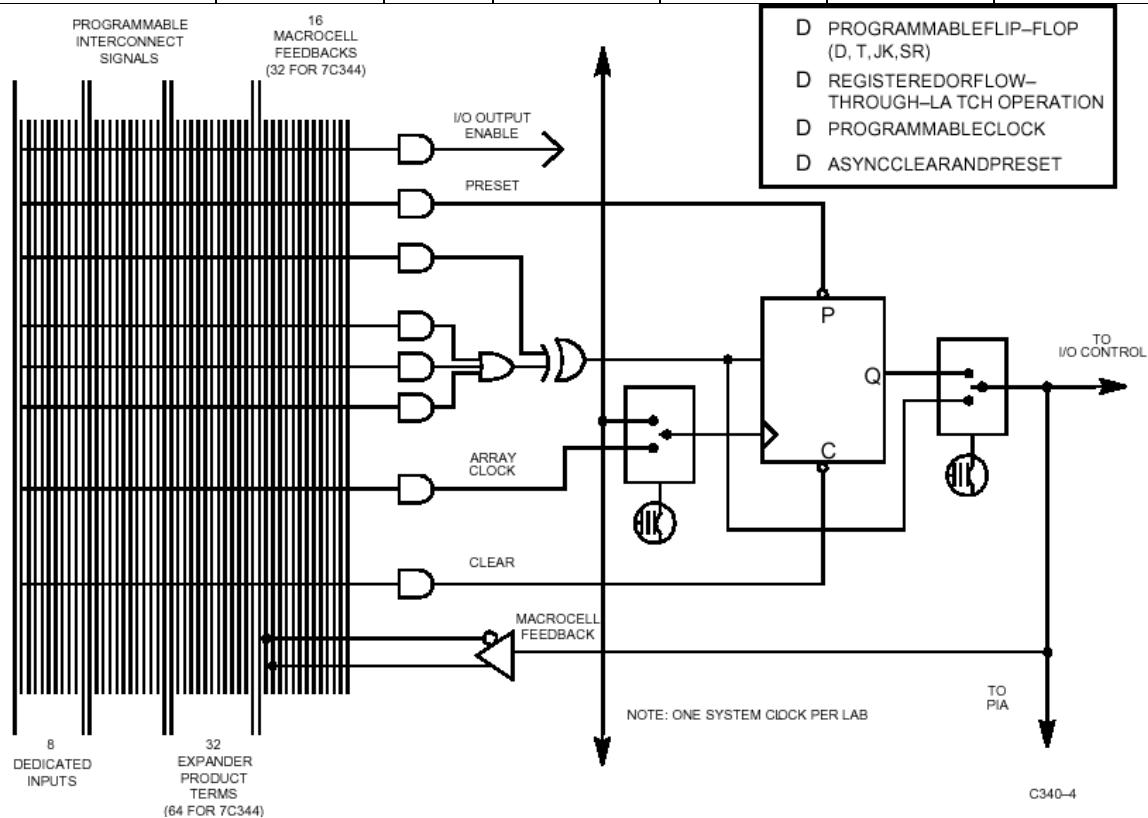


Delta 39K macrocelle.

EPLD's:

EPLD-familien tilbyr brukeren slettbare og konfigurerbare EPLD'er som kan implementere logiske funksjoner med høy tetthet. Kretsene er bygd opp på prinsippet med "Multiple Array MatriX" som optimaliserer kretsen med tanke på hastighet, tetthet og ukomplisert design.

Krets	Gates	Registre	Celler	I/O	Pris	Annnet
CY7C340			32 til 192	23 til 71		



Lattice

Selskapet



Lattice Semiconductor Corporation designer, utvikler og markedsfører høy ytelses PLD-er og tilhørende software. Verdens ledende leverandør (i følge dem selv) av in-system programmable (ISP) enheter. Introduserte ISP kretser i 1991. Lattice har siden den gang produsert over 700 million E2CMOS kretser.

Kjøpte i juni 1999 Vantis Corporation. AMD sin PLD leverandør.

Adresse hovedkontor:	Norske forhandlere:
Lattice Semiconductor Corporation 5555 NE Moore Ct. Hillsboro, OR 97124	AmDATA A/S Munkedamsveien 45F N-0250 Oslo Tel: +47 22 83 75 90 Fax: +47 22 83 10 76
tlf: (503) 268-8000	Arrow-Norway P.O. Box 92 Furuset Trygve Nilsens Vei 8 N-1001 Oslo Tel: +47 21 30 65 00 Fax: +47 21 30 65 50
Fax: (503) 268-8037	Avnet Nortec A/S Postboks 274 Smedsvingen 4B N-1379 Nesbru Tel: +47 66 77 36 00 Fax: +47 66 77 36 77
	Jakob Hatteland Electronic AS Postbox 25 N-5578 Nedre Vats Tel: 47 52 76 3000 Fax: 47 52 76 5339
Hjemmeside: www.latticesemi.com	

Teknologi / Kretser

Denne delen er dessverre en forkortet utgave og vil bli betydelig utvidet i senere utgaver.
Besøk Lattice sine hjemmesider for bedre oversikt over kretser.

Device Family	Density Macrocells (Gates)	Speed		I/Os
		Fmax (MHz)	Tpd (ns)	
 ispLSI 2000VL ispLSI 2000VE ispLSI 2000E 2.5V, 3.3V & 5V SuperFAST CPLDs	32 - 192 (1,000 - 8,000)	300	3.0	32 - 128
 ispLSI 5000V 3.3V SuperWIDE CPLDs	128 - 512 (6,000 - 24,000)	180	5.0	72 - 256
 ispLSI 8000V 5V SuperBIG CPLDs 5V/3.3V	600-1080 (32,000-58,000)	125	8.5	360
 ispMACH 4A 3.3V & 5V CPLDs with SpeedLocking™ Performance	32 - 512 (1,250 - 20,000)	182	5.0	32 - 256

Lucent Technologies

Selskapet

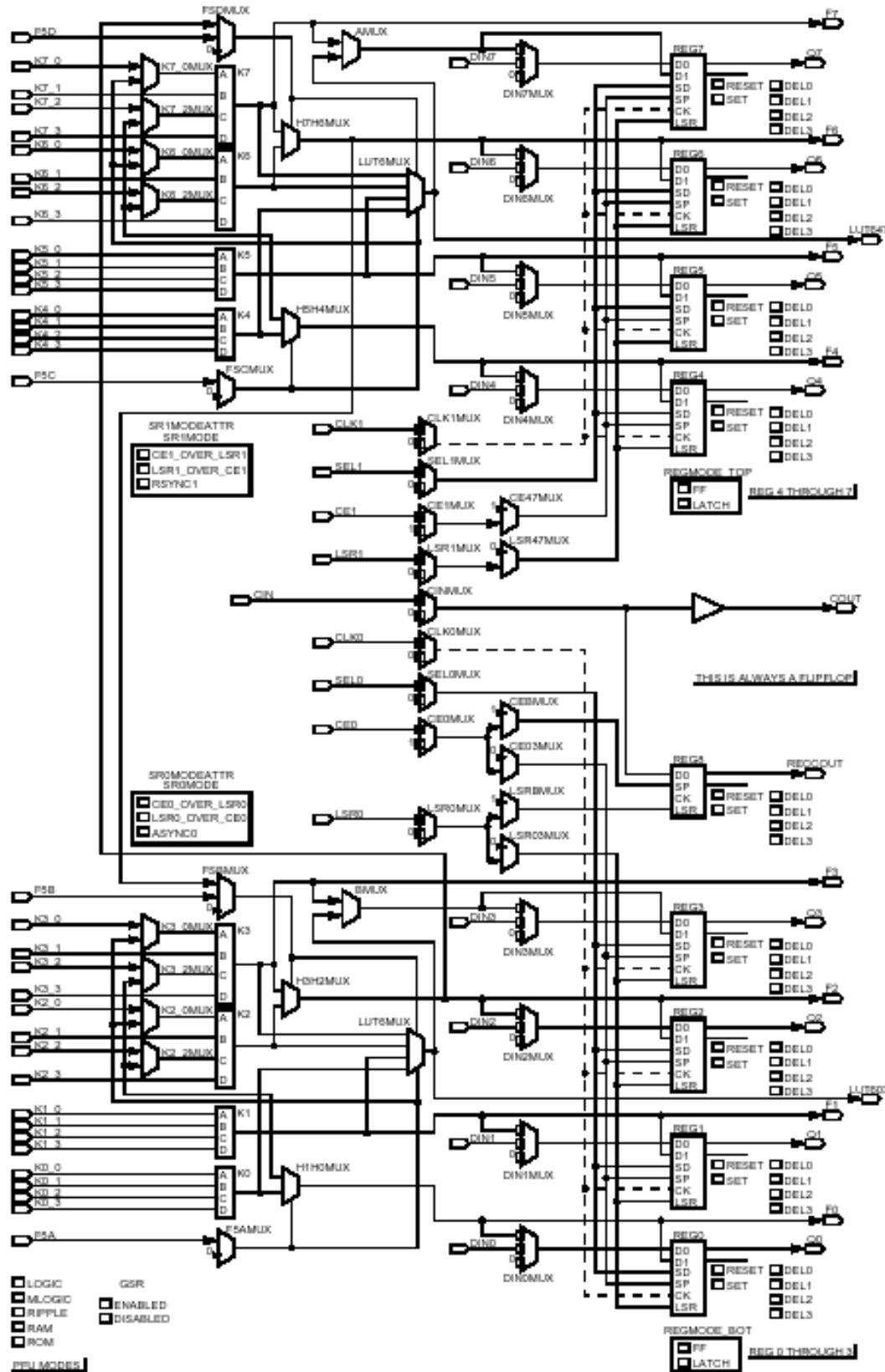


Lucent designer, utviler og markedsfører FPGA – er med tilhørende design- og utviklingsverktøy. FPGA – ene deres er av typen SRAM. Firmaet ledes av Henry B. Schacht, har 125.000 ansatte i 90 land og en årsomsetning på 33.6 milliarder \$.

Adresse hovedkontor:	Norsk forhandler:
600 Mountain Ave. Murray Hill, NJ 07974 908 582-8500	ACTE Norway A/S Postboks 190 2021 Skedsmokorset
Hjemmeside: www.lucent.com	www.acte.no

Teknologi

Alle kretstypene er basert på SRAM – teknologi. De er inndelt i 3 hovedserier, serie 2, 3 og 4. Serie 2 og 3 har fysisk større utlegg inne i brikken, og serie 3 har stort sett bedre ytelser enn serie 2. Serie 4 kan operere på høyere frekvenser enn serie 2 og 3 og har ellers større ytelser. Se tabellene 1 til 3 under neste punkt for ytterligere info.



Figur: Forenklet skisse av PFU.

Kretser

Orca – seriene har fra 4.800 gater opptil 1.700.000gater. De kan ha fra 400 til 39.960 LUT-er. Generelt kan man si at ytelsen øker med økende nummer på serien. Se ellers tabellene under for ytterligere info.

Table 1. ORCA Series 2 FPGAs

Device	Usable Gates*	LUTs	Registers	Max User RAM Bits	User I/Os	Array Size
OR2C04A/OR2T04A	4,800—11,000	400	400	6,400	160	10 x 10
OR2C06A/OR2T06A	6,900—15,900	576	576	9,216	192	12 x 12
OR2C08A/OR2T08A	9,400—21,600	784	724	12,544	224	14 x 14
OR2C10A/OR2T10A	12,300—28,300	1024	1024	16,384	256	16 x 16
OR2C12A/OR2T12A	15,600—35,800	1296	1296	20,736	288	18 x 18
OR2C15A/OR2T15A/OR2T15B	19,200—44,200	1600	1600	25,600	320	20 x 20
OR2C26A/OR2T26A	27,600—63,600	2304	2304	36,864	384	24 x 24
OR2C40A/OR2T40A/OR2T40B	43,200—99,400	3600	3600	57,600	480	30 x 30

* The first number in the usable gates column assumes 48 gates per PFU (12 gates per four-input LUT/FF pair) for logic-only designs. The second number assumes 30% of a design is RAM. PFUs used as RAM are counted at four gates per bit, with each PFU capable of implementing a 16 x 4 RAM (or 256 gates) per PFU.

Table 2 Lucent Technologies' ORCA Series 3C and 3T FPGAs

Device	System Gates‡	LUTs	Registers	Max User RAM	User I/Os	Array Size	Process Technology
OR3T20	36K	1152	1872	18K	196	12 x 12	0.3 µm/4 LM
OR3T30	48K	1568	2436	25K	228	14 x 14	0.3 µm/4 LM
OR3C/3T55	80K	2592	3780	42K	292	18 x 18	0.3 µm/4 LM
OR3C/3T80	116K	3872	5412	62K	356	22 x 22	0.3 µm/4 LM
OR3T125	186K	6272	8400	100K	452	28 x 28	0.3 µm/4 LM

‡ The system gate counts range from a logic-only gate count to a gate count assuming 30% of the PFUs/SLICs being used as RAMs.

The logic-only gate count includes each PFU/SLIC (counted as 108 gates/PFU), including 12 gates per LUT/FF pair (eight per PFU), and 12 gates per SLIC/FF pair (one per PFU). Each of the four PIOs per PIC is counted as 16 gates (three FFs, fast-capture latch, output logic, CLK, and I/O buffers). PFUs used as RAM are counted at four gates per bit, with each PFU capable of implementing a 32 x 4 RAM (or 512 gates) per PFU.

Table 3. ORCA Series 4—Available FPGA Logic

Device	Rows	Columns	PFUs	User I/O	LUTs	EBR Blocks	EBR Bits (K)	Usable* Gates (K)
OR4E2	26	24	624	400	4992	8	74	260—470
OR4E4	36	36	1296	576	10368	12	111	400—720
OR4E6	46	44	2024	720	16,192	16	147	530—970
OR4E10	60	56	3360	928	26,880	20	184	740—1350
OR4E14	70	66	4620	1088	36,960	24	221	930—1700

* The usable gate counts range from a logic-only gate count to a gate count assuming 20% of the PFUs/SLICs being used as RAMs. The logic-only gate count includes each PFU/SLIC (counted as 108 gates/PFU), including 12 gates per LUT/FF pair (eight per PFU), and 12 gates per SLIC/FF pair (one per PFU). Each of the four PIO groups are counted as 16 gates (three FFs, fast-capture latch, output logic, CLK, and I/O buffers). PFUs used as RAM are counted at four gates per bit, with each PFU capable of implementing a 32 x 4 RAM (or 512 gates) per PFU. Embedded block RAM (EBR) is counted as four gates per bit plus each block has an additional 25 K gates. 7 K gates are used for each PLL and 50K gates for the embedded system bus and microprocessor interface logic. Both the EBR and PLLs are conservatively utilized in the gate count calculations.

Note: Devices will not be pinout compatible with ORCA Series 2/3.

Serie 4, som er den største serien, kan ha opptil 4620 PFU – er. Figur under teknologien viser en forenklet skisse av en slik PFU.

QuickLogic

Selskapet



QuickLogic ble grunnlagt i 1988 under navnet Peer Research Inc. av ingeniørene John Birkner, Andy Chan og H.T Chua. I 1991 skiftet selskapet navn til QuickLogic Corporation. Det samme året lanserte selskapet sitt første produkt, en familie av FPGA'er kalt pASIC1. Videre ut over 90-tallet lanseres stadig nye FPGA'er før de i 1998 lanserer sin første EPS-serie, QuickPCI ESP. I år 2000 lansertes de hittil siste produktene, QuickDSP ESP-familien. I tillegg til dette tilbyr firmaet utviklingsverktøy både for PC og arbeidsstasjoner.

Adresse hovedkontor:	Norsk forhandler:
QuickLogic Corporation 1277 Orleans Drive Sunnyvale, CA 94089-1138 USA	Jakob Hatteland Electronics AS Postboks 25 N-5578 Nedre Vats Norge
Hjemmeside: www.quicklogic.com	www.hatteland.com

Teknologien

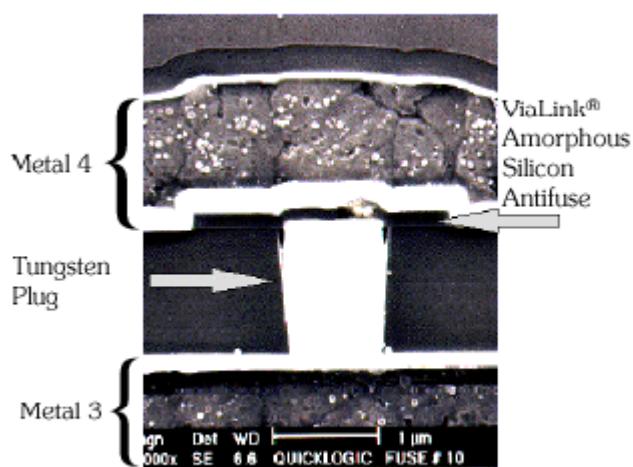


FIGURE 3. ViaLink® Element

QuickLogics produkter bygger på firmaets egen patenterte teknologi, ViaLink. ViaLink- teknologien tilbyr en ikke-spenningsavhengig, permanent programmet kundespesifisert logisk funksjon som er i stand til å operere i tellerhastigheter på opp til 150 MHz. Med en "worst case" forsinkelse på 2 ns i de logiske cellene og på 8 ns fra inngang til utgang, gir høy-tethets programmerbare kretser som kan brukes sammen med dagens raskeste mikroprosessorer.

ViaLink-teknologien bygger på metall til metall antifuse. Dette gir en tilkoping til

antisikringen direkte til metall for ledningslagene og man kan benytte høyere programmeringsstrømmer for å redusere sikringens motstand. Anti fuse tar svært liten plass og gir mange sammenkoplingsmuligheter, men det kan være vanskelig å lese ut innholdet i kretsen.

Kretser

QuickRAM™ ESP-serien.

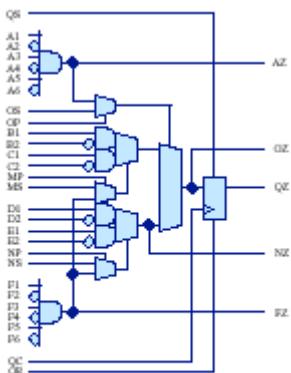


FIGURE 6. Logic Cell

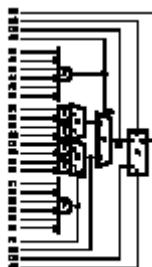
Figuren viser oppbygging av en logisk celle for QuickRAM™ ESP-serien.

Denne serien har opp til 90 000 porter med 316 I/O-er. De har 16-bits tellerhastigheter over 300 MHz og datavei-hastigheter over 400MHz. Kretsene har multiple dual-port RAM-moduler, organisert i brukerkonfigurerbare 1.152-bits blokker. Det benyttes 0,35µm 4-lags ikke-spenningsavhengig CMOS-prosess.

QuickRAM™ ESP-serien har fra 8 til 22 RAM-moduler med 9216-25344 RAM bits tilgjengelige innpakninger er PLCC, TQFP, CQFP PQFP og PBGA.

Krets	Gates	Registre	Celler	I/O	Pris	Annet
QL4009	9 000	322	160	82		
QL4016	16 000	598	320	118		
QL4036	36 000	1 212	672	204		
QL4058	58 000	1 764	1 008	252		
QL4090	90 000	2 692	1 584	316		

pASIC 1-serien



Figuren viser oppbygging av en logisk celle i pASIC 1-serien.

Denne serien har opptil 8000 ASIC-porter og 14000 PDL-porter. Antifuse-teknologien gir intern logisk funksjonshastigheter over 100 MHz, og en logisk celleforsinkelse på under 2ns. pASIC 1 logiske celler støtter høy-hastighets aritmetikk, teller, datavei, state machine og og tilfeldig logiske applikasjoner med opp til 14-inputs brede porter.

Tilgjengelige innpakninger er PLCC, TQFP, CPGA, CQFP OG PQFP.

Krets	Gates	Registre	Celler	I/O	Pris	Annet
QL8x12B	2 000	160	96	64		
QL12x16B	4 000	280	192	88		
QL16x24B	7 000	506	384	122		
QL24x32B	14 000	948	768	180		

pASIC 2-serien

Denne serien har 16-bit tellerhastighet som overstiger 200 MHz. Den har fra 5000 til 16000 PDL-porter og opp til 225 I/O'er. Det er individuelt klokket input og I/O-registre og individuelt kontrollert output enables på alle I/O-pinner. Serien har fra 3000 – 9000 ASIC-porter.

Tilgjengelige innpakninger er 84PLCC, 100TQFP, 144TQFP, 208PQFP, 256PBGA.

Krets	Gates	Registre	Celler	I/O	Pris	Annet
QL2003	5 000	408	192	118		
QL2005	8 000	636	320	156		
QL2007	11 000	912	480	174		
QL2009	16 000	1236	672	225		

pASIC 3-serien

Bildet viser oppbygningen av en logisk celle for Pasic 3-serien.

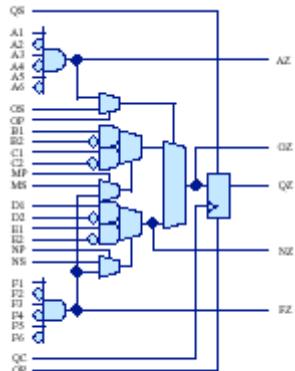


FIGURE 5. Logic Cell

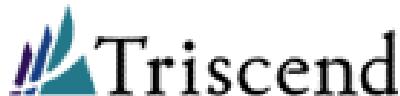
Denne serien har opp til 60 000 porter med 316 I/O'er. De har 16-bits tellerhastigheter over 300 MHz og datavei-hastigheter over 400MHz. Det er I/O-cellene med individuelt kontrollerte klokker og output enables

Tilgjengelige innpakninger er 68PLCC, 84PLCC, 100TQFP, 144TQFP, 208PQFP, 256PBGA, 456PBGA

Krets	Gates	Registre	Celler	I/O	Pris	Annet
QL3004	4 000	218	96	74		
QL3012	12 000	598	320	118		
QL3025	25 000	1 212	672	204		
QL3040	40 000	1 764	1 008	252		
QL3060	60 000	2 692	1 584	316		

Triscend Corporation

Selskapet

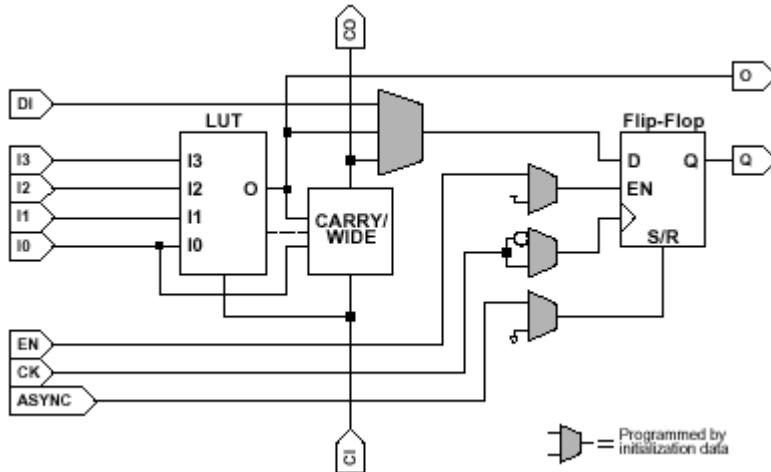


Triscend er tilbyder av konfigurerbare System-on-Chip (SoC) enheter for kommunikasjonsmarkedet. Triscend samler, på en chip, en dedikert industristandard mikroprosessor, programmerbar logikk, en dedikert system buss, system minne og mer. De lager også design og utviklingssoftware for dette systemet.

Adresse hovedkontor:	Europeisk forhandler:
Triscend Corporation 301 North Whisman Road Mountain View, CA 94043-3969 USA	8 Hasting Close Bray Berkshire England SL6 2DA
Tlf: 650-968-8668 Fax: 650-934-9393	Tlf: 44 - 1628 681565 Fax: 44 - 1628 681566
Hjemmeside: www.triscend.com	

Teknologi

Den programmerbare logikken er basert på noe de selv kaller for CSL celle (Configurable System Logic). En slik celle kan konfigureres for ulike funksjoner; Logisk, Aritmetisk, Minne, Buss, Sekvensiell. Disse cellene kommuniserer med programmerbar IO og databussen via en CSI buss (Configurable System Interconnect).



Figur: En CSL celle med både kombinatorisk og sekvensiell logikk.

Kretser

Triscend har to familier med konfigurerbare SoC. E5 familien er basert på en ytelsesforbedret "turbo" versjon av en 8083 8-bit mikrokontroller. E5 familien består av 4 enheter som varierer i mengde av on-chip programmerbar logikk, RAM og I/O. A7 familien er en komplett 32-bit konfigurerbar SoC. Denne familien kombinerer en 32-bit ARM7TDMI prosessor kjerne med programmerbar logikk, et minne subsystem, en dedikert intern bus, og en del andre system funksjoner på en chip.

Begge familiene har blant annet uart, 16-bit timere/tellere, dma kontroller, interrupt kontroller med mer.

Krets	Gates	Celler	I/O	Annet
TE502S08	3072	256	92	8k system RAM, 8-bit uP
TE505S16	6144	512	124	16k system RAM, 8-bit uP
TE512S32	13824	1152	188	32k system RAM, 8-bit uP
TE520S40	24576	2048	252	40k system RAM, 8-bit uP
TE532S64	38400	3200	316	64k system RAM, 8-bit uP
TA7S05	6144	512	123	16k system RAM, 32-bit uP
TA7S12	13824	1152	187	16k system RAM, 32-bit uP
TA7S20	24576	2048	251	16k system RAM, 32-bit uP
TA7S32	38400	3200	315	16k system RAM, 32-bit uP

Xilinx



Selskapet

Xilinx lagde verdens første Field Programmable Gate Array (FPGA) i 1984, og dette var starten på en av de raskest voksende markedene innenfor halvlederindustrien. Xilinx er en av lederne innenfor digital programmerbar logikk (PLD). De har ansatt cirka 1800 mennesker rundt om i verden. De er nylig rangert som verdens 7. største leverandør av ASIC.

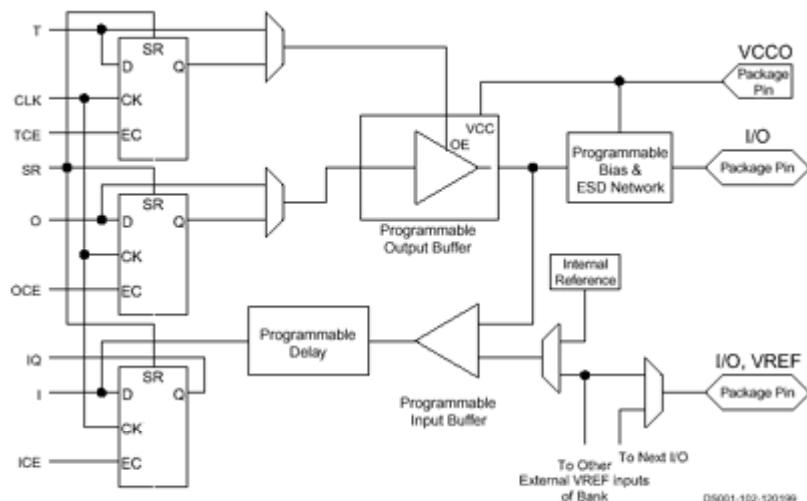
Adresse hovedkontor:	Nordisk forhandler:
Xilinx, Inc. 2100 Logic Drive San Jose, CA 95124-3400 USA Tel: (408) 559-7778	Xilinx, Nordic AB Danmarksgatan 46 Box 1230 S-164 40 Kista Sweden Tel: (46) 8-594-61-660
Hjemmeside: www.xilinx.com	Email: xilinx-nordic@xilinx.com

Teknologi

Virtex-E serien FPGA tilbyr tre millioner porter. Den har flere innebygde muligheter som: brede muligheter for chip-to-chip kommunikasjon gjennom programmerbar support til de seneste I/O standarder, digitalt låst loop for klokkesignalet på FPGA-brikken, og et raskt minnehierarki til og fra RAM.

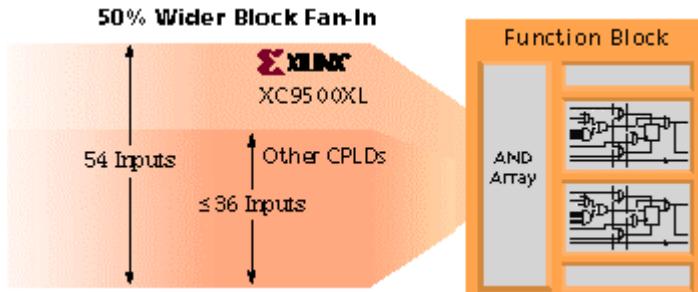
Spartan serien FPGA er designet som en erstatning til lav-kost, høyvolum design under 150 000 porter. Den krever RAM på brikken. Dette muliggjør *in-system-programming*. De er tilgjengelig med 2.5V, 3.3V og 5V.

I/O-blokk:



Coolrunner serien CPLD kombinerer svært lav effekt med høy hastighet, høy følsomhet og mange I/O-porter på en brikke. På grunn av sin lave effektforbruk er denne serien ideell for batteridrift. De er tilgjengelig med 3.3V og 5V.

XC9500 serien CPLD er tilrettelagt for *in-system-programming*, noe som muliggjør en ubegrenset testing og endring av prototypen, og en fortløpende oppgradering. Tilgjengelig med 3.3V og 5V.



Dette er noen av de vanligste seriene til Xilinx. De har også andre typer tilgjengelig, som for eksempel **QPRO**, som benyttes i fly-industri og forsvarssammenheng.

Kretser

Krets	Gates	Registre	Celler	I/O	Pris	Annet
Spartan-II XC2815	15,000		432	86		
Spartan-II XC2830	30,000		972	132		
Spartan-II XC2850	50,000		1728	176		
Spartan-II XC28100	100,000		2700	196		
Spartan-II XC28150	150,000		3888	260		
Spartan-II XC28200	200,000		5292	284		
XC9536XV			36	34		
XC9572XV			72	72		
XC95144XV			144	117		
XC95288XV			288	192		
XC9536XL	800	36	36	34,36		
XC9572XL	1,600	72	72	34,38,52,72		
XC95144XL	3,200	144	144	81,117		
XC95288XL	6,400	288	288	117,168,192		
XC9536	800	36	36	34		
XC9572	1,600	72	72	72		
XC95108	2,400	108	108	108		
XC95144	3,200	144	144	133		
XC95216	4,800	216	216	166		
XC95288	6,400	288	288	192		
Coolrunner XCR3032XL	800		32	36		
Coolrunner XCR3064XL	1,600		64	36,40,48,68		
Coolrunner XCR3128XL	3,200		128	84,108		
Coolrunner XCR3256XL	6,400		256	120,164		
Coolrunner XCR3384XL	9,600		384	172,212		

Vedlegg 1

Utgangspunkt for undersøkelsen

Følgende CPLD produsenter er nevnt i diverse litteratur og er funnet etter et søk på nettet. Listen ble fordelt mellom følgende studenter som tok hver sin produsent i undersøkelsen.

En del har etter hvert gått over til å produsere software eller er blitt tatt over av andre produsenter.

Produsent	Web-side	Student	Diverse
Actel	www.actel.com	Halgeir	
Aldec	www.aldec.com		Kun Software
Altera	www.altera.com	Simen Andre Aasberg	
Atmel	www.atmel.com	Anders Hansen	
Crosspoint	www.synopsys.com		Overtatt av Synopsys kun SW
Cypress	www.cypress.com	Karl Otto Oppegård	
Gatefield	www.gatefield.com		Utvikler HW ikke produksjon
Lattice	www.latticesemi.com	Ronny Børthus	Halgeir Utført
Lucent	www.lucent.com/micro/..	Roger Ekeberg	
Plessey	www.mitelsemi.com		Kjøpt av Mitel Corp.
QuickLogic	www.quicklogic.com	Elin Engelien	
Triscend	www.triscend.com	Ivar Johnsrud	
Vantis	www.vantis.com		Kjøpt av Lattice
Xilinx	www.xilinx.com	Jan Westgård	